科学研究費助成事業(科学研究費補助金)研究成果報告書

平成24年 6月 8日現在

機関番号:82626 研究種目:基盤研究(B) 研究期間:2000~2011	
· 训九朔间,2009-2011 :	
研究課題名(和文)マイクロレンズ一体型フィールドエミッタの構造最適化	
研究課題名(英文)Structure optimization of a field emitter with a built-in r electrostatic lens 研究代表者 長尾 昌善(NAGAO MASAYOSHI) 独立行政法人産業技術総合研究所・ナノエレクトロニクス研究部門・主任研究員 研究者番号: 80357607	micro

研究成果の概要(和文):

電子顕微鏡などへの応用を目的とし、微小なフィールドエミッタと多段の静電レンズをシ リコン基板上に一体成形したマイクロレンズ一体型フィールドエミッタを提案し、その作 製プロセスの確立と構造最適化を行った。その結果、イオン照射を活用するなどにより、 薄膜と厚膜プロセスを両立した作製技術を確立した。また、電子ビームを収束させるため の新たなウェネルト電極構造を考案し、充分小さな電子ビーム形成の見込みを得た。

研究成果の概要(英文):

We proposed a field emitter with a built-in micro electrostatic lens, in which micron-sizsed field emitter and multi-stacked electrostatic lens are integrated on a silicon substrate, in order to achieve a tiny scanning electron microscope. We optimized and established the fabrication process by using ion irradiation technique, and so on. We also proposed new wehnelt electrode for obtaining strongly focused electron beam.

交付決定額

			(金額単位:円)
	直接経費	間接経費	合 計
2009年度	10,600,000	3, 180, 000	13, 780, 000
2010年度	2, 200, 000	660,000	2, 860, 000
2011年度	2, 200, 000	660,000	2, 860, 000
総計	15, 000, 000	4, 500, 000	19, 500, 000

研究分野: 複合新領域

科研費の分科・細目:ナノ・マイクロ科学、マイクロ・ナノデバイス キーワード:マイクロファブリケーション

1. 研究開始当初の背景

ミクロンサイズの微小なフィールドエミ ッタ(以下、単にエミッタと略すことがある) に、電子ビームを集束させるための集束電極 (レンズ)を一体化する構想は、電子ビーム リソグラフィーへの応用の期待から 1990 年 代に盛んに研究が行われた。これまで論文レ ベルで試作が発表されているものは、すべて、 2 枚の電極(つまり、一枚は引き出しゲート 電極、もう一枚が集束電極)の構成であり、 ダブルゲートエミッタと呼ばれている。しか しながら、この構造では電子ビームの集束と 電流量の維持が両立しないことがすでにわ かっていた。これは集束電極の数を増やすこ とで解決できる。しかし、電極をさらに多重 に積層したものは、構想として発表されたり、 特許として出願されたりはしているが、実際 に試作したという報告はまだなかった。この 要因は、多層の電極をエミッタの上に何段も 形成することの困難さが原因である。通常で あれば、フォトリソグラフィーのアライメン ト精度などが影響し、エミッタの中心軸とレ ンズ電極の開口の中心を精度良く合わせる のがきわめて困難である。

そのような背景の中、我々は多段の電極からなる静電レンズ(以下、マイクロレンズと 呼ぶ)を一体集積したエミッタの作製方法を 発明した。我々の方法は、多段の開ロレンズ をセルフアラインで位置あわせができると いう特徴を有している。研究開始時の試作段 階では引き出しゲート電極と3枚のアインツ エルレンズを集積したものまで作製できる ことを確認していた(図1)。この方法を使え ばレンズ電極の段数を増やすことはさほど 困難ではないと思われたので、さらに段数を 増やして集束特性を向上させることも可能 であると考えた。

このような、マイクロレンズ一体型のフィ ールドエミッタは電子ビーム装置に応用可 能で、電子ビーム装置の飛躍的な小型化に貢 献できる。例えば、cm オーダーの小さな電 子顕微鏡 (SEM) や、半導体ラインの様々な 装置に組み込める SEM などへと応用できる。 本研究で提案しているマイクロレンズ一体 型フィールドエミッタはまさにこのような 超小型の電子ビーム装置の開発を容易にす る、あるいは、さらに小型化にするのに寄与 するものと期待できる。

2. 研究の目的

本研究では、電子ビーム軌道シミュレーションによって構造の最適化を行い、その最適 化した構造を実際に試作し電子ビームの集 束特性を評価し、その結果をフィードバック することで、実際のデバイスにおいても最適 な集束条件が得られるようなデバイス構造 を決定していく。しかしながら、デバイス構 造は作製プロセスにも依存する。到底作製で きないような構造をシミュレーションして、 理想的な構造だと言っても意味がない。した がって、実際に作製可能な構造でシミュレー ションを行う必要があるが、それだけでも不 十分である。つまり、作製方法を向上させ、 より幅広い自由度のある作製プロセスを構 築することも本研究の重要な目的である。

3.研究の方法

上記したように、より幅広い自由度のある



図1 マイクロレンズ一体型フィールドエ ミッタの試作例

作製プロセスを構築することも本研究の大 きな目的の一つであるので、ここではまず、 本研究のマイクロレンズ一体型エミッタの 作製方法について、概要を説明しておく。こ の方法の最も基本的な工程を図2に説明する。 シリコン基板などをエッチングすることで 先鋭なエミッタを形成し、その上に絶縁膜と なる Si0, 膜と電極膜を成膜する(a)。その後 フォトレジストを回転塗布すると平坦な部 分は厚く、突起状の部分は薄くなる(b)。こ れをリアクティブイオンエッチング (RIE) などのドライエッチングをかけることでレ ジストの薄いエミッタ先端部分の電極のみ 選択的にエッチングできる(c)。最後にフォ トレジストを除去する(d)。この方法は、フ オトレジストの回転途布を利用しているの で、高精度の位置あわせの必要がない(セル フアライン)。図 2 で示した方法を複数回適 用し、最後にエミッタの直上の Si02 膜をバ ッファードフッ酸 (BHF) により除去すれば、 図1に示したような構造が完成する。

この構成において電子ビームの集束を大 きく左右するパラメータは電極の縦方向間 隔を決定する絶縁膜の厚さ、各電極の開口径、 電極の段数の3つである。収束特性を向上さ せるためには、レンズを厚くする必要があり、 それは、絶縁膜を厚くすることに対応する。 絶縁膜を厚くするにあたっての第1の障害 は、エミッタの上に厚い膜を積んでいくと上 の方の電極は平坦化が起きるので、図2の方 法で開口できなくなってしまうという問題



図2 マイクロレンズー体型フィールドエ ミッタの作製工程の基本部分

である。したがって、絶縁膜をこれ以上熱く するためには①エミッタそのものも図1の1 μm より大きくしなければならない。また、 開口径を正確に制御しようとすると図2に 示した方法では対応できなくなるので、2)新 たなエッチバック方法を開発する必要も出 てくる。さらに、膜厚を厚くすると応力によ る剥離も起こるようになるので、③剥離が起 きないような成膜条件を見つけていかなけ ればならない。この他にも、電極エッジがエ ッチング工程でギザギザになるので、④エッ ジラフネスを低減する必要がある。さらには ⑤実際に作製する上で発生する課題を克服 していく必要がある。研究成果(1)ではこ こに上げた①~⑤について詳しく報告する。 構造最適化にあたっては、計算機シミュレ ーションにより、電子ビームの集束が最適に なるような構造を模索する。具体的には、① レンズ電極の間隔を決定する絶縁膜の厚さ、 ②各電極の開口径、を変化させて集束特性の 違いを調べていく。研究成果(2)では、ビ ームのフォーカスを向上させるための新し

い構造としてウェネルト電極を挿入するこ とを提案し特許化したのでその部分につい て詳しく述べる。

4. 研究成果

(1) マイクロレンズ一体型フィールドエミ ッタの作製プロセスの確立

①エミッタの大型化に伴う課題とその対策: エミッタを大きくするのは、マスク設計の間 題のみであろうと思われたが、実際に試作し てみると克服べき課題もあった。本研究では エミッタを形成するマスクのサイズを1 µm から3µmへと大きくした。その分エッチグ 時間が長くなる。エッチング時間が長くなる と、エッチング速度のほんのわずかな結晶面 方位依存性が顕在化してくる。本研究で用い たエッチング条件では、(001)面と(011)面の エッチング速度に8%の差があったため、1µm の小さなマスクパターンでは円錐形状にエ ッチングできたものが、3μmのマスクパター ンでは先端がピラミッド状の四角錐形状に なってしまった。エッチング条件を最適化す ることで完全に等方的にエッチングできる 条件も見つかる可能性があるが、その場合に はエミッタのアスペクト比が下がってしま うため、望ましくない。本研究では、エッチ ングに用いるマスクパターンを 8%の差を設 けることでほぼ円錐のエミッタを形成する ことに成功した。図3にマスクの形状とエッ チング後のエミッタの形状の関係を示す。

②エッチバック方法の改善:低粘度のレジス トを使ったエッチバックプロセスでは、エミ ッタの高さに応じて粘度を変える必要があ るなど、ゲート開口径の制御性が悪い。そこ で、逆にレジストの粘度を高くし、レジスト のみをエッチングしゲート電極を露出させ る工程と、露出した電極をエッチングする工 程にわける方法を採用した。今回エミッタの 高さは 3μ m 程度であるので、使用したレジ ストの厚みは 4μ m とした。レジストのみの エッチング工程は 0_2 による RIE でおこない、 電極のエッチングは SF₆のみによる RIE で行 うことで、レジストへのダメージを低減し、 エッチング中に過度にゲートが広がるのを 抑えた。これにより、エミッタの大きさが変 わってもゲート開口径を制御できるように なった。

③絶縁膜の厚膜化に伴う課題: 電極間隔を広 げるために絶縁膜を厚くすると、それだけ膜 中に発生する内部応力が大きくなり、薄膜の 剥離が起きる。成膜した直後には剥離が起き なくても、プロセスの最終段階である BHF に 浸漬した際にも剥離は起こる。本デバイスで は多層の薄膜を形成しているのでその全て の界面で剥離を抑えなければならない。ゲー ト電極は DC スパッタで成膜しており、圧縮 応力が発生している。一方、絶縁膜はプラズ マ援用化学気相合成法(PE-CVD)で成膜して おり、我々が膜厚の面内の均一性を重視して 決定した条件(TEOS ガス流量 7sccm、 酸素 ガス流量 300 sccm、 圧力 106。4 Pa、 高周 波電力 200 W、基板温度 350 ℃) では、引張 応力となる。この電極膜と絶縁膜の応力の向 きの違いが剥離の主な原因であると考えら れる。

本研究では、電極膜(200 nm)に比べて絶 縁膜の膜厚(1~2µm)が一桁程度厚い。し たがって、絶縁膜の応力を制御することで薄 膜の剥離を避ける方法を検討した。応力は、 薄膜の成膜条件によって変化する。PE-CVDで はガスの流量、圧力、投入する高周波電力、 基板温度などがパラメータとして制御でき る。これらのパラメータを変化させて絶縁膜 の応力の制御を試みた。その結果、PE-CVDの



図 3 マスク形状とエッチング後のエミッタ ティップの形状の関係。上段がマスク形状で、 d/x は(001)方向と(011)方向の長さの比。下段 が形成されたエミッタ形状。d/x=1.08の時の み円錐形状が形成できた。 成膜パラメータのうち、高周波電力を変化さ せても、膜の応力は制御できなかったが、基 板温度とガスの流量比(TEOS と酸素ガスの 比)で制御できることを見出した。図5は成 膜パラメータと応力の関係を示している。 TEOSの流量が小さいほど、また、基板温度が 高いほど圧縮側に応力が強くなることがわ かった。

これらの条件の内、引張応力の強い条件と 圧縮応力の強い条件において、電極膜 100nm と Si0₂膜 1µm の組み合わせを 7 層成膜した 構造を作製し、その基板を劈開した後 BHF に 浸漬し、界面から剥離が起こるかどうかの試 験を行った。その結果、引張応力の強い条件 では剥離が起こったが、圧縮応力の強い条件 では剥離は全く起きないことを確認するこ とができた。この成膜方法を採用することで、 トータルの膜厚が 10µm 程度までは剥離が起 きずに絶縁膜と電極膜の積層構造が形成で きるようになった。

④エッジラフネスの低減方法:エッチング端 面に生じるラフネスはイオン照射により低 減できることを見いだした。ゲート開口端へ と 25 keVのAr⁺イオンを 10¹⁶個/cm²照射しす れば、エッジが丸くなり微小な凹凸が無くな っていることが確認できた。



図 5 PE-CVD で成膜した SiO2 薄膜の内部 応力の成膜パラメータ依存性



図 6 イオン照射によりエッジラフネスを低 減したデバイス

⑤電極の腐食とその解決策:初期の試作では 電極には Nb を用いてきた。これは、Nb が BHF には腐食されず、また SiO, との密着性がよく、 SF₆ガスを用いた RIE により簡単にエッチン グが可能であるという特徴を持っているか らである。しかしながら、酸化膜を厚くした デバイスの作製においては、これまで BHF で は腐食されなかった Nb 電極が腐食されると 言う問題が発生した。腐食は電極全面にわた って起こるのではなく局所的に発生する。図 7はNb 電極がBHF 浸漬により腐食された様子 である。Nb 電極がリング状に腐食されて亀裂 が入っている。また、図には示していないが、 断面観察の結果から腐食は電極の裏面から 起こっていることが確認できた。また、Nbと は別に BHF ではエッチングされない他の金属 (Mo と MoSi2) を用いて、デバイス試作を行 ったが、やはりいずれの金属でも腐食が発生 した。この電極の腐食は特定の条件が重なる と発生することがわかった。その条件は下記 のようなものである。

- 開口のあるゲート電極構造にのみ腐食が 発生する。(平坦な膜では腐食は起きない。 また、ゲート電極と同様の構造であっても 開口を行っていないと腐食は起きない。)
- 腐食されるのは、ゲート電極の立ち上がりの部分だけである。
- ゲート電極をパターンニングしなければ 腐食は起きない(ゲート電極がウエハー面 に連続膜になっている状態では腐食は起 きず、孤立した電極パターンにした場合の み腐食される)
- Nb、Mo、MoSi₂のいずれであっても腐食は 発生する。(いずれも、本来は BHF で腐 食されない金属である)

このような特徴があることから、成膜の際に 生じる薄膜の内部構造に起因しているので はないかと考えた。具体的には、電極の立ち 上がる境界付近でのみ腐食が起こるので、平 坦なところに成長する薄膜と、斜面の部分に 成長する薄膜とがぶつかり合う境界部分で、 薄膜の内部構造がいびつになっているのが 原因ではないかと推測した。したがって、そ のいびつな内部構造を壊してしまえば腐食 が起きないのではないかと考え、ゲート金属



図7 Nb 電極が BHF により腐食された様子

膜に対して多量のイオン注入を行い、薄膜の 内部構造をアモルファス化することを検討 した。ゲート電極の構造を形成した後、BHF 浸漬する前にイオン注入装置を用い Ar⁺イオ ンを 100 keV、1×10¹⁶ ions/cm²のドーズ量で ゲート電極膜に注入した。その結果、Ar⁺イオ ン照射したものは腐食が全く起きなくなる ことが確認できた。

(2)マイクロレンズ一体型フィールドエミ ッタの構造最適化(ウェネルト電極の提案) ①5 段ゲート型マイクロレンズのビームプロ ファイル評価:試作した5段ゲートのマイク ロレンズー体型フィールドエミッタの電子 ビーム系を擬似ナイフエッジ法により評価 した。その結果ビームスポット系は40μm以 下であることが確認でき、また、ビームの集 束動作には欠かせないクロスオーバーが形 成できていることも確認できた。

このクロスオーバー形成について、電子ビ ーム軌道計算を行い検証した。電子ビーム軌 道計算には境界電荷法による電子軌道計算 プログラムを用いた。図8にシミュレーショ ン結果を示す。各ゲート電極の印加電圧条件 は、電子ビームスポットサイズが最も狭小化 される条件である。この結果から、静電レン ズによって形成されるクロスオーバーの焦 点距離が、電子軌道の内周部と外周部で異な ることがわかる。静電レンズによりクロスオ ーバーを形成するのは外周部近傍の軌道の みで、かつ焦点距離が非常に短い事がわかる。 また一方軸近傍の軌道は弱いレンズ効果し か受けておらず、長い焦点距離を持つ事、ク ロスオーバーを形成しない軌道が含まれて いる事等が今回明らかとなった。

②ウェネルト電極の提案:上記のような欠点 は、エミッタから放射される電子の初期の発 散角が非常に大きく、それにより収差が発生 しているからである。そこで、エミッタから 放射される電子ビームの放射角の広がりを 抑える手段として引き出し電極の内側に更



図8 5段ゲートマイクロレンズ一体型フィ ールドエミッタの電子軌道結果

に1段の電極を加えることを提案した。この 電極をウェネルト電極と呼ぶことにする。図 9 はウェネルト電極を挿入しない従来構造 (a)と、ウェネルト電極を挿入した新構造(b) の電子源の電子放射角のシミュレーション 結果である。ウェネルト電極にはエミッタと 同じかそれよりも若干低い電圧を印加する ことで、エミッタ先端での電界の分布を平行 平板の電界分布に近づけることが可能とな り放射角の狭小化を実現するものである。ウ ェネルト電極に印加する電圧は低ければ低 いほど狭小化の効果は上がる。また、ウェネ ルト電極の位置も、エミッタ先端と同じであ れば最も効果が高くなる。しかしながら、そ れに伴い引き出し電極にはより高い電圧を 印加する必要が生じ、結果として絶縁破壊を 起こしてしまう可能性も出てくる。様々な条 件をシミュレーションした結果、ウェネルト 電極の高さがエミッタ先端から100nm低く配 置する構造が、破壊することなく安定に動作 しなおかつ、ビーム径が最も狭小化出来る構 造であることがわかった。

③6 段ゲートマイクロレンズ一体型フィール ドエミッタ:上記の収差の影響と、ウェネル ト電極の効果を踏まえ、従来の5段ゲート型 マイクロレンズにウェネルト電極を挿入し た6段ゲートマイクロレンズの検討を行った。 図 10 にウェネルト電極を有する6段ゲート マイクロレンズ一体型フィールドエミッタ の電子ビームの収束特性を示す。ウェネルト



図 9 (a) 従来構造と(b) ウェネルト電極を挿 入した場合の電界分布と電子放射角

(h)

(a)



図 10 ウェネルト電極を有する6段ゲートマ イクロレンズの収束特性

電極によりエミッタ先端からの電子の放射 書くが狭まり、電子軌道がより軸に近い位置 を通過するため、より小さなクロスオーバー を形成できることが確認できた。

以上まとめると、作製上の課題を克服し、 設計自由度の大きいマイクロレンズー体型 フィールドエミッタの作製方法を確立した。 また、充分小さなクロスオーバーを形成でき る構造としてウェネルト電極を有する構造 を提案し、シミュレーションおよび実デバイ スにおいてその動作を確認した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者に は下線)

〔雑誌論文〕(計3件)

- 小池昭史、田上智也、高木康男、<u>吉田知</u> <u>也、長尾昌善</u>、青木徹、<u>根尾陽一郎</u>、三 村秀典、"Emission and Focusing Characteristics of a Quintuple-Gated Field Emitter Array", Applied Physics Express, 査読有、Vol. 4、2011, pp. 026701-1~026701-3. DOI: 10.1143/APEX.4.026701
- ② 小池昭史、高木康男、藤野高弘、青木徹、 <u>根尾陽一郎</u>、三村秀典、<u>吉田知也</u>、<u>長尾</u> <u>昌善</u>、酒井健太郎、村田英一, "Design of an Electrostatic Lens of the Micro-Column Microscopes using a Multi-Gated FEA", Advanced Materials Research, 査読有, Vol. 222, 2011, pp. 94-97.

DOI:10.4028/www.scientific.net/AMR.2 22.94

 ③ 高木康男、小池昭史、藤野高弘、青木徹、 <u>根尾陽一郎</u>、三村秀典、西孝、<u>吉田知也</u>、 <u>長尾昌善</u>、酒井健太郎、村田英一、 "Fabrication of the Field Emitter Array with a Built-in Suppressor Gate", Advanced Material Research, 査読有, Vol. 222, 2011, pp. 209-212. DOI:10.4028/www.scientific.net/AMR.2 22.209

〔学会発表〕(計13件)

- ① <u>長尾昌善</u>、"Field Emitter Array Technology developed in AIST", International Meeting on Information Display, 2011/10/11, 韓国・ソウル
- ② <u>吉田知也</u>、"Revised Fabrication of Field Emitters with a Multi-stacked Electrostatic Lens", International Vacuum Nanoelectronics Conference, 2010/7/26,米国・パロアルト
- ③ <u>長尾昌善</u>、"Field emitter array with a

built-in multi-electrode lens", International Vacuum Nanoelectronics Conference, 2009/7/24, 浜松

〔産業財産権〕

○出願状況(計3件) ①名称:電界放出素子 発明者:長尾昌善、<u>吉田知也、根尾陽一郎</u> 権利者:(独) 産業技術総合研究所、静岡 大学 種 類:特許 番 号: PCT/JP2010/070416(WIP0) 出願年月日:2010年11月10日 国内外の別:外国 ②名称:電子顕微鏡 発明者:長尾昌善、吉田知也、金丸正剛、 根尾陽一郎 権利者:(独) 産業技術総合研究所、静岡 大学 種 類:特許 番 号: PCT/JP2010/068200(WIP0) 出願年月日:2010年10月15日 国内外の別:外国 ③名称: 電界放出素子 発明者:長尾昌善、吉田知也、根尾陽一郎 権利者:(独) 産業技術総合研究所、静岡 大学 種 類:特許 番 号: 特願 2009-259464 出願年月日: 2009 年 11 月 13 日 国内外の別:国内 [その他] ホームページ等

http://staff.aist.go.jp/my.nagao/zhen_k ongnanoerekutoronikusu/Research/entori/ 2010/4/1_maikurorenzu_yi_ti_xingfirudoe mittano_kai_fa.html

6.研究組織
(1)研究代表者 長尾 昌善(NAGAO MASAYOSHI)
(独)産業技術総合研究所・ナノエレクト ロニクス研究部門・主任研究員 研究者番号: 80357607
(2)研究分担者
吉田 知也(YOSHIDA TOMOYA)
(独)産業技術総合研究所・ナノエレクト ロニクス研究部門・研究員
研究者番号: 80462844
(3)連携研究者
根尾 陽一郎(NEO YOICHIRO)
静岡大学・電子工学研究所・助教 研究者番号: 50312674