

## 科学研究費助成事業（科学研究費補助金）研究成果報告書

平成24年 6月 5日現在

機関番号：13901

研究種目：基盤研究(B)

研究期間：2009～2011

課題番号：21360168

研究課題名（和文）

高出力ノーマリオフ型 GaN MISFET の作製評価の研究

研究課題名（英文）

Fabrication of normally-off GaN MISFETs for high-power application

研究代表者

水谷 孝 (MIZUTANI TAKASHI)

名古屋大学・工学研究科・教授

研究者番号：70273290

研究成果の概要（和文）：p-InGaN/AlGaIn/GaN MISFET 新構造を提案し、しきい値電圧として 1.2V のノーマリオフ動作を実現した。さらに 1nm 厚の GaN 薄層を p-InGaIn cap と AlGaIn の間に挿入することにより、InGaIn 中 V 字型欠陥発生を抑制し、ゲートリーク電流の低減を実現した。

ゲート絶縁膜としては原子層堆積  $Al_2O_3$  と  $HfO_2$  を比較検討し、 $Al_2O_3$  の方が素子特性の点で優れていることを示した。またゲート絶縁膜形成前の硫化アンモニウム処理が、またオーミック電極用合金処理の前にゲート絶縁膜を形成する gate first プロセスが過渡応答抑制に有効であることを示した。

研究成果の概要（英文）：Novel p-InGaIn/AlGaIn/GaN MISFET was proposed and normally-off operation of the MISFETs with a threshold voltage of 1.2 V was realized. Concerning the gate insulator, ALD-grown  $Al_2O_3$  was shown to be better than  $HfO_2$  from the view point of transient behavior of the devices.  $(NH_4)_2S$  treatment before the gate insulator deposition and gate first process where gate insulator was deposited before ohmic contact formation was effective in decreasing the interface state density.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2009年度	8,100,000	2,430,000	10,530,000
2010年度	3,000,000	900,000	3,900,000
2011年度	3,000,000	900,000	3,900,000
総計	14,100,000	4,230,000	18,330,000

研究分野：電子デバイス工学

科研費の分科・細目：電気電子工学、電子デバイス・電子機器

キーワード：GaN、MISFET、ノーマリオフ、 $Al_2O_3$ 、InGaIn cap、硫化アンモニウム処理、gate first プロセス

## 1. 研究開始当初の背景

大きな禁制帯幅と高い電子ピーク速度を有する GaN FET は、従来デバイスにくらべて一桁以上高い出力を実現できる高周波電力用素子、高温・電力スイッチ素子として期待されており、ノーマリオン型 GaN FET は通信用半導体素子として実用化されつつある。一方、よりニーズが高い大電力スイッチ用途では、安全性の観点からゲートへの入力

がない時には電流が流れないノーマリオフ型 GaN HEMT の実現が必須である。しかしながらノーマリオフ型の場合、素子の寄生抵抗が大きくならざるを得ないばかりか、通常用いられるショットキゲート型素子では、ゲート順方向立ち上がり電圧が 1～2V 程度と低く、このためオン電流が小さいという課題を有し、素子性能はまったく不十分であり、これらの課題を解決することが強く望まれ

ている。

## 2. 研究の目的

提案済みで高い電流駆動能力を確認済の新構造 GaN MISFET について、界面準位密度の少ないゲート絶縁膜の形成条件を明らかにするとともに、ノーマリオフ動作において高い電流駆動が可能な素子構造を明らかにする。

また、デバイスシミュレーションを用いて過渡応答特性を初めとするデバイス動作機構を解明し、これに基づいてデバイス高性能化の指針を明らかにする。

## 3. 研究の方法

### (1) GaN HEMT のノーマリオフ型化

p-InGaN cap 薄層を AlGaIn/GaN えてる構造上に形成することによりノーマリオフ型化を実現する。狙いは InGaIn cap 層中に内蔵される分極電界、および InGaIn 中にドーピングする p 型不純物によるバンド持ち上げ効果を活用するものである。結晶成長には MOCVD 法を用いる。

素子特性の評価には FET のしきい値電圧、ゲートリーク電流測定、ヒステリシス等の電気特性評価を主体に行う。

結晶構造の評価には、透過型電子顕微鏡 (TEM)、エネルギー分散型 X 線分析 (EDS)、原子間力顕微鏡等を使って結晶の形状観察を行うとともに、結晶形状と素子特性との対応関係を詳細に検討する。

### (2) ゲート絶縁膜の選択と絶縁膜/AlGaIn 界面の高品質化

ゲート絶縁膜材料としては、高い誘電率を有する  $\text{HfO}_2$  と  $\text{Al}_2\text{O}_3$  を候補に取り上げ、両材料の特長を比較する。比較は作製した MOS ダイオード、MISFET の電気特性評価により行う。

成膜法としては低温成膜が可能で表面被覆性能のよい原子層堆積法を選択する。成膜温度、原料ガス供給プログラム等を詳細に検討し、最適成膜条件を明らかにする。また成膜前の清浄化処理も重要であり、硫化アンモニウムの効果を調べる。

もっとも重要な評価項目はゲート絶縁膜/AlGaIn 界面の高品質化であり、界面準位密度の低減に重点を置いて検討する。

界面準位密度に影響を与えるのは AlGaIn 表面であり、素子作製プロセスと AlGaIn 表面状態との関係を詳細に調べる。

## 4. 研究成果

### (1) ノーマリオフ型トランジスタの実現

GaN HEMT のこれまでの検討は高周波用のノーマリオン型デバイスが主体であったが、今後の高出力スイッチング応用を考えた場合、ノーマリオフ型化は必須の重要な課題である。

これを実現する方法として、InGaIn cap 層を

素子表面に導入し、これに伴うひずみ分極によるしきい値電圧の正側へのシフトとそれによるノーマリオフ化を提案し、1.9V のしきい値電圧シフトによりしきい値電圧 0.4V のノーマリオフ動作を実現した。さらにゲートソース間の InGaIn cap をエッチングすることにより寄生抵抗が低減されることを確認した。これらの結果は InGaIn cap 導入によるノーマリオフ化の提案の妥当性を示している。また 250 °C でアニールすることによりショットキ特性を改善し、相互コンダクタンスが 130 mS/mm から 145 mS/mm に改善されることを示した。

さらなるしきい値電圧の正側へのシフトを実現するため InGaIn cap 層に p 型不純物として Mg をドーピングした構造を検討したところ、期待どおりアンドープ InGaIn cap に較べて 1.4V のより大きなしきい値電圧シフトを実現した。

しかし InGaIn cap 素子ではゲートリーク電流の低減が期待されるのみも関わらず、InGaIn cap 無しの素子と較べてゲートリーク電流に大きな違いが認められなかった。その原因を微小ショットキーダイオードの電流-電圧特性 TEM 観察、EDS 元素分析等を用いて詳細に検討し、InGaIn 中に生じた V 字型ピット状欠陥がリーク電流の原因であることを明らかにした。

この問題に対して、1nm 厚の GaN 薄層を InGaIn cap と AlGaIn cap の間に挿入することによりピット状欠陥の生成を抑制し、その結果ゲートリーク電流の低減に成功した。

### (2) ゲート絶縁膜の選択と絶縁膜/AlGaIn 界面の高品質化

high-k  $\text{HfO}_2$  をゲート絶縁膜とする AlGaIn/GaN MISFET が高い電流駆動能力を有することをこれまでの研究で実証してきたが、 $\text{HfO}_2$  ではゲートリーク電流が大きすぎるという課題があった。そこで AlGaIn との伝導帯不連続が大きくゲートリーク電流の低減が期待できる  $\text{Al}_2\text{O}_3$  膜を検討した。その結果、 $\text{Al}_2\text{O}_3$  の方が、ゲートリーク電流が小さくできることを実証した。界面の結晶品質も  $\text{Al}_2\text{O}_3$  の方が良好であることを容量-電圧特性から確認したがまだ不十分であった。

その原因として AlGaIn 表面の酸化の可能性を指摘し、その対策として硫化アンモニウム ( $\text{NH}_4$ )<sub>2</sub>S 処理を検討した。硫化アンモニウム中の S 原子が酸素原子と置換し、酸化膜の除去、酸化の抑制が期待される。MOS ダイオードの容量-電圧特性の測定により界面準位の低減を確認した。本結果に基づき、AlGaIn/GaN MISFET を作製し、大きなゲート電圧でドレイン電流が飽和するドレイン電流の上詰まりを、硫化アンモニウム処理により低減できることを実証した。

( $\text{NH}_4$ )<sub>2</sub>S 処理による界面準位の低減の原因を

明らかにするため、AlGaIn/GaN表面のX線電子分光解析を行った。その結果(NH<sub>4</sub>)<sub>2</sub>S処理を行うことにより表面に吸着した酸素が減少すること、S原子が酸素を置換することが明らかとなった。S原子による酸素の置換が界面特性改善の原因となっている可能性が高いが、さらなる検討が必要である。

(NH<sub>4</sub>)<sub>2</sub>S 処理により界面特性の改善は見られたが、Al<sub>2</sub>O<sub>3</sub>/AlGaIn 界面準位密度やドレイン電流—ゲート電圧特性におけるドレイン電流のヒステリシスが大きいという課題が残った。詳細な検討の結果、Al<sub>2</sub>O<sub>3</sub> ゲート絶縁膜形成前のプロセスであるオーミック合金処理時の残留酸素による AlGaIn 表面酸化、あるいは窒素空孔生成がこの原因となっている可能性を明らかにした。

その対策として Al<sub>2</sub>O<sub>3</sub> ゲート絶縁膜形成をオーミック合金処理前に行う gate first プロセスを考案し、素子作製により、Al<sub>2</sub>O<sub>3</sub>/AlGaIn 界面準位密度の低減と、MOSHFET のドレイン電流—ゲート電圧特性におけるドレイン電流の上詰まりを改善した。

以上の技術を総合化することにより、高出力ノーマリオフ型 GaN MISFET が実現する見通しが得られた。

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 4 件)

- ① E. Miyazaki, Y. Goda, S. Kishimoto, and T. Mizutani, "Comparative study of AlGaIn/GaN metal-oxide-semiconductor heterostructure field-effect transistors with Al<sub>2</sub>O<sub>3</sub> and HfO<sub>2</sub> gate oxide", *Solid State Electron.* **62**, 152-155 (2011), 査読有, DOI: 10.1016/j.sse.2011.04.017.
- ② Y. Hayashi, S. Kishimoto, and T. Mizutani, "Analysis of transient behavior of AlGaIn/GaN MOSHFET", *Solid State Electron.* **54**, 1451-1456 (2010), 査読有, DOI:10.1016/j.sse.2010.07.001.
- ③ Y. Hayashi, S. Sugiura, S. Kishimoto, and T. Mizutani, "AlGaIn/GaN MOSHFETs with HfO<sub>2</sub> gate oxide: A simulation study", *Solid State Electron.* **54**, 1367-1371 (2010), 査読有, DOI: 10.1016/j.sse.2010.03.022.
- ④ S. Sugiura, Y. Hayashi, S. Kishimoto, T. Mizutani, M. Kuroda, T. Ueda, T. Tanaka, "Fabrication of normally-off mode GaN and AlGaIn/GaN MOSFETs with HfO<sub>2</sub> gate insulator", *Solid-State Electronics* **54**, 79-83 (2010), 査読有, DOI: 10.1016/j.sse.2009.10.007, .

[学会発表] (計 16 件)

- ① (国内会議) 宮崎英志, 岸本茂, 水谷孝, 「ゲート先行プロセスによる Al<sub>2</sub>O<sub>3</sub> AlGaIn/GaN MOSHFET 特性の改善」, 第 59 回春季応用物理学関係連合講演会, 2012.3.17, 早稲田大学
- ② (国内会議) 山田博之, 岸本茂, 水谷孝, 「i-GaN 薄層挿入による p-InGaIn cap Normally-off 型 AlGaIn/GaN HEMT のゲートリーク電流の低減」, 第 59 回春季応用物理学関係連合講演会, 2012.3.17, 早稲田大学
- ③ (国内会議) 宮崎英志, 岸本茂, 水谷孝, 「原子層成膜 Al<sub>2</sub>O<sub>3</sub> をゲート絶縁膜とする GaN MOSHFET の作製・評価」, 電気学会電子デバイス研究会, 2012. 3. 8, 熱海保養所「一碧荘」
- ④ (国際会議) E. Miyazaki and T. Mizutani, "Improvement of the electrical properties of Al<sub>2</sub>O<sub>3</sub>/AlGaIn/GaN MOSHFETs by (NH<sub>4</sub>)<sub>2</sub>S surface treatments", 11<sup>th</sup> Akasaki Research Center Symposium, 2011.12.09, Nagoya
- ⑤ (国内会議) 宮崎英志, 岸本茂, 水谷孝, 「(NH<sub>4</sub>)<sub>2</sub>S 処理による Al<sub>2</sub>O<sub>3</sub> AlGaIn/GaN MOS FET 特性の改善」, 第 58 回応用物理学関係連合講演会, 2011.03.27, 神奈川工科大学
- ⑥ (国際会議) E. Miyazaki, S. Kishimoto and T. Mizutani, "Improvement of the electrical properties of Al<sub>2</sub>O<sub>3</sub>/AlGaIn/GaN MOSFETs by (NH<sub>4</sub>)<sub>2</sub>S surface treatments", 11<sup>th</sup> Topical Workshop on Heterostructure Microelectronics, 2011.8.29., Gifu, Japan.
- ⑦ (国際会議) T. Mizutani, X. Li, S. Kishimoto, and F. Nakamura, "NORMALLY-OFF MODE ALGAN/GAN HEMTS WITH P-INGAN CAP LAYER", *WOCSDICE 2011*, 2011.06.01, Catania, Italy.
- ⑧ (国際会議) E. Miyazaki, S. Kishimoto, and T. Mizutani, "Improvement of the electrical properties of Al<sub>2</sub>O<sub>3</sub>/AlGaIn/GaN MOSFETs by (NH<sub>4</sub>)<sub>2</sub>S surface treatments", 5<sup>th</sup> Asia-Pacific Workshop on Widegap Semiconductors, 2011.05.22, Toba, Japan.
- ⑨ (国内会議) 宮崎英志, 合田祐司, 岸本茂, 水谷孝, 「原子層成膜 Al<sub>2</sub>O<sub>3</sub> をゲート絶縁膜とする GaNMOSFET の作製・評価」 電子情報通信学会、電子デバイス研究会, 2011. 5. 20, 名古屋大学

- ⑩(国際会議) T. Mizutani, X. Li, and F. Nakamura, "Normally-off mode AlGaIn/GaN HEMTs with p-InGaIn cap layer", 10<sup>th</sup> Akasaki Research Center Symposium, 2010.11.26, Nagoya
- ⑪(国際会議) T. Mizutani and Y. Hayashi, "Analysis of transient behavior of AlGaIn/GaN MOSFET", 9<sup>th</sup> Akasaki Research Center Symposium, 2010.03.12, Nagoya
- ⑫(国内会議) 林慶寿, 杉浦俊, 岸本茂, 水谷孝, 「HfO<sub>2</sub>/AlGaIn/GaN MOSFET の過渡応答解析」, 電子情報通信学会、電子デバイス研究会, 2010.01.14, 東京
- ⑬(国内会議) 林慶寿, 岸本茂, 水谷孝, 「HfO<sub>2</sub>/AlGaIn/GaN MOSFET のデバイスシミュレーション：過渡状態解析」, 第70回応用物理学会学術講演会, 2009.09.07, 富山大学.
- ⑭(国際会議) E. Miyazaki, Y. Goda, S. Kishimoto, T. Mizutani, "AlGaIn/GaN MOSFETs with Al<sub>2</sub>O<sub>3</sub> Gate Oxide Deposited by Atomic Layer Deposition; Comparative study", *8th Topical Workshop on Heterostructure Microelectronics*, 2009.08.25, Mielparque-Nagano, Nagano, Japan.
- ⑮(国際会議) Y. Hayashi, S. Sugiura, S. Kishimoto, T. Mizutani, "Effects of HfO<sub>2</sub>/AlGaIn interface of HfO<sub>2</sub>/AlGaIn/GaN MOSFET studied by device simulation", *8th Topical Workshop on Heterostructure Microelectronics*, 2009.08.25,
- ⑯(国際会議) Xu Li, S. Kishimoto, F. Nakamura, T. Mizutani, "Normally-Off Mode AlGaIn/GaN HEMTs with p-InGaIn Cap Layer", *8th Topical Workshop on Heterostructure Microelectronics*, 2009.08.25, Mielparque-Nagano, Nagano, Japan. Mielparque-Nagano, Nagano, Japan.

[産業財産権]

○出願状況 (計1件)

名称：電界効果トランジスタ

発明者：水谷 孝

権利者：同上

種類：特許

番号：願2012-41372

出願年月日：2012年2月28日

国内外の別：国内

[その他]

ホームページ等

<http://qed63.qd.nuqe.nagoya-u.ac.jp/pub>

lic-j/

6. 研究組織

(1) 研究代表者

水谷 孝 (MIZUTANI TAKASHI)

名古屋大学・工学研究科・教授

研究者番号：70273290

(2) 研究分担者

岸本 茂 (KISHIMOTO SHIGERU)

名古屋大学・工学研究科・助教

研究者番号：10186215

(3) 連携研究者なし