

## 科学研究費助成事業（科学研究費補助金）研究成果報告書

平成24年5月31日現在

機関番号：17401  
研究種目：基盤研究（C）  
研究期間：2009～2011  
課題番号：21500058  
研究課題名（和文）リコンフィギャラブルシステムの可用性を向上させるOS機能の研究開発  
研究課題名（英文）Research and development of OS functions for reconfigurable systems to improve their availability  
研究代表者  
久我 守弘（KUGA MORIHIRO）  
熊本大学・大学院自然科学研究科・准教授  
研究者番号：80243989

## 研究成果の概要（和文）：(200字程度)

ハードウェアの再構成によりアプリケーションの最適実行を可能にするリコンフィギャラブルシステムにおいて、システム全体の可用性を向上させるために不可欠となるオペレーティングシステムが備えるべき機能について研究開発を行った。研究成果として、個々のシステムパラメータが異なるリコンフィギャラブルシステムに対応したプロセススケジューリング技術およびスケジューリングシミュレータを開発した。

## 研究成果の概要（英文）：

A reconfigurable system makes possible to be optimal processing of application. Researcher researches OS functions for the systems to improve their availability. Process scheduling algorithm and its simulator are developed in this research. These are able to schedule and simulate for the reconfigurable systems which parameter differs individually.

## 交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2009年度	2,000,000	600,000	2,600,000
2010年度	700,000	210,000	910,000
2011年度	800,000	240,000	1,040,000
総計	3,500,000	1,050,000	4,550,000

研究分野：総合領域

科研費の分科・細目：情報学・計算機システム・ネットワーク

キーワード：リコンフィギャラブルシステム，リコンフィギャラブルデバイス，FPGA，オペレーティングシステム，プロセススケジューリング，シミュレータ

## 1. 研究開始当初の背景

これまでハードウェアは固定的ありアプリケーションに特化して実装するものであったが、FPGA (Field Programmable Gate Array) に代表される回路を書換え可能な「リコンフィギャラブルデバイス」を用いることでハードウェアであってもソフトウェアのような柔軟性を持たせることができるリコンフィギャ

ラブルシステムを構築することが可能となった。ユーザは処理に必要な性能要求に応じてソフトウェアとハードウェアの切り分けを実現することができ、ハードウェアとソフトウェアの利点を最大限に生かしたシステムを構築できる。研究代表者は特にプロセッサ混載FPGA デバイスに注目し回路構成をシステム稼働中に動的に変更させることによって、必

要なときに必要なハードウェア機能だけを実装する、あるいは時分割で切替えることにより多くの機能を実現できるリコンフィギャラブルシステムの基盤技術について研究してきた。

研究代表者が提案する基盤技術の1つとして「動的機能ローディング機構」がある。本機構は、処理機能の実装形態（ソフトウェア/ハードウェア）に依存することなく動的に機能を追加し実行することを可能にするもので、リコンフィギャラブルシステムのユーザの利便性向上を目的として開発した。処理機能をオブジェクトとして提供することで、ユーザは処理機能がソフトウェアで実装されるのか、それともハードウェアで実装されるのかを意識することなく、リコンフィギャラブルシステムを用いてアプリケーションの処理を可能にする。しかし、リコンフィギャラブルシステムをユーザにとって実用的なものにするためには解決すべき問題が残されていた。

(1) ハイパフォーマンス向けリコンフィギャラブルシステムをターゲットとする際には、搭載されるリコンフィギャラブルデバイスを複数のプロセスやスレッドレベルで効率よく使いまわす必要がある。リコンフィギャラブルシステム向けの OS 機能としてデバイスの可用性を向上させるためのスケジューリング技術の開発が必要不可欠である。

(2) 組込みシステム向けリコンフィギャラブルシステムをターゲットとする場合も、システムのスケジューリングポリシーの差異はあるが同様に対処する必要がある。加えて、一般に組込みシステムでは実装メモリの容量に制限があるため回路の再構成を行う際に必要な回路構成情報の保持には限りがある。その問題を解決するため、再構成する際に回路構成情報が存在しない場合、ネットワークを介して回路構成情報の取得を行うなど組込みシステムに特有の機能を実現する必要がある。

## 2. 研究の目的

1. に記した2つの課題について検討を行い、**リコンフィギャラブルシステムを対象とするオペレーティングシステム (OS) が備えるべき基盤技術について開発研究を行う。**

### (1) ハードウェア資源を考慮するプロセススケジューラおよびリコンフィギャラブルシステムシミュレータの開発

ハードウェア機能をリコンフィギャラブルデバイスに実装する場合、その論理資源に空きがなければ実装することはできない。通常の計算機システムでは一度に多くのプロセスが並行動作していることから、リコンフィギャラブルデバイス資源を利用する可能性のある全てのプロセスについてその資源管理およびスケジューリングを行う必要がある。また、ある機能がソフトウェアおよびハードウェアのどちらでも実現可能である場合は、プロセスの応答時間やリコンフィギャラブルデバイス資源の利用状況を考慮してソフトウェアあるいはハードウェアのいずれで処理を行うか決定する必要がある。Linux をベースとしたリコンフィギャラブルシステム向け OS のためのスケジューラを開発する。

### (2) ネットワーク動的機能再構成機構の実用化研究

研究代表者は遠隔地にあるリコンフィギャラブルシステムを遠隔操作により再構成するための基盤技術について研究開発を行ってきた。本知見を活用するとともに、上記(1)で開発するスケジューラを統合することにより、リコンフィギャラブルシステムの様々な動作状況に応じて自身のハードウェア機能をアップグレードするなど、自律的な自己更新機能をオペレーティングシステムの機能として提供できると考えている。また、ネットワーク動的再構成技術により、搭載メモリ容量に制限のある組込み向けリコンフィギャラブル

ルシステムに対しても、ネットワークを介した動的機能ローディング機能を実現し、リコンフィギャラブルシステムの可用性向上を図るスケジューリングが提供できる。このようにリコンフィギャラブルシステムの利便性を向上させる機能の実現を図る。

### 3. 研究の方法

2. で述べた2つの目的を達成するため、以下の項目に関し開発を行った。

#### (1) ハードウェア資源を考慮するプロセススケジューラおよびリコンフィギャラブルシステムシミュレータの開発

リコンフィギャラブルシステム内のコントローラにおいて動的機能ローディング機構を実現する上でプロセススケジューラの開発は重要である。プロセススケジューラが持つべき機能として、リコンフィギャラブルデバイスの資源管理およびそのスケジューリングがある。複数のプロセスがリコンフィギャラブルデバイスの回路資源を要求する状況下では、要求する回路規模、資源の占有時間等がプロセスのターンアラウンドやスループットを大きく左右する。そのため、資源を利用する可能性のある全てのプロセス全体を見通すリコンフィギャラブルデバイスの資源管理およびそのスケジューリングを行わなければならない。高性能向けおよび組込み向け双方のリコンフィギャラブルシステムについてモデルを作成し様々な状況下を想定したシミュレーションを行うことにより、スケジューリングアルゴリズムの確立を図る。また、組込み向けを想定した場合、システム内のローカルメモリには多くの回路構成情報を保持することはできないため、新たな機能が必要ときにネットワークを介して回路構成情報をダウンロードし不要になれば削除するなどの処理が必要である。ネットワークを介して回路構成データ

を取得することは大きな遅延となるため、可能な限り回路構成情報を取得する回数を削減できるようなスケジューリングアルゴリズムを策定する必要がある。単一のリコンフィギャラブルシステムを対象として、従来幅広く利用されているクリティカルパススケジューリングを拡張することで実現した。具体的には、ハードウェア実装エリア・データ通信時間・再構成時間等、対象とするシステム固有のシステム情報をパラメータ化するとともに、第一にアプリケーションの処理速度、第二に使用するハードウェア実装エリアの節約を考慮するプロセススケジューラとした。

また、そのスケジューラさらに拡張し、システムパラメータが異なるリコンフィギャラブルシステムを対象として、リコンフィギャラブルシステム開発を支援するシステムシミュレータを構築する。システムパラメータの内、特にハードウェア実装エリアの再構成およびデータ通信がオーバーヘッドとなるため、これらのパラメータ変化による影響をシミュレーションできるようにする。これにより、オーバーヘッドを低減できる再構成・通信方法を備えたシステム的设计指針となるシミュレータを目指す。

#### (2) ネットワーク動的機能再構成機構の実用化研究

本機構は一般的なオペレーティングシステムにおけるダイナミックリンクライブラリ (Dynamic Link Library) のメカニズムをソフトウェアだけでなくハードウェアによる機能モジュールについても取扱うことができるようにすることで実現する。組込みシステムや汎用計算機システムにおいても幅広く本機能が利用できるようLinuxベースのOSにおいて開発を行う。また、ネットワークを介する遠隔再構成については、その概念はこれまで

の研究において提案・評価してきたが実用レベルとしてはまだ完成されていない。実用レベルに向けた実装を進めるとともに、システムを効率よく実行するために必要となる要素技術についても随時検討を行いつつ開発を進める。

また、ネットワーク動的再構成を実現する上で必要な情報を一元管理するデータベースシステムを構築する。

#### 4. 研究成果

本研究課題に関する主な研究成果を以下にまとめる。

##### (1) ハードウェア資源を考慮するプロセススケジューラおよびリコンフィギャラブルシステムシミュレータの開発

###### ①スケジューリングアルゴリズムの開発

開発したスケジューラについて評価を行った結果、クリティカルパス上にあるタスクを優先的にスケジューリングしており、また最小限のハードウェア実装エリアで過全タスクのスケジューリングができたことを確認した。なお、スケジュールの最適化のために導入したロールバック機能がスケジュール処理を遅くするという欠点が残されており、今後改良が必要である。本研究の成果は雑誌論文[5]として発表している。

###### ②リコンフィギャラブルシステムシミュレータの開発

開発したシステムシミュレータを用いて評価を行った結果、共有メモリを介したデータ通信を行う基本システムと比較して、データ通信を改良したシステムではアプリケーションの実行時間を約 25%削減できることが確認できた。構築したシステムシミュレータにより、システム構成の違いによる性能への影響を把握することが可能となった。なお、本研

究の成果は雑誌論文[1]として発表予定である。

##### (2) ネットワーク動的機能再構成機構の実用化

###### ①リコンフィギャラブルシステム向け動的部分再構成技術の開発

ハードウェア実装エリアを効率よく利用するためには、再構成のための回路情報を再利用できるとともに、どの実装エリアにおいても共通に利用できることが望ましい。現在の商用 FPGA では、この手法を利用できることは知られているが、実際に利用する際のハードルが高く利用が困難であった。そこで、ハードウェア実装エリアを容易に利用できるように、共通化設計を行えるようにするとともに、複数の実装エリアを統合して利用することができる方法についても明確にした。これにより、必要となる回路情報の削減を可能にした。本研究の成果は雑誌論文[3]として発表している。

また、本機能を応用することで、実装回路の信頼性向上を図ることも可能になった。これについては、別課題として研究を継続している。

###### ②分割実装アルゴリズムの開発

複数のハードウェア実装エリアをもつリコンフィギャラブルシステムを利用する際に、必要に応じてアプリケーションを複数のハードウェア実装エリアに分割して実装し成らない場合がある。従来このような回路分割は人手で行う必要があったが、システムを容易に利用できるようにするためには分割実装を自動化する必要がある。それで、回路の自動分割アルゴリズムについても研究を行った。回路に内在するフリップフロップを頂点としたロジックコーンに着目し、入力変数の削減を

重視した分割法および論理の複製を削減することを重視した分割方法の2種類について考察した。評価の結果、各分割手法で効果的に分割できる回路がある反面、特定の回路では適切に分割されないことが確認された。なお、2種類の提案手法を同時に適用することで、分割アルゴリズムを改善できると考えられる。本研究の成果は雑誌論文[2, 4]として発表している。

また、分割の際に高位レベルからの最適化を図るため、データの有効範囲を静的に解析する手法についても研究を行った。本研修の成果については雑誌論文[6]として発表している。

### ③遠隔再構成を支えるデータベースシステム

Linux上で動作するフリーのデータベースおよびHTTPサーバーソフトウェアを利用し、アプリケーションが要求する回路構成情報を、ネットワークを介して取得できる機能を実現した。リコンフィギャラブルシステムとデータベースサーバとの通信には、実現が容易なHTTPを利用した。通信におけるセキュリティについては、ユーザ認証およびsshによる暗号化により信頼性を確保できた。

### (3) 今後の展望

以上、ハードウェアの再構成によりアプリケーションの最適実行を可能にするリコンフィギャラブルシステムにおいて、システム全体の可用性を向上させるために不可欠となるオペレーティングシステムが備えるべき機能について行った研究成果について述べた。個々の機能については概ね開発できたと考えているが、一部機能についてはさらに洗練化する余地が残されている。また、個々の機能について多少手広く対応したため、全てを統括したシステムとしては一部未実装な機能も残さ

れている。本研究成果を踏まえ、システムの洗練化および未実装部の実現については継続して開発を進める予定である。

### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計10件)

[1] 宇田貴重, 尼崎太樹, 飯田全広, 久我守弘, 末吉敏則, “リコンフィギャラブルシステム向けスケジューリングシミュレータの開発”, 電子情報通信学会技術研究報告, 査読無, 2012. (発表予定)

[2] K. Takahashi, M. Amagasaki, M. Kuga, M. Iida, T. Sueyoshi, “Circuit Partitioning Methods for FPGA-based ASIC Emulator using High-speed Serial Wires”, Proc. The 17th Workshop on Synthesis and System Integration of Mixed Information Technologies (SASIMI2012), 317-318, 査読有, 2012.

[3] 宇佐川貞幹, 一ノ宮佳裕, 尼崎太樹, 飯田全広, 久我守弘, 末吉敏則, “動的再構成システムに向けた部分再構成データの再配置に関する一検討”, 電子情報通信学会技術研究報告, Vol. 111, No. 218, 49-54, 査読無, 2011.

[4] 高橋克昇, 佐伯亮祐, 久我守弘, 末吉敏則, “高速シリアル通信によるFPGAベースASICエミュレータ向け回路分割手法”, 情報処理学会DAシンポジウム2011論文集, Vol. 2011, No. 5, 135-140, 査読有, 2011.

[5] 堤喜章, 久我守弘, 末吉敏則, “タスクの振舞いを考慮した動的再構成システム向けスケジューリングの検討”, 電子情報通信学会技術研究報告, vol. 110, no. 319, 25-30, 査読無, 2010.

[6] 朝永健司, 久我守弘, 末吉敏則, “高位成を意識した変数の有効データ範囲解析手法

の検討”，電子情報通信学会技術研究報告，  
vol.110, no.318, 1-6, 査読無，2010.

[学会発表] (計10件)

[1] K. Takahashi, M. Amagasaki, M. Kuga,  
M. Iida, T. Sueyoshi, “Circuit  
Partitioning Methods for FPGA-based ASIC  
Emulator using High-speed Serial Wires”,  
Proc. The 17th Workshop on Synthesis and  
System Integration of Mixed Information  
Technologies (SASIMI2012), 2012. 3. 9, ビー  
コンプラザ (別府).

[2] 宇佐川貞幹, 一ノ宮佳裕, 尼崎太樹, 飯  
田全広, 久我守弘, 末吉敏則, “動的再構成シ  
ステムに向けた部分再構成データの再配置に  
関する一検討”, 電子情報通信学会リコンフィ  
ギャラブルシステム研究会, 2011. 9. 26, 名古  
屋大学 (名古屋).

[3] 高橋克昇, 佐伯亮祐, 久我守弘, 末吉敏  
則, “高速シリアル通信を用いた FPGA ベース  
ASIC エミュレータ向け回路分割手法”, LSI  
とシステムのワークショップ, 2011. 5. 17, 北  
九州国際会議場 (北九州).

[4] 堤 喜章, 久我守弘, 末吉敏則, “タスク  
の振舞いを考慮した動的再構成システム向け  
スケジューリングの検討”, 電子情報通信学  
会リコンフィギャラブルシステム研究会,  
2010. 11. 30, 九州大学 (福岡).

[5] 朝永健司, 久我守弘, 末吉敏則, “高位合  
成を意識した変数の有効データ範囲解析手法  
の検討”, 電子情報通信学会コンピュータシ  
ステム研究会, 2010. 11. 30, 九州大学 (福岡).

[その他]

ホームページ等

<http://www.arch.cs.kumamoto-u.ac.jp/>

## 6. 研究組織

### (1) 研究代表者

久我 守弘 (KUGA MORIHIRO)

熊本大学・大学院自然科学研究科・准教授

研究者番号: 80243989

(2) 研究分担者 なし

(3) 連携研究者 なし

(4) 研究協力者

堤 善章 (TSUTSUMI YOSHIAKI)

熊本大学・大学院自然科学研究科

博士前期課程学生 (H21→H22)

研究者番号: なし

朝永 健司 (TOMONAGA KENJI)

熊本大学・大学院自然科学研究科

博士前期課程学生 (H21→H22)

研究者番号: なし

宇佐川 貞幹 (USAGAWA SADAHI)

熊本大学・工学部・学生 (H21)

熊本大学・大学院自然科学研究科

博士前期課程学生 (H22→H23)

研究者番号: なし

佐伯 亮祐 (SAEKI RYOSUKE)

熊本大学・工学部・学生 (H21)

熊本大学・大学院自然科学研究科

博士前期課程学生 (H22→H23)

研究者番号: なし

高橋 克昇 (TAKAHASHI KATSUNORI)

熊本大学・工学部・学生 (H22)

熊本大学・大学院自然科学研究科

博士前期課程学生 (H23)

研究者番号: なし

宇田 貴重 (UDA TAKASHIGE)

熊本大学・工学部・学生 (H23)

研究者番号: なし