

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成24年 5月21日現在

機関番号：37111

研究種目：基盤研究（C）

研究期間：2009年度～2011年度

課題番号：21560420

研究課題名（和文）高周波スイッチング増幅器を用いた電源回路の集積回路化およびデジタル制御

研究課題名（英文）Development of On-Chip Switching Power Supply Using Soft-Switching Amplifier and Its Digital Control

研究代表者

末次 正（SUETSUGU TADASHI）

福岡大学・工学部・教授

研究者番号：60279255

研究成果の概要（和文）：

ソフトスイッチング型電源を集積回路化することを目指したソフトスイッチング型電源回路の動作周波数の高周波化において、トランジスタを破壊するほどの高電圧が過渡的にスイッチに掛かるのを防ぐための保護回路を作成した。また、電源回路の出力をデジタル制御するために高周波電力検出回路を作成し、動作状況をデジタル回路へ取り込むことを可能にした。動作周波数が高くなるほど増加し無視できなくなるゲート損失について解析しゲート損失を低減するドライブ駆動方式を提案した。

研究成果の概要（英文）：

In order to integrate a soft-switching power supply on a chip, extension of operating frequency of soft-switching power supply to a higher frequency was developed. In this research, a novel protection circuit was developed in order to prevent destruction of transistor due to extremely high switch voltage during the transient state. A detection circuit was developed in order to acquire operating state of high frequency soft-switching power supply to digital control circuit. A novel gate driving scheme was proposed in order to reduce power dissipation at gate port of transistor which becomes unignorable in the high frequency operation.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2009年度	800,000	240,000	1,040,000
2010年度	900,000	270,000	1,170,000
2011年度	900,000	270,000	1,170,000
年度			
年度			
総計	2,600,000	78,000	3,380,000

研究分野：電子回路工学

科研費の分科・細目：電気電子工学・通信ネットワーク工学

キーワード：電子回路網、移動体通信、マイクロマシン

1. 研究開始当初の背景

IT機器のコードレス化、ICカード、ユビキタス機器などの電子機器はバッテリーで

動作するためバッテリーの駆動時間を延ばすことへの要求が強い。バッテリーの駆動時間を延ばすには、バッテリーの容量を増

加させる技術とともに電力を消費するほうの電子回路を工夫して消費電力を小さくすることが重要である。電子回路の消費電力はそのほとんどが電子回路自体で消費されているわけではなく、電子回路に電力が到達する前の電源回路の部分でかなりの部分が消費されてしまっていることはよく知られていない。電源回路はバッテリーの電圧を電子回路が動作する規定の電源電圧に変換するために用いられるが、従来のドロップ型電源回路では電源電圧を落とすためにトランジスタを可変抵抗として用いているため、半分近くの電力は電源回路で失われる。特に電力事情の厳しい携帯機器では電子回路自体の低消費電力化とともに電源回路の高効率化も大変有効な手段である。昨今では携帯機器の小型化によって電子回路全体の小型化が進み、電源回路もそれに伴って小型化が求められるようになった。電源回路を小型化するには電力容量を小さくすることとスイッチング電源の動作周波数を高くして回路素子を小さくする方法がある。電力容量があらかじめ決まっている場合、スイッチング電源の動作周波数を高くすることによって小型化する必要がある。なぜ動作周波数が高くなると回路が小型化できるかという、 L や C のインピーダンスは周波数に比例して大きくなるため、高い周波数では小さい値の L や C を用いることができるためである。しかしスイッチング電源において、この動作周波数を高くしすぎると電力効率が下がるという問題点があった。これはスイッチがターンオンする瞬間にスイッチの寄生キャパシタに蓄えられていたエネルギーが一挙に放出しエネルギー損失として消費されてしまうためである。そこでスイッチ波形を共振によって正弦波状にすることによってスイッチがターンオンする瞬間にスイッチ電圧がゼロになるようにしてスイッチング損失を減らす技

術が開発されている。これをソフトスイッチング技術という。このソフトスイッチング技術を用いて超小型高効率な電源回路を作ることができれば、バッテリーの駆動時間の延長、情報機器の小型化が更に可能になるため研究の進展が期待されている。

2. 研究の目的

本研究ではスイッチング電源を動作周波数数百メガヘルツ以上で動作させることにより、回路素子を小型化し IC チップ内に受動素子として埋め込むことができるレベルまで小さくする。そのことによってオンチップ型スイッチング電源回路 (DC-DC コンバータ) の実現を目標に研究を行い、動作周波数の高周波化に必要な技術的課題を克服していく。従来スイッチング電源の動作周波数は高くても数メガヘルツであった。これは動作周波数を高くするとスイッチング損失が発生して電力効率が落ちてしまうためである。本研究は、E級ソフトスイッチング増幅器を用いることによって高周波数でも電力効率が悪化しない回路を用いることを特徴としている。E級ソフトスイッチング増幅器とはスイッチがターンオンする瞬間にスイッチの電圧がゼロかつスイッチ電圧の傾きがゼロと言う特徴を持った電力増幅器である。スイッチがターンオンする瞬間にスイッチ電圧がゼロであるためスイッチング損失がゼロとなり、またスイッチ電圧の傾きがゼロであるためスイッチング時間のずれがあっても電力損失が最小限で済むと言う特徴がある。そのため、E級ソフトスイッチング増幅器は最も高周波において高効率動作を行なう電力増幅器と考えられている。

3. 研究の方法

本研究では、ソフトスイッチング技術を用いることにより従来よりもはるかに高い動

作周波数でスイッチを動作させることによってスイッチング電源を小型化し、最終的には IC チップ内に収めてしまうことを目標としている。ソフトスイッチング増幅器を用いることによって高周波数でも電力効率が悪化しない回路を用いることができる。E級ソフトスイッチング増幅器はスイッチがターンオンする瞬間にスイッチの電圧がゼロかつスイッチ電圧の傾きがゼロと言う特徴を持った電力増幅器である。E級ソフトスイッチング増幅器は最も高周波において高効率動作を行なう電力増幅器と考えられている。

本研究ではまずE級ソフトスイッチング増幅器を高周波動作したときに発生する問題を解決することによって高周波動作へのボトルネックを取り除く。次に高周波動作する回路の状態をデジタル回路に取り込む回路を作成し、デジタル制御を可能にするという方針で研究を進めた。

4. 研究成果

E級増幅器においては負荷や入力電圧の急激な変動によりトランジスタが破壊されるということがまれに報告されているため、回路の静特性、動特性を解析することが重要であった。しかし、それらについてはまだ十分に解析されておらず、本研究で回路の静特性、動特性の理論解析を行い設計手法および最適な回路パラメータを検討した。その結果、急激な負荷変動のうちでも負荷がキャパシティブに急変する場合に高いピーク電圧がトランジスタにかかることが分かり、そのときにトランジスタが破壊されているのではないかとこの予測を得ることができた。また入力信号の変動に対しては、入力電圧に対する出力振幅の伝達関数を求めることにより周波数特性を得ることができた。このカットオフ周波数はチョークコイルのインダクタンスに大きく依存してい

るため、チョークコイルの設計により入力電圧の変動の影響は抑えられることが分かった。本研究の成果は、IEEE TENCON2010 および IEEE International Symposium on Circuits and Systems において学会発表を行った。また、De級増幅器を用いたDC-DCコンバータのオンチップ電源のレイアウト設計の結果を電気関係学会九州支部連合大会において発表した。

E級増幅器において動作周波数が高周波になるほどゲート端子における消費電力が増大し全体の損失電力に占める割合が増してくる。そのためゲート端子における消費電力を削減することは高周波動作において重要な課題となってくるが、従来ゲート端子における消費電力について詳しくは調べられてこなかった。本研究では、ゲート端子に矩形波を入力した場合、正弦波を入力した場合、第3高調波を含む正弦波を入力した場合の消費電力、出力電力を比較し、第3高調波を含む正弦波を入力した場合にゲート端子における消費電力を低く抑えることができることを明らかにした。さらにE級増幅器の入力電圧および負荷インピーダンスが変化した場合の過渡応答について解析的な表現を導出した。また、E級増幅器のシャuntとキャパシタンスが非線形キャパシタンスであった場合に低い電源電圧時にゼロ電圧スイッチングできなくなるため損失が発生する現象を詳しく調べ入力電圧に対する効率の変化を求めた。これらの本研究の成果は、IEEE TENCON2010 および IEEE International Symposium on Circuits and Systems、電気関係学会九州支部連合大会において発表した。

オンチップ電源の性能向上のために、1MHzのE級増幅器のプロトタイプ回路においてデジタル制御系を組み動作特性を測定した。

このデジタル制御系において負荷回路の VSWR をデジタル表示するプログラムを作成し取得したデータをデジタルデータとして記録できるようにした。

さらに、E 級増幅器からインピーダンスが変動する負荷に電力を供給する場合に、インピーダンスの変化が急であると E 級増幅器のトランジスタに過度な電圧がかかりトランジスタが破壊されるという現象が起きているため、負荷インピーダンスの急激な変動に対してもトランジスタが破壊されないような保護回路の研究を進めた。その結果、IEEE International Conference on Power Electronics and Drive Systems (PEDS2011)において E 級増幅器の出力波形のエンベロープの負荷インピーダンスの変動による過渡的な応答を解析的に求めた結果を発表した。また、E 級増幅器にトランスを用いることによりトランジスタの過度なピーク電圧をクランプして下げる回路においてダイオードを同期トランジスタに置き換えることによりクランプ時間を調整できるようにした回路を提案し IEEE International Conference on Power Electronics (ECCE Asia)において発表した。また、E 増幅器の出力にダイオードを付加することにより負荷インピーダンスの急激な変化により過度な出力電圧が発生したときに出力をクランプし、その結果トランジスタにかかる過度な電圧を下げる回路を提案し IEEE Annual Meeting of IEEE Industrial Electronics Society で発表した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 9 件)

1. Tadashi Suetsugu and Marian Kazimierczuk, Analysis of transient behavior of class E amplifier due to load variations,

International Conference on Power Electronics and Drive Systems (PEDS2011), pp. 600–603, 2011. (査読有り)

2. Tadashi Suetsugu and Marian Kazimierczuk, Diode Peak Voltage Clamping of Class E Amplifier, Annual Meeting of IEEE Industrial Electronics Society, pp. 1318–1322, 2011. (査読有り)
3. Xiuqin Wei, Hiroo Sekiya, Shingo Kuroiwa, Tadashi Suetsugu, and Marian K. Kazimierczuk, Design of class-E amplifier with MOSFET linear gate-to-drain and nonlinear drain-to-source capacitances, IEEE Transactions on Circuits and Systems I, Volume: 58, Issue: 10, pp. 2556–2565, 2011. (査読有り)
4. Tadashi Suetsugu, Active Voltage Clamping of Class E Amplifier, International Conference on Power Electronics – ECCE Asia, pp. 1749–1752, 2011. (査読有り)
5. Xiuqin Wei, Hiroo Sekiya, Shingo Kuroiwa, Tadashi Suetsugu, and Marian K. Kazimierczuk, Effect of MOSFET Gate-to-Drain Parasitic Capacitance on Class-E Power Amplifier, IEEE International Symposium on Circuits and Systems 2010, pp. 3200 – 3022, 2010. (査読有り)
6. Tadashi Suetsugu, Marian K. Kazimierczuk, Power Efficiency Calculation of Class E Amplifier With Nonlinear Shunt Capacitance, IEEE International Symposium on Circuits and Systems 2010, pp. 2714 – 2718, 2010. (査読有り)
7. Takeshi Yasukouchi and Tadashi Suetsugu, Simulation Analysis of Transient Behavior of Class E Amplifier Due to Load Variation, Proceedings of IEEE TENCON 2009, pp. 1–4, 2009. (査読有り)
8. Tadashi Suetsugu, Marian Kazimierczuk, Analysis of Dynamic Frequency Response of Class E Amplifier, Proceedings of IEEE International Symposium on Circuits and Systems, 2009., pp. 2866 – 2869, 2009. (査読有り)
9. Hiroo Sekiya, Takayuki Watanabe, Tadashi Suetsugu, and Marian K. Kazimierczuk, Analysis and Design of Class DE Amplifier with Nonlinear Shunt Capacitances, IEEE Transactions on Circuits and Systems I, Vol. 56, pp. 2362 – 2371, 2009. (査読有り)

[学会発表] (計 5 件)

1. 池田和宏、佐藤瑞樹、末次正、複数の周波数で駆動される D 級増幅器の並列動作の影

- 響, 電気関係学会九州支部連合会, 2011年9月27日(査読なし)
2. 池田和宏、佐藤瑞樹、末次正, 複数の周波数で駆動されるD級増幅器の並列動作の影響, 電気関係学会九州支部連合会, 2011年9月27日(査読なし)
 3. Masahiro Kawazoe. Futoshi Akahoshi. Tadashi Suetsugu, Peak Voltage Clamping of Class E Amplifier Using a Diode, 電気学会・韓国パワーエレクトロニクス学会共催日韓ワークショップ, 2011年10月22日(査読なし)
 4. 山下 恭道 村上 裕紀 末次 正, D級増幅器のDc電源の変動による動作への影響のシミュレーション解析, 電気関係学会九州支部連合会, 2010年9月25日(査読なし)
 5. 周藤 宏太, 矢野 翔子, 末次 正, E級増幅器のゲートドライブ信号の第3高調波によるピーキング, 電気関係学会九州支部連合会, 2010年9月25日(査読なし)
 6. 鬼崎悠大朗・国次大樹・末次 正, CMOS De級DC-DCコンバータのレイアウト設計, 電気関係学会九州支部第62回連合大会, 2009年9月28日(査読なし)

6. 研究組織

(1) 研究代表者

末次 正 (Suetsugu Tadashi)

福岡大学・工学部・教授

研究者番号: 60279255

(2) 研究分担者

なし

(3) 連携研究者

なし