

機関番号：82626

研究種目：若手研究（B）

研究期間：2009～2010

課題番号：21760019

研究課題名（和文） シリコン表面上での原子層シリサイド半導体形成

研究課題名（英文） Fabrication of atomic layer silicide semiconductor on Si substrates

研究代表者

内田 紀行 (UCHIDA NORIYUKI)

独立行政法人産業技術総合研究所・ナノ電子デバイス研究センター・研究員

研究者番号：60400636

研究成果の概要（和文）：

遷移金属を内包した Si クラスター ( $MSi_n$ ;  $M = Nb, Mo, \text{ and } W$ ) は、その構造安定性から、人工元素としてビルディングブロックとして利用することで、新規シリサイド材料を形成することが期待できる。これを実証するために、本研究では、 $WSi_{10}$  膜を Si (100)-2x1 表面に形成し、主に、走査型電子顕微鏡観察や、電子エネルギー損失分光、X線光電子分光を用いて、熱処理に伴う、 $WSi_{10}$  膜の構造や電子状態の変化について調べた。その結果、500°Cの熱処理を行ったとき、 $WSi_{10}$  膜と Si 基板界面に、約 1 nm の厚さのエピタキシャル層、つまり、原子層シリサイド材料が形成され、さらに、 $WSi_{10}$  膜がエネルギーギャップを持つ半導体であることが判明した。このように、 $WSi_{10}$  膜を用いて、Si 上に原子層シリサイド半導体が形成できることを実証した。

研究成果の概要（英文）

Transition metal encapsulated silicon cage clusters ( $MSi_n$ ;  $M = Nb, Mo, \text{ and } W$ ) have been suggested as building-blocks to fabricate new silicide materials since they exhibit high chemical stability and retain their structural integrity during deposition. In this study, we have fabricated thin W-encapsulated Si cluster ( $WSi_{10}$ ) films on Si (100)-2x1 substrates. The film structure and electronic properties were investigated using Scanning Transmission Electron Microscopy (STEM), Electron Energy Loss Spectroscopy (EELS) and X-ray photoelectron spectroscopy (XPS). An epitaxial structure (1 nm thick) is formed at the interface between the  $WSi_{10}$  films and Si substrates by thermal annealing at 500°C. According to XPS measurements, the  $WSi_{10}$  film has a semiconducting energy gap. Thus, the atomic layer silicide semiconductor was fabricated on Si surfaces by deposition of  $WSi_{10}$  films and subsequent annealing at 500°C.

交付決定額

(金額単位：円)

|        | 直接経費      | 間接経費      | 合計        |
|--------|-----------|-----------|-----------|
| 2009年度 | 2,400,000 | 720,000   | 3,120,000 |
| 2010年度 | 1,100,000 | 330,000   | 1,430,000 |
| 年度     |           |           |           |
| 年度     |           |           |           |
| 年度     |           |           |           |
| 総計     | 3,500,000 | 1,050,000 | 4,550,000 |

研究分野：ナノエレクトロニクス

科研費の分科・細目：

キーワード：ナノ材料、半導体超微細化、半導体物性、表面・界面物性、物性実験

1. 研究開始当初の背景

次世代ナノエレクトロニクス材料として、2次元原子層半導体を形成する要求は高く、炭素の原子層材料であるグラフェンをナノデバイスの材料として利用する研究は精力的に展開されている。グラフェンのような非Si系の材料ではなく、Si系の材料で原子層半導体を形成することができれば、現行のSiLSIプロセスへの適応性が高く、学術的にも産業へきにも高いインパクトを持つ。

## 2. 研究の目的

本研究課題では、遷移金属-Si グラフェン(図1)のような、原子層シリサイド半導体を形成することを目的とする。そのために、遷移金属内包Siクラスター(MSi<sub>n</sub>)を単位構造とする2次元原子層シリサイド半導体をSi表面にエピタキシャル的に形成し電子状態を調べることを目的とする。

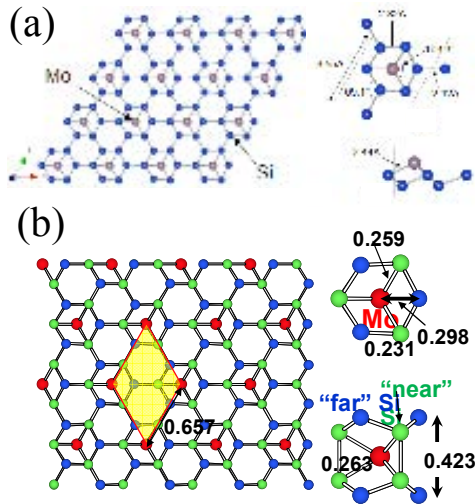
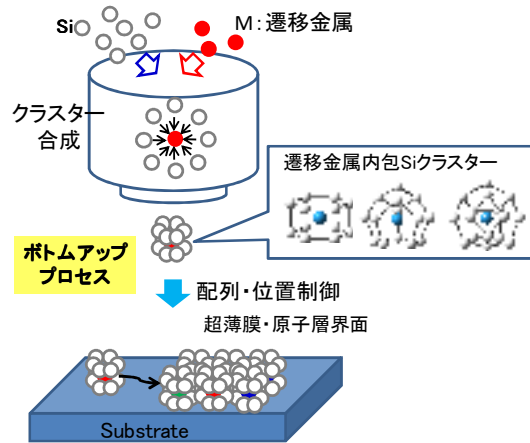


図1: (a) MoSi<sub>6</sub>を単位とした単層のSiグラフェンシート(Miyazaki et al., Appl. Phys. Lett., submitted)、(b) MoSi<sub>12</sub>を単位とした2層のSiグラフェンシート(Miyazaki et al., Appl. Phys. Lett. **91**, 08217 (2007))。

## 3. 研究の方法

原子層シリサイド半導体の形成を実証するために、Si(100)-2x1表面等のSi表面上に、MSi<sub>n</sub>(M=Mo, W)を単位とする原子層構造を形成し、その構造や電子状態などの解析を行なう(図2)。MSi<sub>n</sub>(M=Mo, W)の形成は、レーザーアブレーション法を用いて、モノシランガスとM蒸気との気相反応で行う。合成したM@SinをSi表面に堆積し、吸着・配列構造や電子状態を、主に、X線光電子分光(XPS)と、透過電子顕微鏡(TEM)観察、TEMの透過電子線を用いたエネルギー損失分光(EELS)を用いて調べる。



## 4. 研究成果

図2: Si基板上でのMSi<sub>n</sub>クラスターを単位構造とした原子層シリサイド形成の概念図。

本研究では、まず、原子層シリサイド半導体の出発材料であるMSi<sub>n</sub>膜の形成プロセスの最適化を行った。MSi<sub>n</sub>膜は、MSi<sub>n</sub>がランダムに結合したアモルファス材料である。第一原理計算から、MSi<sub>n</sub>において安定なM-Siケージ間結合を形成することが予想されている、MoとWを選択した。さらに、TEM観察を行う際、HAADFによるM原子配置の観察を行うためには、原子番号の大きなものが有利であるので、WSi<sub>n</sub>膜を用いることとした。アモルファスWSi<sub>n</sub>膜の形成に関しては、*Thin Solid Films*に掲載が決定した論文の一部として発表予定である。

高分解能透過型電子顕微鏡による観察から、Si(100)-2x1表面にWSi<sub>n</sub>(n≒10)膜を形成し超高真空中で500°Cの熱処理することで、Si基板/WSi<sub>n</sub>膜界面においてエピタキシャル層(厚さ1-2 nm)の形成が確認できた(図3)。エピタキシャル層の格子面間隔は、Si基板と比較して100方向に約14%増大しており、Si格子面間にWが挟まれた構造であることを

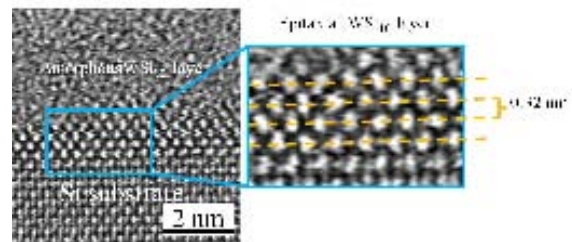


図3: Si(100)基板上に堆積し、500°Cで熱処理したWSi<sub>10</sub>膜の断面TEM像。

示唆している。エピタキシャル層を中心に、Si基板からWSi<sub>10</sub>膜まで、TEMの電子線を用いた、EELS測定を行ない、プラズモンピークの解析を行った(図4)。エピタキシャル層を

含めた  $\text{WSi}_n$  膜から、バルク Si よりも 3.4 eV 高エネルギーシフトすることが確認された。これは、EELS による  $\text{Si-L}_{23}$  吸収スペクトル、X 線光電子分光 (XPS) と第一原理計算シミュレーションの結果と合わせると、W と Si の間の  $d$ - $p$  混成によるバレンスバンド付近での状態密度変化に起因するものと考えられる。図 5(a) に、 $\text{WSi}_{10}$  膜と、リファレンスとして Si(100) 基板、Si 基板上に堆積した  $\text{WSi}_2$  膜から得られた、価電子帯エッジ付近 (0-15 eV) の XPS スペクトルを示す。 $\text{WSi}_{10}$  膜からは、3.0、7.8、10.3 eV を中心に 3 つのピークが観測された。高い結合エネルギー側の 2 つのピークは、Si(100) 基板と一致しているので、 $\text{WSi}_{10}$  膜を形成した Si 基板からのシグナルと考えられる。7.8 eV と 10.3 eV のシグナルは、それぞれ、Si の  $sp$  混成軌道、 $s$  軌道に起因する。しかし、最も低いエネルギーのピークは、Si 基板の  $p$  軌道に起因したもの (3.6 eV) よりも、0.6 eV 低い位置に観測された。これは、W の  $d$  軌道と Si の  $p$  軌道から形成された  $dp$  混成軌道に起因するシグナルが、Si 基板の  $p$  軌道起因のシグナルと重なったためと理解できる。価電子帯の上端が  $dp$  混成であることは、アモルファスの  $\text{WSi}_n$  膜や、 $\text{WSi}_{12}$  を単位構造に持つ、ダブルグラフェンの第一原理計算結果でも観測されている。Si 基板上の  $\text{WSi}_2$  膜に対するスペクトルにおいても、 $dp$  混成は明瞭に検出されている。ただし、ピーク位置は、2.8 eV にあり、混成の仕方が、 $\text{WSi}_{10}$  膜と  $\text{WSi}_2$  膜では異なることが判る。また、図

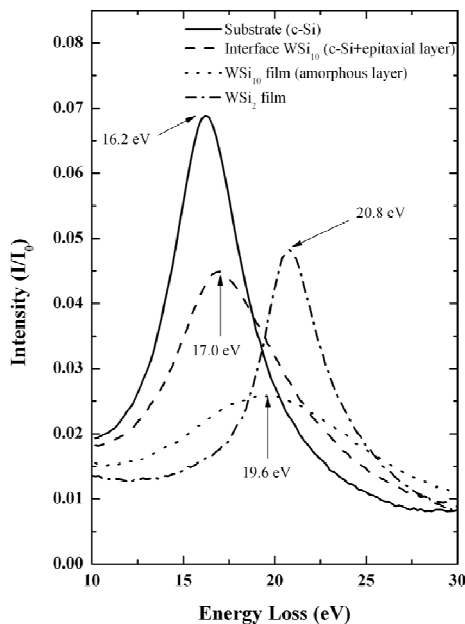


図 4: TEM の電子線を用いた、EELS 測定によるプラズモンピーク。

5(b) に示したように、 $\text{WSi}_{10}$  膜の価電子帯エッジは、フェルミエネルギーより 0.49 eV 低いところに観測された。Si 基板からも同様なエッジが 0.68 eV に観測されるものの、 $\text{WSi}_2$  膜では観測されていない。これは、Si 表面上の  $\text{WSi}_n$  層がエネルギーギャップをもつ半導体であることを示している。

以上のように、Si 表面上に堆積した  $\text{WSi}_n$  膜の界面において配列構造を形成することで、原子層半導体が形成可能であることを実証し、本研究の目的を達成することができた。

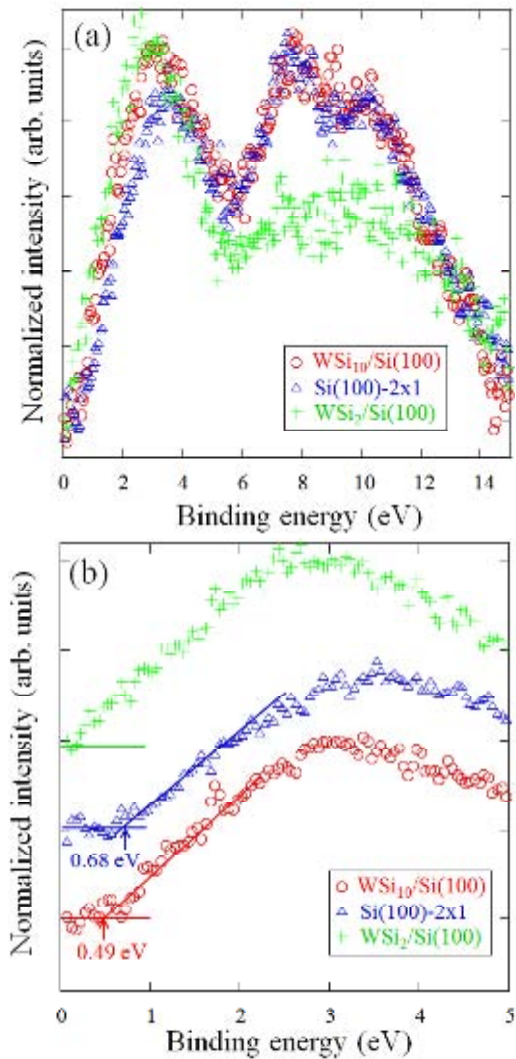


図 5: (a) Si 上の  $\text{WSi}_{10}$  膜、Si(100) 基板、 $\text{WSi}_2$  膜の価電子帯近傍 (0-15 eV) 領域の XPS スペクトル。(b) 価電子帯エッジ付近 (0-5 eV) の XPS スペクトル。

## 5. 主な発表論文等

[雑誌論文]

① N. Uchida, T. Miyazaki, Y. Matsushita, K. Sameshima, and T. Kanayama, New semiconducting silicides assembled from

transition-metal-encapsulating Si clusters, Thin Solid Films, 査読有, 2011, *in press*.

6. 研究組織

(1) 研究代表者

内田 紀行 (UCHIDA NORIYUKI)

独立行政法人産業技術総合研究所・ナノ電子デバイス研究センター・研究員

研究者番号：60400636