

令和 6 年 6 月 3 日現在

機関番号：13901

研究種目：基盤研究(B)（一般）

研究期間：2021～2023

課題番号：21H01808

研究課題名（和文）水素局在機能を用いたシリコン同位体薄膜の量子計算グレード化

研究課題名（英文）Grading of silicon isotope thin films using localized hydrogen functionalities for quantum computing

研究代表者

宮本 聡 (MIYAMOTO, Satoru)

名古屋大学・工学研究科・特任准教授

研究者番号：70709097

交付決定額（研究期間全体）：（直接経費） 12,900,000 円

研究成果の概要（和文）：シリコン量子ビットを実装する同位体薄膜において局在水素を機能利用する界面制御の方法論と基盤技術を開発した。水素導入脱離のプロセス計測による効率的な条件探索法の開発、同位体援用による水素クラスター欠陥の高感度検出と精密評価、デバイス界面由来の電気雑音の室温評価が可能な装置の開発などに成功した。同位体薄膜を実装基板として量子ビットの制御性に関わるバレー分離の性能検証も行った。

研究成果の学術的意義や社会的意義

水素プロセス挙動のハイスループット計測、高感度な水素検出が可能な質量分析標準、デバイス界面性能の室温評価装置など、同位体薄膜の界面制御に必要な計測技術として高い有用性を示す。半導体産業レベルで広く利用される局在水素による欠陥制御工学の学理構築と、シリコン同位体薄膜の量子計算基板の性能を上げる技術基盤として学術的および社会的に意義がある。

研究成果の概要（英文）：We have developed a methodology and fundamental technology for interface control using localized hydrogens in silicon isotope thin films that implement silicon-based qubits. We have succeeded in developing an efficient condition search method by process measurement of hydrogen incorporation and desorption, highly sensitive detection and precise evaluation of hydrogen cluster defects with isotope engineering, and an apparatus capable of room-temperature evaluation of electrical noise originating from device interface. We also verified the qubit performance of valley separation using isotopically engineered silicon thin films as quantum platforms.

研究分野：同位体工学、薄膜表面界面物性

キーワード：シリコン 半導体 同位体 局在水素 量子計算

※科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

シリコン量子ドットに捕獲された電子スピンを量子ビットとしたシリコン量子計算において、シリコン同位体薄膜を量子ビットの実装基板とすることで量子情報保持時間の飛躍的な延伸が示されていた。研究開始当初は、Delft 工科大、HRL 研究所、CEA-Leti を筆頭として、シリコン方式の量子ビット集積化に向け本格的な研究開発段階に移行しつつあった。申請者は、量子ビットの性能を高めるためにシリコン・ゲルマニウムのヘテロ構造に埋め込んだシリコン同位体薄膜を実装基板とする研究で先行している状況であった。

集積化する個々の量子ビットの制御性低下とばらつきの原因として、ヘテロ界面でのステップ発生の抑制がシリコン量子計算基板の課題であり、ステップ発生の起源となるシリコン・ゲルマニウム下地層内部の結晶傾斜抑制による界面制御が鍵であった。申請者は、半導体産業レベルで広く利用される水素の欠陥終端と結合切断の相反的特性に注目し、水素の局在機能を利用した欠陥制御工学の学理構築と、これによるシリコン同位体薄膜の量子計算基板としての性能を引き上げるため以下の目的を掲げた。

2. 研究の目的

本研究では、大規模量子計算に利用するシリコン同位体薄膜における局在水素の機能発現と制御利用する分析技術と、下地層の効率的な歪み緩和と結晶傾斜抑制による界面制御を達成する方法論を確立し、実装するシリコン量子ビットの極限性能を達成することを目的とした。

シリコン量子ビットの制御性はバレー分離と呼ばれるエネルギー幅で決定づけられ、同位体薄膜の界面ステップの存在で大きく左右される。ステップ幅を延伸した平坦性の高いヘテロ界面では、バレー分離の理論限界への引き上げが期待できる。これにより界面ステップ幅と量子ビットの実装サイズの間で拡張性をもたせることができ、大規模な量子ビット配列によるシリコン量子計算機の実装に向けた構造スケールアップとなる。

3. 研究の方法

シリコン量子計算基板で構造スケールアップが期待される局在水素を機能利用した界面制御の方法論を構築するには、1) 水素導入脱離のプロセス計測による効率的な条件探索法の開発と 2) 同位体援用による水素クラスター欠陥の高感度検出と精密評価が必要である。1)に関しては、水素検出感度が高い顕微分光ベースの観察手法により、水素結合と格子歪みに関する情報から局在水素導入に対する歪み緩和の条件探索を効率的に行う手法を開発した。また昇温脱離プロセスの水素挙動をその場観察する技術を実装し、従来手法と比べて数桁感度が高いポンププローブ型の分析法の開発に成功した。2)に関しては、シリコン・水素同位体を質量分析のマーカとするアトムプローブ計測で、同位体薄膜の表面近傍に局在化した水素クラスター欠陥を高感度に可視化する技術の開発を行った。これにより、局在水素の濃度、欠陥面方位、閾値濃度に関する定量的解析に成功した。また、ゲート制御型の汎用デバイス構造や量子ビットを実装し、量子計算基板としての基本的な性能を評価する技術を開発した。これらの研究開発を行うなかで、3) デバイス界面由来の電気雑音の室温評価が可能な装置の開発と、4) 同位体薄膜に実装した量子ビットのバレー分離の性能検証に成功した。

4. 研究成果

以上の内容について、それぞれ研究成果を説明する。当初目標として掲げていたバレー分離の理論限界の達成はできなかったものの、局在水素の高感度検出と機能利用による界面制御に有用な研究成果を得ることができた。

(1) 「水素導入脱離のプロセス計測による効率的な条件探索法の開発」

局在水素による歪み緩和促進と結晶傾斜の抑制効果が期待できる構造として、結晶歪みに対する局在水素の欠陥面方位の選択性を数値解析で検証し、シリコン量子計算基板の下地層に圧縮歪み層を埋め込んだ構造に焦点を当てた。効率的な水素導入と欠陥形成による歪み層の緩和促進を両立した条件探索を可能とするには、水素の検出感度が高く、構造改変に対して敏感な分析手法が必要となる。そこで、顕微分光方式の昇温脱離分析法を独自に考案し、従来法と定性的に一致する

温度での水素脱離挙動の観測を通じて、高い信頼性を有するその場計測技術を実装した。これにより、水素原子および母体材料原子の結合モードの比較から、効率的な水素導入、歪み緩和促進、表面エッチング効果を抑制する条件探索法の開発に成功した。従来法と比較して水素検出効率が面積比で数桁向上したことに相当し、高感度な水素プロセス挙動のハイスループット計測として有用である。また導入された水素クラスター欠陥による結晶傾斜効果を精密計測する技

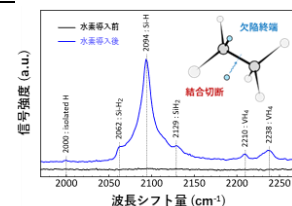


図 1

術として、格子変位による電子波の干渉縞に基づく解析から傾斜角度分布を明らかとし、界面ステップ発生を抑えるのに十分小さな有限の傾斜角に収まることがわかった。

(2) 「同位体援用による水素クラスター欠陥の高感度検出と精密評価」

水素の局在機能を利用した欠陥制御工学の学理構築には、水素原子と分子の集合体からなるクラスター化した単一欠陥を高感度に検出し精密に構造評価することが重要となる。本研究では、次世代半導体となるナノシート構造をベースに設計・作製した周期的な圧縮歪み層を有するシリコン同位体超構造を対象に、同位体で識別した水素クラスター欠陥を表面近傍の歪み層にトラップして高感度計測に適した状況を得た。同位体援用した質量分析手法により、クラスター化した水素原子とシリコン水素化物の分子状態を合わせて定量可視化することに成功した。測定条件に依存する水素のバックグラウンド成分と区別し、同位体分子種の検出取りこぼしとなる質量干渉効果の抑制が初めて可能となった。水素検出の信号ノイズ比で1桁向上することがわかり、クラスター欠陥の局所水素濃度と欠陥面方位を精密決定し、閾値濃度の限界値を推定することに成功した。水素欠陥の面方位に依存して局所水素濃度の違いが生じることを明らかにし、水素の同位体種に依らず水素含有量が同程度となることを実験的に示した。本手法の同位体を援用した質量分析は汎用性が高く、先端半導体のデバイス構造中における精密な水素プロセス計測の質量分析標準として利用できるため有用である

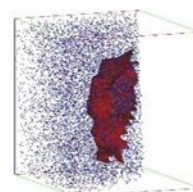


図 2

(3) 「デバイス界面由来の電気雑音の室温評価が可能な装置の開発」

同位体薄膜に実装して量子ビット動作が可能なゲート制御型デバイス構造の性能指標として、デバイスと基板界面の欠陥に由来する電気雑音を時間領域と周波数領域で対応付けて評価することが重要である。本研究では、非平衡に誘起された光電流をマイクロ波反射で検出する技術を、ゲート制御型デバイスの界面評価技術に拡張する開発を行った。光注入量とバンド変調に対するキャリア再結合ダイナミクスの検証から界面近傍とバルクを介した緩和過程を同定し、界面近傍のオージェ過程と Shockley-Read-Hall 過程が競合するクロスオーバー領域が出現することを明らかにした。さらに、非平衡な光電流に含まれる電気雑音成分を周波数解析し、上記のキャリア再結合過程との時間相関を検証した。結果として、低周波領域では深い界面欠陥準位へのキャリアの出入りによるフリッカー雑音が発生し、高周波領域では酸化膜特有の界面欠陥を介した生成・再結合過程が電気雑音の主要因となり得ることを示した。

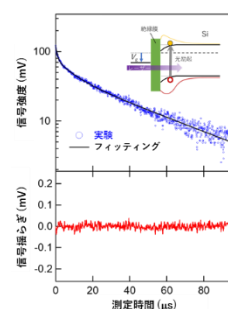


図 3

(4) 「同位体薄膜に実装した量子ビットのバレー分離の性能検証」

同位体薄膜における界面ステップ幅を反映し、実装される量子ビットの制御性に関わるバレー分離を性能評価して検証することは重要である。化学気相成長で作製されたシリコン同位体薄膜に、少数個の量子ビットを実装して個々のバレー分離の性能を検証した。磁場掃引に対する量子ビットの基底状態の遷移から、隣り合う量子ビット間でのバレー分離の性能ばらつきを実験的に明らかにした。この性能値は、強磁場量子ホール効果で得られる2次元物性の平均バレー分離と同等な値であり、性能ばらつきは同位体薄膜基板の界面不均一性に起因すると考えられる。これは、バレー分離の極限性能の達成に向けて同位体薄膜の界面ステップ制御に有用な知見となり得る。

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計15件（うち招待講演 6件／うち国際学会 11件）

1. 発表者名 Y. Yoneyama, S. Miyamoto, and N. Usami
2. 発表標題 Effect of localized hydrogen on crystal tilting in strained SiGe substrates
3. 学会等名 2024 Korea-Japan PV Joint Workshop (国際学会)
4. 発表年 2024年

1. 発表者名 S. Miyamoto, M. Kano, Y. Kurokawa, and N. Usami
2. 発表標題 Defect engineering for interface control of Si-qubit integrated layers
3. 学会等名 Silicon Quantum Electronics Workshop 2023 (国際学会)
4. 発表年 2023年

1. 発表者名 K. Masuda, N. Usami, and S. Miyamoto
2. 発表標題 Design investigations of devices and circuits for reflectometry-based defect assessment in Si quantum platforms
3. 学会等名 Silicon Quantum Electronics Workshop 2023 (国際学会)
4. 発表年 2023年

1. 発表者名 S. Miyamoto, K. Inoue, Y. Shimizu, M. Kano, N. Usami, T. Yokoi, and Y. Nagai
2. 発表標題 Atom-probe tomographic study of localized hydrogen functionalities in silicon-based thin-film heterostructures
3. 学会等名 GIMRT Joint International Symposium on Radiation Effects in Materials and Actinide Science (GIMRT-REMAS2023) (国際学会)
4. 発表年 2023年

1. 発表者名 S. Miyamoto and N. Usami
2. 発表標題 Functionalization of Localized Hydrogens at Isotopically Engineered Silicon Hetero-Interface
3. 学会等名 2nd International Symposium “Hydrogenomics” (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 宮本 聡
2. 発表標題 多接合太陽電池の普及を加速する最新技術II～印刷と焼成による擬似基板材料の非真空高速成長～
3. 学会等名 日本学術振興会第R032 委員会第 8 回研究会「太陽電池結晶素材の今」(招待講演)
4. 発表年 2022年

1. 発表者名 M. Kano, S. Miyamoto, Y. Kurokawa, and N. Usami
2. 発表標題 Hydrogen defect clustering in strained SiGe host matrixes
3. 学会等名 The 22nd International Vacuum Congress (IVC-22) (国際学会)
4. 発表年 2022年

1. 発表者名 S. Miyamoto
2. 発表標題 Atom-probe tomographic study of localized hydrogen functionalities in silicon-based thin-film heterostructures
3. 学会等名 GIMRT Joint International Symposium on Radiation Effects in Materials and Actinide Science (GIMRT-REMAS2022) (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 加納 光樹, 宮本 聡, 黒川 康良, 宇佐美 徳隆
2. 発表標題 SiGe薄膜における歪み緩和と結晶傾斜への水素局在効果
3. 学会等名 2023年春季 第70回応用物理学会学術講演会
4. 発表年 2023年

1. 発表者名 S. Miyamoto, N. Usami, and K. M. Itoh
2. 発表標題 Isotopically Engineered Silicon Testbeds for Advanced CMOS and Quantum Information
3. 学会等名 239th ECS Meeting (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 宮本 聡
2. 発表標題 アドバンスドCMOSのための同位体援用アトムプローブ解析とTEMトラッキング観察
3. 学会等名 日本顕微鏡学会 第77回学術講演会 (招待講演)
4. 発表年 2021年

1. 発表者名 S. Miyamoto, K. M. Itoh, and N. Usami
2. 発表標題 Isotope Engineering and Nanoscale Imaging for Scaling Silicon Quantum Technology
3. 学会等名 The 22nd International Union of Materials Research Societies International Conference in Asia (IUMRS-ICA 2021) (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 S. Miyamoto, Y. Shimizu, M. Kano, K. Inoue, N. Usami, and Y. Nagai
2. 発表標題 Atom-probe tomographic study of localized hydrogen functionalities in silicon-based thin-film heterostructures
3. 学会等名 GIMRT Joint International Symposium on Radiation Effects in Materials and Actinide Science (GIMRT-REMAS2021) (国際学会)
4. 発表年 2021年

1. 発表者名 K. Sato, S. Miyamoto, and N. Usami
2. 発表標題 Microwave photoconductivity decay under gate-bias application to detect charge traps in Si-MOS devices
3. 学会等名 2021 International Workshop on Dielectric Thin Films for Future Electron Devices - Science and Technology - (IWDTF 2021) (国際学会)
4. 発表年 2021年

1. 発表者名 佐藤 克哉, 宮本 聡, 宇佐美 徳隆
2. 発表標題 ゲート制御Si-MOSデバイスにおける非平衡ダイナミクスと電荷雑音評価
3. 学会等名 2022年春季 第69回応用物理学会学術講演会
4. 発表年 2022年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

—

6. 研究組織	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関			
韓国	Seoul National University			