

令和 6 年 6 月 19 日現在

機関番号：15301

研究種目：基盤研究(B)（一般）

研究期間：2021～2023

課題番号：21H03407

研究課題名（和文）1GradTID耐放射線光電子デバイスへのマルチコンテキストスクラビング実装

研究課題名（英文）Multi-context scrubbing for radiation-hardened optoelectronic devices with 1 Grad TID tolerance

研究代表者

渡邊 実（Watanabe, Minoru）

岡山大学・環境生命自然科学学域・教授

研究者番号：30325576

交付決定額（研究期間全体）：（直接経費） 13,100,000円

研究成果の概要（和文）：集積回路は放射線に対して極めて脆弱であるが、研究代表者は放射線に強い耐性を持つホログラムメモリと既存の集積回路とを組み合わせ、放射線により集積回路がダメージを受けたとしても使い続けることが可能な世界初の耐放射線光電子FPGAを実現した。しかし、この耐放射線光電子FPGAでは使用中に恒久故障が生じることから、リアルタイムシステムを運用する場合には、放射線の入射により引き起こされる一時的なソフトエラーに加えて、恒久故障からも即座に修復できる必要がある。本研究ではソフトエラー対策として使用されるスクラビング手法に恒久故障対策も盛り込んだ世界初のマルチコンテキストスクラビングの実証試験に成功した。

研究成果の学術的意義や社会的意義

研究代表は世界で初めて1Gradのトータルドーズ耐性を有する耐放射線光電子FPGAを提案し、開発に成功した。本研究では、この耐放射線光電子FPGAに適用する世界初のマルチコンテキストスクラビングの実証試験に取り組んだ。このマルチコンテキストスクラビングを耐放射線光電子FPGAに適用することにより、リアルタイムシステムが耐放射線光電子FPGA上に実装可能になり、原子炉や廃炉現場で使用するロボットや、ロケット、探査機、衛星等の宇宙システムへの応用に道が開かれた。

研究成果の概要（英文）：Currently available radiation-hardened very large scale integrations (VLSIs) are vulnerable to radiation. Therefore, we have realized a radiation-hardened optoelectronic VLSI by introducing a holographic memory. The optoelectronic VLSI can allow a part of its VLSI to be broken by radiation so that the total-ionizing-dose tolerance could be increased. However, in the radiation-hardened optoelectronic VLSI, permanent failures happen frequently while it operates as well as soft-errors. Therefore, this research has successfully demonstrated a new multi-context scrubbing method to treat both of permanent failures and soft-errors.

研究分野：光工学、集積回路工学、 計算機工学、 電子デバイス

キーワード：プログラマブルデバイス FPGA スクラビング 光再構成型ゲートアレイ ホログラムメモリ

## 1. 研究開始当初の背景

福島第一原子力発電所では放射線強度 1000 Sv/h の放射線環境下での廃炉作業が予定されている。しかし、既存の集積回路(VLSI: Very Large Scale Integration)は、耐放射線グレードであっても 10kGy 程度までのトータルドーズ耐性しか無く、福島第一原子力発電所の廃炉現場では 10 時間程度しか使用できない。一度、廃炉現場に投入されたロボットやシステムは放射性物質により汚染され、部品交換が困難になることから、廃炉現場で使用されるロボットやシステムにはできるだけ長寿命な VLSI が求められている。

現在、MEMS (Micro Electro Mechanical Systems)や SiC も開発されており、それらを使用すれば CMOS 集積回路よりも放射線に強いシステムが実現できることが分かっているが、その一方で、現在のところ、集積化や応答速度に難があり、例えばプロセッサやメモリへの適用は難しい。もちろん、放射線に対して鉛等の放射線シールドは有効であるが、小型ロボットやドローンには適用できず、VLSI のトータルドーズ耐性の向上が期待されている。

研究代表者はプログラマブルなゲートアレイを用い、故障した論理ブロックやスイッチングマトリックスを避けて、故障の無いゲートアレイ領域を継続利用することで放射線耐性を向上させる「リペアラブル VLSI コンセプト」を提案している。部分的に故障した VLSI の継続利用が可能になれば VLSI のトータルドーズ耐性を向上させ、放射線環境下での VLSI の寿命を長くすることができる。ただし、この実現には故障箇所があってもプログラミング機能だけは絶対に壊れない頑強な構成回路(プログラミングを支援する回路)を持つプログラマブルデバイスが必要になる。

しかしながら、既存の FPGA(Field Programmable Gate Array)の構成回路は放射線に対して極めて脆弱である。構成回路はシリアル的に接続されており、構成するトランジスタが 1 つでも故障するとゲートアレイ全体のプログラミングが不可能となる。その一方で構成回路の実装面積はチップ全体の 40%近くにも達し、非常に高い確率で放射線が入射し、構成回路のトランジスタを破壊する。チップ上で数個のトランジスタが故障した時点で構成回路が生き残っている確率はほぼゼロである。これまでの放射線試験からも、既存の FPGA では放射線によって最初に構成回路が故障することが分かっており、プログラミングを必要とするときには、そのプログラミング機能そのものが故障しているため、故障を含む継続運用ができない。加えて、FPGA の構成回路はソフトエラーに対しても脆弱で、仮に恒久故障が無くても、強放射線環境下では構成が不可能になる。

## 2. 研究の目的

研究代表者はプログラマブルゲートアレイの構成回路が部分的に故障したとしても、故障していない箇所のプログラムが絶対に不可能にならない「光並列構成法」を世界で初めて考案し、その光並列構成回路を実装した耐放射線光電子 FPGA を世界で初めて開発した(図 1)。この耐放射線光電子 FPGA はホログラムメモリ、レーザアレイ、光再構成型ゲートアレイ VLSI から構成される。ホログラムメモリに多数の回路情報を記憶しておき、レーザアレイのアドレッシングにより選択的に 2 次元的に回路情報を読み出す。この読み出された 2 次元の光パターンによる回路情報は集積回路部のフォトダイオードアレイにより読み取られ、プログラマブルゲートアレイに並列的に書き込まれる。既存の FPGA のシリアル構成から光並列構成に切り替えることで、構成回路がビット毎に独立になり、放射線によりゲートアレイや構成回路のいかなる箇所が破壊されたとしても、生き残っているゲートアレイ領域のプログラミングが不可能になることは無い。耐放射線光電子 FPGA では、たとえチップの 99.999%が放射線で破壊され、最後にたった 1

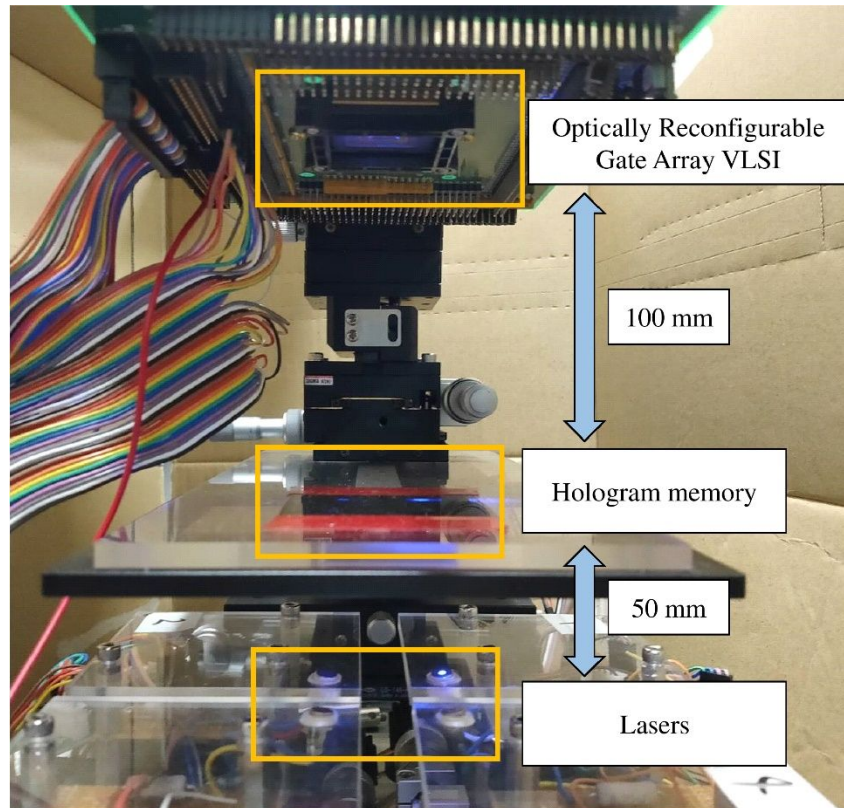


図 1 : 耐放射線光電子 FPGA

(Optics Express 31(23) 38529-38529, Oct., 2023. DOI:10.1364/oe.500666)

つ生き残った論理ブロックでさえも正しく再プログラムし、使用し続けることができる。結果、放射線で部分的に破壊された VLSI であっても使い続けることが可能になり、耐放射線光電子 FPGA では既存の耐放射線デバイスの約 1000 倍の 1.15Grad ものトータルドーズ耐性が実証されている。

研究代表者はこの耐放射線光電子 FPGA に適用できる、ナノ秒台で構成回路情報を上書きし続け、構成回路上のソフトエラーを一掃できる光スクラビング手法を提案している。しかし、耐放射線光電子 FPGA では高いトータルドーズ耐性を有する反面、恒久故障も頻発することから、ソフトエラーに加えて、恒久故障からの復旧についても考える必要がある。そこで、本研究ではソフトエラーと恒久故障の双方に同時に対応可能なマルチコンテキストスクラビング手法を提案し、その実証試験に取り組んだ。

### 3. 研究の方法

マルチコンテキストの耐放射線光電子 FPGA を開発し(図 1) こちらにマルチコンテキストスクラビング手法を適用し、ソフトウエラーに加えて、トータルドーズに起因する恒久故障からもナノ秒台で復旧が可能であることを実証する。結果、システム外から見れば、あたかも、恒久故障が無かったかのようにリアルタイム処理を実行することが可能になる。

### 4. 研究成果

図 2 に示す、新しいマルチコンテキストスクラビング向けの VLSI を開発し、図 1 の耐放射線光電子 FPGA に組み込み、マルチコンテキストスクラビングの評価を行った。まずは組み合わせ回路によるマルチコンテキストスクラビングの実装に取り組み、その実装に成功した。スクラビングの周期は 1 マイクロ秒以下であり、既存の FPGA の 100ms 程度と比較して、劇的に高速化することに成功している。既存の FPGA において 100ms の周期でスクラビングを行うものとしたと

きに、30 秒に 1 回ソフトウェアが発生する放射線環境下を想定すれば、同じ放射線環境下において、1 マイクロ秒の周期でスクラビングを行うと、ソフトウェアのインターバルは 35 日程度にまで長くすることができる。このように光を活用したマルチコンテキストスクラビングではソフトウェアの影響をほぼ排除することができる。

さらに、世界初となる順序回路のマルチコンテキストスクラビングの実証試験を実施した。順序回路実装においては、恒久故障が生じて、状態遷移を維持する必要がある。ここでは、1 ビットカウンタの実装を通じて、それが可能であることを実証した。また、順序回路にマルチコンテキストスクラビングを適用したケースにおいても、1 マイクロ秒での高速スクラビングが可能であることを確認した。この高速なスクラビング処理により、非常に高いソフトウェア耐性が実現できる。

このマルチコンテキストスクラビングを耐放射線光電子 FPGA に適用することにより、耐放射線光電子 FPGA 上にリアルタイムシステムが実装可能になる。原子炉や廃炉現場で使用するロボットや、宇宙ロケット、探査機、衛星等の宇宙システムへの応用に道が開かれた。

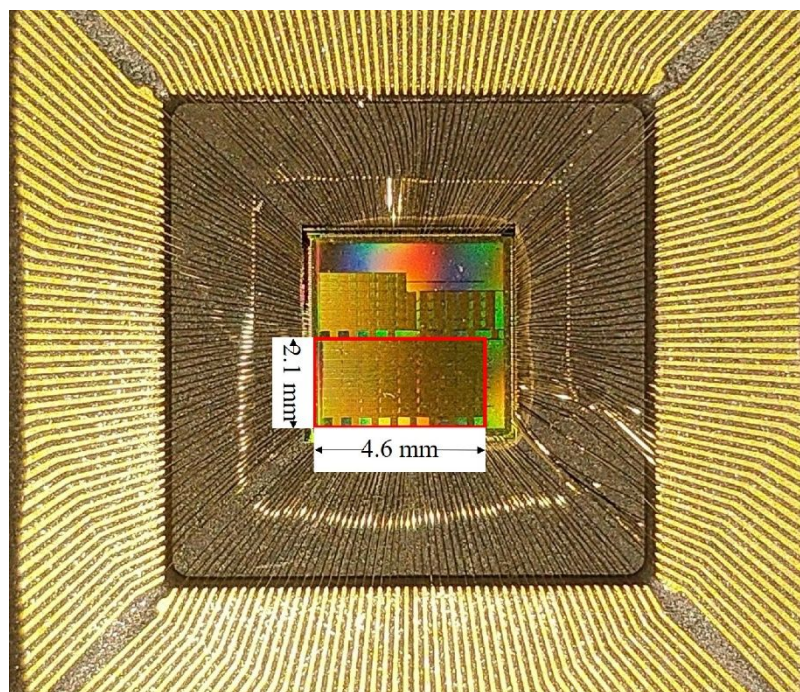


図 2 : 光再構成型ゲートアレイ VLSI

(Optics Express 31(23) 38529-38529, Oct., 2023. DOI:10.1364/oe.500666)

## 5. 主な発表論文等

〔雑誌論文〕 計23件（うち査読付論文 23件 / うち国際共著 0件 / うちオープンアクセス 1件）

1. 著者名 Kakeru Ando, Minoru Watanabe, Nobuya Watanabe	4. 巻 31
2. 論文標題 Optical multi-context scrubbing operation on a redundant system	5. 発行年 2023年
3. 雑誌名 Optics Express	6. 最初と最後の頁 38529-38539
掲載論文のDOI (デジタルオブジェクト識別子) 10.1364/OE.500666	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Minoru Watanabe	4. 巻 14553
2. 論文標題 Analysis of clock tree buffer degradation caused by radiation	5. 発行年 2024年
3. 雑誌名 International Symposium on Applied Reconfigurable Computing, Lecture Notes in Computer Science (LNCS)	6. 最初と最後の頁 120-133
掲載論文のDOI (デジタルオブジェクト識別子) 10.1007/978-3-031-55673-9_9	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Minoru Watanabe, Makoto Kobayashi, Mitsutaka Isobe, Kunihiro Ogawa, Shigeo Matsuyama, Misako Miwa	4. 巻 -
2. 論文標題 Fast-neutron soft-error tolerance experimentation with a radiation-hardened optically reconfigurable gate array	5. 発行年 2024年
3. 雑誌名 IEEE International Conference on Consumer Electronics	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE59016.2024.10444280	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takata Atsushi, Watanabe Minoru, Watanabe Nobuya	4. 巻 -
2. 論文標題 Wafer-scale VLSI realization using programmable architecture	5. 発行年 2024年
3. 雑誌名 IEEE International Conference on Consumer Electronics	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE59016.2024.10444278	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Utsuki Sekioka, Minoru Watanabe, Nobuya Watanabe	4. 巻 -
2. 論文標題 Remote monitoring system for optically reconfigurable gate arrays in radiation environments	5. 発行年 2024年
3. 雑誌名 IEEE International Conference on Consumer Electronics	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE59016.2024.10444276	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Sae Goto, Minoru Watanabe, Akifumi Ogiwara, Nobuya Watanabe	4. 巻 -
2. 論文標題 Parallel Configuration Experiment for a Radiation-Hardened Optically Reconfigurable Gate Array with a Holographic Polymer-Dispersed Liquid Crystal Memory	5. 発行年 2024年
3. 雑誌名 IEEE International Conference on Consumer Electronics	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE59016.2024.10444214	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nobuya Watanabe, Ryoya Ishitani, Minoru Watanabe	4. 巻 -
2. 論文標題 Application Design System for High-Speed Dynamically Reconfigurable Gate Arrays	5. 発行年 2024年
3. 雑誌名 IEEE International Conference on Consumer Electronics	6. 最初と最後の頁 1-6
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE59016.2024.10444189	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Akifumi Ogiwara, Minoru Watanabe	4. 巻 -
2. 論文標題 Holographic Memory Formed by Different Laser Wavelengths in Laser Combiner System for Optically Reconfigurable Gate Array	5. 発行年 2024年
3. 雑誌名 IEEE International Conference on Consumer Electronics, pp. 1-2, Las Vegas, USA, Jan., 2024.	6. 最初と最後の頁 1-4
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE59016.2024.10444496	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takato Tanizawa, Minoru Watanabe	4. 巻 -
2. 論文標題 Radiation-Hardened Stabilized Power Supply Based on Bipolar Transistors	5. 発行年 2023年
3. 雑誌名 International Conference on Microelectronics	6. 最初と最後の頁 313-316
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICM60448.2023.10378903	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Masashi Tsujino, Minoru Watanabe, Nobuya Watanabe	4. 巻 -
2. 論文標題 An optically reconfigurable gate array VLSI driven by an unstabilized power supply unit	5. 発行年 2023年
3. 雑誌名 IEEE International System-on-Chip Conference	6. 最初と最後の頁 1-5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/SOCC58585.2023.10257130	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Akifumi Ogiwara, Minoru Watanabe	4. 巻 -
2. 論文標題 Construction of Laser Interferometer Consisting of Different Wavelengths Using Laser Combiner System for Fabrication of Holographic Memory for Optically Reconfigurable Gate Array	5. 発行年 2023年
3. 雑誌名 28th Microoptics Conference (MOC)	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.23919/MOC58607.2023.10302885	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kakeru Ando, Minoru Watanabe, Nobuya Watanabe	4. 巻 -
2. 論文標題 Multi-context-scrubbing operation for a 1-bit counter circuit	5. 発行年 2023年
3. 雑誌名 21st IEEE Interregional NEWCAS Conference	6. 最初と最後の頁 1-4
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/NEWCAS57931.2023.10198189	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Minoru Watanabe	4. 巻 -
2. 論文標題 Radiation-hardened triple-modular redundant field programmable gate array with a two-phase clock	5. 発行年 2023年
3. 雑誌名 IEEE International Symposium on Circuits and Systems	6. 最初と最後の頁 1-6
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ISCAS46773.2023.10181472	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Sae Goto, Kakeru Ando, Kaho Yamada, Minoru Watanabe, Nobuya Watanabe, Makoto Kobayashi, Mitsutaka Isobe, Kunihiro Ogawa, Shingo Tamaki, Isao Murata, Sachie Kusaka	4. 巻 -
2. 論文標題 Multi-context optically reconfigurable gate array system used for fast-neutron experiments	5. 発行年 2023年
3. 雑誌名 16TH IEEE DALLAS CIRCUITS AND SYSTEMS CONFERENCE	6. 最初と最後の頁 1
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Bamba Daisuke, Watanabe Minoru, Watanabe Nobuya	4. 巻 -
2. 論文標題 Total-Ionizing-Dose Tolerance Analysis of a Radiation-Hardened Image Sensor	5. 発行年 2023年
3. 雑誌名 IEEE 41st International Conference on Consumer Electronics	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICCE56470.2023.10043521	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Minoru Watanabe	4. 巻 -
2. 論文標題 Cf252 neutron soft error tolerance of an optoelectronic field programmable gate array VLSI	5. 発行年 2022年
3. 雑誌名 IEEE International Integrated Reliability Workshop	6. 最初と最後の頁 1-3
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/IIRW56459.2022.10032739	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -



1. 著者名 Kaho Yamada, Takeshi Okazaki, Minoru Watanabe, Nobuya Watanabe	4. 巻 -
2. 論文標題 Total Dose Tolerance Analysis of an Optically Reconfigurable Gate Array VLSI	5. 発行年 2022年
3. 雑誌名 IEEE International Conference on Electronics Circuits and Systems	6. 最初と最後の頁 4 pages
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICECS202256217.2022.9970905	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Sae Goto, Minoru Watanabe, Nobuya Watanabe	4. 巻 -
2. 論文標題 Optically reconfigurable gate array VLSI that can support a perfect parallel configuration	5. 発行年 2022年
3. 雑誌名 18th IEEE Asia Pacific Conference on Circuits and Systems	6. 最初と最後の頁 241-245
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/APCCAS55924.2022.10090314	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ushiroyama Akihiko, Watanabe Minoru, Watanabe Nobuya, Nagoya Akira	4. 巻 -
2. 論文標題 Convolutional neural network implementations using Vitis AI	5. 発行年 2022年
3. 雑誌名 IEEE 12th Annual Computing and Communication Workshop and Conference	6. 最初と最後の頁 365-371
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/CCWC54503.2022.9720794	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ito Hirotoishi, Watanabe Minoru	4. 巻 -
2. 論文標題 Total-ionizing-dose tolerance evaluation of an optoelectronic field programmable gate array VLSI during operation	5. 発行年 2021年
3. 雑誌名 International Conference on Field-Programmable Technology	6. 最初と最後の頁 1-4
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ICFPT52863.2021.9609910	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ishido Junya, Watanabe Minoru, Ogiwara Akifumi	4. 巻 -
2. 論文標題 Optically reconfigurable gate array with a 1 Grad total-ionizing-dose tolerant holographic memory	5. 発行年 2021年
3. 雑誌名 IEEE Photonics Conference	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/IPC48725.2021.9592957	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ogiwara Akifumi, Watanabe Minoru	4. 巻 -
2. 論文標題 Holographic gratings formed by wavelength multiplexing in liquid crystal composites	5. 発行年 2021年
3. 雑誌名 MICROOPTICS CONFERENCE	6. 最初と最後の頁 188-189
掲載論文のDOI (デジタルオブジェクト識別子) 10.23919/MOC52031.2021.9598095	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Murakami Kurea, Watanabe Minoru	4. 巻 -
2. 論文標題 Sequential Circuit Implementation Method for Multi-Context Scrubbing Operations on FPGAs	5. 発行年 2021年
3. 雑誌名 IEEE International Symposium on Circuits and Systems	6. 最初と最後の頁 1-5
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ISCA551556.2021.9401291	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計34件 (うち招待講演 2件 / うち国際学会 14件)

1. 発表者名 Masashi Tsujino, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 An optically reconfigurable gate array driven by an unstabilized power supply unit
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2023年

1. 発表者名 Kaho Yamada, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Total-ionizing-dose tolerance of an optically reconfigurable gate array VLSI
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2023年

1. 発表者名 Soma Imai, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 A mono instruction set computer architecture on an optically reconfigurable gate array VLSI
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2023年

1. 発表者名 Atsushi Takata, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Realization of a wafer-scale VLSI by using optically reconfigurable gate array architecture
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2023年

1. 発表者名 Shintaro Takatsuki, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Sequential circuit implementation onto optically reconfigurable gate array VLSI using a ring oscillator
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2023年

1. 発表者名 Utsuki Sekioka, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Remote monitoring system used in a severe radiation environment
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant ( 国際学会 )
4. 発表年 2023年

1. 発表者名 Sae Goto, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Photodiode current range measurement result of an optically reconfigurable gate array VLSI
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant ( 国際学会 )
4. 発表年 2023年

1. 発表者名 Yuki Shimamura, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Evaluation of low-voltage operations of an optically reconfigurable gate array VLSI
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant ( 国際学会 )
4. 発表年 2023年

1. 発表者名 Masato Isobe, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Design example of a triple modular redundancy ALU, a register file, and a program counter for a processor
3. 学会等名 The seventh International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant ( 国際学会 )
4. 発表年 2023年

1. 発表者名 Masato Isobe, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Design example of a triple modular redundancy ALU and register-file for RISC-V processors
3. 学会等名 RISC-V Days Tokyo 2023 Summer conference (国際学会)
4. 発表年 2023年

1. 発表者名 Kaho Yamada, Takeshi Okazaki, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Total-ionizing-dose tolerance of an optically reconfigurable gate array VLSI
3. 学会等名 The sixth International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2022年

1. 発表者名 Sae Goto, Minoru Watanabe, Nobuya Watanabe
2. 発表標題 Optically reconfigurable gate array VLSI without any common signal
3. 学会等名 The sixth International Forum on the Decommissioning of the Fulushima Daiichi Nuclear Power Plant (国際学会)
4. 発表年 2022年

1. 発表者名 渡邊 実
2. 発表標題 「FPGAデザインコンテスト」
3. 学会等名 「自律型モビリティシステムとドメイン特化型ハードウェアやFPGA技術の未来」, 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2022年

1. 発表者名 Minoru Watanabe
2. 発表標題 Radiation-hardened optically reconfigurable gate array
3. 学会等名 Global Summit and Expo on Nanotechnology and Nanomaterials (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 Minoru Watanabe
2. 発表標題 Radiation Hardened Optically Reconfigurable Gate Array
3. 学会等名 International meet & expo on laser, optics, and photonics (OPTICSMEET) (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 DING HAITAO, 渡邊 実, 渡邊 誠也
2. 発表標題 FPGAに実装する耐放射性AI
3. 学会等名 第9回次世代次世代イニシアティブ廃炉技術カンファレンス
4. 発表年 2024年

1. 発表者名 荻原 昭文, 渡邊 実
2. 発表標題 異なるレーザ波長を用いたレーザ干渉露光光学系の構築による液晶・高分子複合体材料へのホログラフィックメモリ作製
3. 学会等名 応用物理学会春季学術講演会
4. 発表年 2024年

1. 発表者名 米地巨豊, 渡邊 実, 渡邊誠也
2. 発表標題 光再構成型ゲートアレイの三重構成回路の実証
3. 学会等名 情報処理学会 第86回全国大会
4. 発表年 2024年

1. 発表者名 高田睦士, 渡邊 実, 渡邊 誠也
2. 発表標題 光再構成アーキテクチャを用いたウエハースケールVLSIの実現性
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2023年

1. 発表者名 後藤彩絵, 渡邊 実, 荻原昭文, 渡邊誠也
2. 発表標題 液晶ホログラフィックメモリを持つ耐放射線光再構成型ゲートアレイへの並列構成試験
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2023年

1. 発表者名 今井颯真, 渡邊 実, 渡邊誠也
2. 発表標題 MISCプロセッサの光再構成型ゲートアレイVLSIへの実装と最大動作周波数評価
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2023年

1. 発表者名 山田 果歩, 渡邊 実, 渡邊 誠也
2. 発表標題 光再構成型ゲートアレイVLSIの線による放射線劣化特性の評価
3. 学会等名 第67回宇宙科学技術連合講演会
4. 発表年 2023年

1. 発表者名 関岡空己, 渡邊 実, 渡邊誠也
2. 発表標題 光再構成型ゲートアレイの放射線試験向けモニタリングシステム
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2023年

1. 発表者名 高月信太郎, 渡邊 実, 渡邊誠也
2. 発表標題 水晶発振器を用いない光再構成型ゲートアレイへの順序回路の実装
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2023年

1. 発表者名 島村侑希, 渡邊 実, 渡邊誠也
2. 発表標題 光再構成型ゲートアレイの低電圧動作評価
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2023年



1. 発表者名 辻野 将, 渡邊 実, 渡邊誠也
2. 発表標題 脈流電源を用いた光再構成型ゲートアレイ
3. 学会等名 情報処理学会第85回全国大会
4. 発表年 2023年

1. 発表者名 安藤 駆, 渡邊 実, 渡邊誠也
2. 発表標題 マルチコンテキストスクラビングによる順序回路実装
3. 学会等名 情報処理学会第85回全国大会
4. 発表年 2023年

1. 発表者名 荻原昭文, 渡邊 実
2. 発表標題 液晶・高分子材料への波長多重記録によるホログラフィックメモリの作成
3. 学会等名 第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 安藤 駆, 渡邊 実, 渡邊 誠也
2. 発表標題 宇宙機器向けマルチコンテキストスクラビング
3. 学会等名 第66回宇宙科学技術連合講演会
4. 発表年 2022年

1. 発表者名 番場 大輔, 渡邊 実, 渡邊 誠也
2. 発表標題 耐放射線イメージセンサのトータルドーズ耐性
3. 学会等名 第66回宇宙科学技術連合講演会
4. 発表年 2022年

1. 発表者名 山田 果歩, 岡崎 武志, 渡邊 実, 渡邊 誠也
2. 発表標題 光再構成型ゲートアレイVLSIの290 Mradまでのトータルドーズ耐性試験
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2022年

1. 発表者名 後藤 彩絵, 渡邊 実, 渡邊 誠也
2. 発表標題 完全並列構成が可能な光再構成型ゲートアレイVLSI
3. 学会等名 電子情報通信学会技術研究報告(リコンフィギャラブルシステム研究会)
4. 発表年 2022年

1. 発表者名 尾崎 洸人, 渡邊 誠也, 名古屋 彰, 渡邊 実
2. 発表標題 FSLによる3値化CNNのFPGA実装
3. 学会等名 パルテノン研究会
4. 発表年 2021年

1. 発表者名 後山 晃彦, 渡邊 誠也, 名古屋 彰, 渡邊 実
2. 発表標題 Vitis AIを用いたCNN実装
3. 学会等名 電子情報通信学会技術研究報告 (リコンフィギャラブルシステム研究会)
4. 発表年 2021年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関