

令和 6 年 6 月 10 日現在

機関番号：13501

研究種目：基盤研究(C) (一般)

研究期間：2021～2023

課題番号：21K04900

研究課題名(和文)(110)面を表面に有する歪みシリコン薄膜の酸化膜/半導体界面準位に関する研究

研究課題名(英文) Investigation on the interface states at strained Si/SiO₂ interfaces formed on Si(110) substrates

研究代表者

有元 圭介 (Arimoto, Keisuke)

山梨大学・大学院総合研究部・准教授

研究者番号：30345699

交付決定額(研究期間全体)：(直接経費) 3,200,000円

研究成果の概要(和文)：集積回路の更なる高性能化・低消費電力化を実現するためには半導体中のキャリア移動度の更なる向上が必要である。(110)面を表面とする歪みシリコン膜は高い正孔移動度を実現しうる魅力的な薄膜である。この薄膜のデバイス応用に向けて、界面準位密度を低減することにより閾値電圧のバラつきを抑制し、更に移動度を高めることが重要である。本研究では、(110)基板上的歪みシリコン/シリコン・ゲルマニウム構造と酸化膜の間の界面準位密度が表面ラフネスと高い相関があることを明らかにした。

研究成果の学術的意義や社会的意義

(110)面を表面とする歪みシリコン膜は高い正孔移動度を示すことが分かっているが、表面粗さが大きいことから、界面準位密度が高いことが示唆されていた。本研究では、(110)基板上的歪みシリコン/シリコン・ゲルマニウム構造の界面準位密度の評価を行い、表面ラフネスとの相関を明らかにした。また、格子歪みと平坦性の両立に関して更なる最適化の余地があること、それにより移動度の更なる向上を見込めることが示唆された。これらの研究結果は、次世代先端口ジック集積回路の開発に向けて有用な知見を与えるものである。

研究成果の概要(英文)：Further improvement in carrier mobility in semiconductors is required to achieve further performance improvement and power reduction of integrated circuits. A significantly high hole mobility has been reported in strained Si films with a (110) surface. For device applications of this thin film, it is important to reduce the interface trap density to suppress threshold voltage fluctuations and further improve the carrier mobility. In this study, we clarified that the interface trap density between the gate oxide layer and the (110)-oriented strained Si film formed on a SiGe layer has a high correlation with the surface roughness on the strained Si layer.

研究分野：結晶工学

キーワード：歪みシリコン 界面準位 高移動度トランジスタ 集積回路 シリコン・ゲルマニウム 結晶欠陥

1. 研究開始当初の背景

AI、IoT 等の目覚ましい発展を目の当たりにし、半導体の応用分野が益々拡大しつつある今日、4 族半導体プロセス技術・デバイス技術は依然として高度情報化社会を支える基盤技術の 1 つであり、新規技術の進展と並行すべく益々その高度化が望まれている。材料科学の立場から半導体集積回路の高性能化を目指す場合、キャリア移動度は重要な指標の一つであり、その向上が研究開発の目標となっている。特に、正孔移動度は電子移動度よりも低いため、その向上が望まれている。有力な方法として歪みエンジニアリングがある。これは、結晶に応力を加えることでエネルギーバンド構造を変調し、キャリア移動度を高める技術である。歪みシリコンの正孔移動度については表面方位への顕著な依存性が見られ、(110)面を表面に有する SOI 基板上に形成された歪みシリコン薄膜において $370 \text{ cm}^2/\text{Vs}$ もの高い正孔移動度が実現されている(T. Mizuno *et al.*, Tech. Dig. Int. Electron Devices Meet., 809 (2003))。申請者はこの結果を有効質量の理論計算を用いて考察した。その結果、シリコン(100)基板よりもシリコン(110)基板上に歪みヘテロ構造を形成する方がはるかに高い移動度を実現できることが示された。この計算結果は水野らの実験結果と整合している。更に申請者のグループは、(110)基板上の歪みシリコン/シリコン・ゲルマニウムの歪み緩和過程・結晶欠陥形成過程が結晶成長条件に強く依存することを見出した。申請者が行った実験では現在までに $480 \text{ cm}^2/\text{Vs}$ (室温)の実効正孔移動度を実現している(K. Arimoto *et al.*, Jpn. J. Appl. Phys. 59, SGGK06 (2020)。更にゲート印加 Hall 測定も実施し、 $670 \text{ cm}^2/\text{Vs}$ (室温)という極めて高い正孔 Hall 移動度が確認された(K. Arimoto *et al.*, ECS Transactions 98 (5), 277 (2020)、ECS PRiME2020)。これらは歪みシリコンの正孔移動度としては最高レベルの値であり、高正孔移動度であるゲルマニウム・トランジスタの性能に匹敵する。

(110)面歪みシリコン膜のデバイス応用に向けての課題は、酸化膜/半導体界面における高い界面準位密度である。熱酸化膜/シリコン界面において(110)面は界面準位密度が比較的高いことが知られている。ヘテロ構造の場合には半導体表面の平坦性が低いことや格子歪みにより更に界面準位密度が増大する。界面準位は移動度を低下させ、トランジスタの閾値電圧のバラツキの要因となる。したがって、界面準位に関する知見を得、これを低減させることが重要である。

2. 研究の目的

集積回路の更なる高性能化・低消費電力化を実現するためには半導体中のキャリア移動度の更なる向上が必要である。(110)面歪みシリコン膜は高い正孔移動度を実現しうる魅力的な薄膜である。この薄膜のデバイス応用に向けて、界面準位密度を低減することにより閾値電圧のバラツキを抑制し、更に移動度を高めることが重要である。本研究の目的は、(110)基板上の歪みシリコン/シリコン・ゲルマニウム構造と酸化膜の間の界面準位密度を評価し、表面の形態や歪みの大きさととの相関を調べ、界面準位の物理的要因を明らかにすることである。

3. 研究の方法

結晶成長は固体ソース分子線エピタキシー法を用いて行った。成長条件や構造により表面形態や格子歪み率を変化させ、これらのパラメータと界面準位・移動度との関係を調べた。界面準位密度は MOS 構造のインピーダンス測定を解析することによって見積もった。また、p 型 MOSFET およびゲート付きホール測定素子を作製し、正孔移動度の評価を行った。表面粗さと格子歪みについてはそれぞれ原子間力顕微鏡とラマン分光測定を用いて評価した。

4. 研究成果

本研究で対象とした試料の構造の模式図を図 1 に、また試料構造の各数値を表 1 に示す。比較用の試料を含め、ここに挙げた 5 枚の試料で説明する。これらの試料は歪み率や表面ラフネスの点で異なった特徴を持っており、これらのパラメータと界面準位との関係を調べた。n 型(110)面シリコン・ウェハー上にシリコン・ゲルマニウム(SiGe)多層膜を成膜し、その上にシリコン(Si)層を形成した。X 線回折測定の結果、シリコン・ゲルマニウム層の歪みは[001]方向には緩和しているが、 $[\bar{1}10]$ 方向には完全に歪んでいることが確認された。これに格子整合する最上部のシリコン層には[001]方向に伸長性応力が印加される。シリコン層の歪みの大きさはラマン分光測定により見積もることができる。また、図 2 に、原子間力顕微鏡を用いて取得した試料 A の表面像を示す。 $[\bar{1}10]$ 方向に筋状の構造がみられるが、これはシリコン・ゲルマニウム層の歪み緩和の際に形成される双晶により成長速度が[001]方向に不均一になるためで、B~D の試料でも同様の構造がみられた。図 3 には正孔移動度と表面シリコン層の格子歪みとの関係を示す。格子歪みの程度は、表面層の歪みシリコンのラマンシフトで表した。ラマンシフトが小さい程、伸張性の格子歪みが大きいことを意味する。正孔移動度はフォトリソグラフィ法で作製した p 型 MOSFET を用いて評価した。この結果から、歪みが大きければ大きい程正孔移動度が増大することが分かる。歪み量を B~D の領域まで増やすことで極めて高い移動度を得ることに成功した。B~D の移動度の違いについては界面準位密度の測定結果も交えて以下で考察する。



図1 試料構造の模式図

試料	歪みSi (nm)	SiGe (nm)	RMS (nm)	Ge組成 (%)	最大移動度 (cm ² /Vs)
A	20	200	0.45	32	533
B	20	190	1.1	36.5	550
C	20	200	1.8	43	573
D	20	200	0.63	42	616
Si(110)	—	—	—	—	—

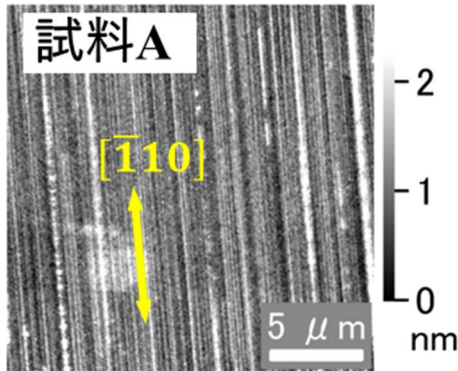


図2 試料Aの表面像

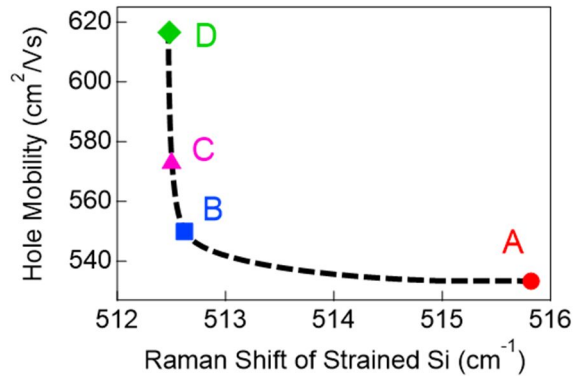


図3 移動度と歪み率との関係

次に、界面準位密度の評価方法と測定結果について説明する。A~Dおよび(110)面シリコン・ウェハーの表面に堆積酸化膜を形成し、MOS構造を作製した。MOS構造は酸化膜容量や界面準位密度、基板の電気抵抗等の電気回路(等価回路モデル)として表すことができる。試料の表面・裏面電極間のインピーダンスのバイアス電圧依存性及び周波数依存性を測定し、回路パラメータを抽出することで界面準位密度を評価した。図4に、各試料の界面準位密度(D_{it})のバイアス電圧依存性を示す。界面準位密度はバンドギャップ中でエネルギー依存性を持つ。以下では界面準位密度の最小値を用いて議論する。図5に、界面準位密度と表面粗さ(RMS)の関係を示す。界面準位密度は表面粗さと概ね正の相関を持つことが分かる。表面が粗い程見かけ上の面積に対して実際の表面積が大きくなり、このような結果になったと理解できる。

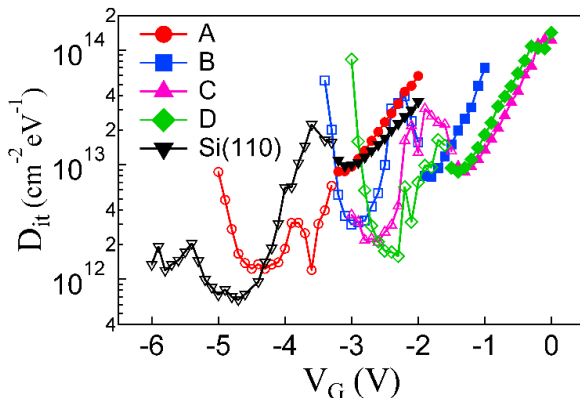


図4 各試料の界面準位密度

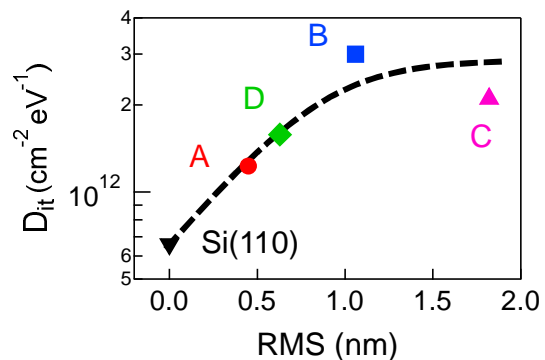


図5 界面準位密度と表面粗さとの関係

一方、界面準位密度と格子歪みの間には、図6のように、明確な傾向は見られない。図5・6から分かるように、これらの試料の間では歪み量と表面粗さには関係がない。また、図6でB~Cは格子歪みが近い値を持つが界面準位密度は大きく異なる。以上のことから、界面準位密度に影響する要因は表面粗さであると言える。最後に、正孔移動度と界面準位密度との関係を図7に示す。試料B~Dでは歪み率はわずかに異なるだけだが、図6のように界面準位密度に違いがある。試料Dは歪み量が大いことに加え、表面粗さが小さい(図5)ことが高い移動度につながっていると言える(表面の凹凸がキャリア散乱にもたらす影響は界面準位を介するもの以外にも考えられる)。以上より、表面粗さが移動度の劣化要因であることが裏付けられた。本報告書

の範囲では試料 D が最も良い特性を備えていた。このことは格子歪み率・平坦性・界面準位密度における試料 D が優位性を反映している。高い歪み量を維持しつつ表面平坦性を向上させることが(110)面歪みシリコン膜のデバイス応用に向けて重要であり、最適化を進めることで更なる性能向上の余地がある。

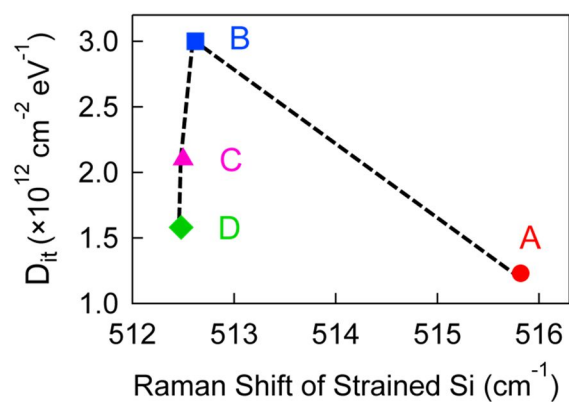


図6 界面準位密度と格子歪みとの関係

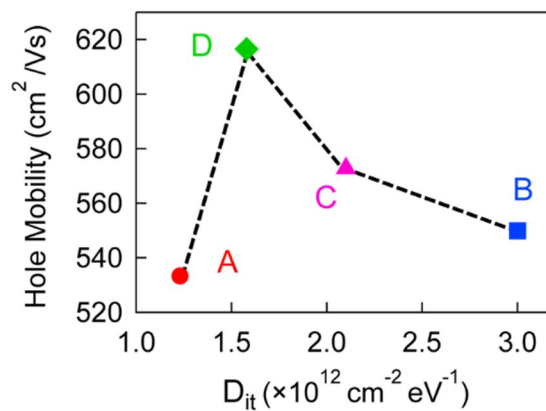


図7 正孔移動度と界面準位密度との関係

5. 主な発表論文等

〔雑誌論文〕 計4件（うち査読付論文 4件／うち国際共著 0件／うちオープンアクセス 0件）

1. 著者名 Fujisawa Taisuke, Onogawa Atsushi, Horiuchi Miki, Sano Yuichi, Sakata Chihiro, Yamanaka Junji, Hara Kosuke O., Sawano Kentarou, Nakagawa Kiyokazu, Arimoto Keisuke	4. 巻 161
2. 論文標題 Influences of lattice strain and SiGe buffer layer thickness on electrical characteristics of strained Si/SiGe/Si(110) heterostructures	5. 発行年 2023年
3. 雑誌名 Materials Science in Semiconductor Processing	6. 最初と最後の頁 107476 ~ 107476
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.mssp.2023.107476	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yamanaka Junji, Oguni Takuya, Sano Yuichi, Ohshima Yusuke, Onogawa Atsushi, Hara Kosuke O, Arimoto Keisuke	4. 巻 28
2. 論文標題 Evaluation of Lattice-Spacing of SiGe/Si by NBD using Two-condenser-lens TEM	5. 発行年 2022年
3. 雑誌名 Microscopy and Microanalysis	6. 最初と最後の頁 2812 ~ 2813
掲載論文のDOI (デジタルオブジェクト識別子) 10.1017/S1431927622010601	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yamanaka Junji, Izumi Daisuke, Yamamoto Chiaya, Shirakura Mai, Hara Kosuke, Arimoto Keisuke	4. 巻 27
2. 論文標題 Discrimination between Coherent and Incoherent Interfaces using STEM Moir?	5. 発行年 2021年
3. 雑誌名 Microscopy and Microanalysis	6. 最初と最後の頁 2326 ~ 2327
掲載論文のDOI (デジタルオブジェクト識別子) 10.1017/S1431927621008369	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Arimoto Keisuke, Sakata Chihiro, Hara Kosuke O., Yamanaka Junji	4. 巻 52
2. 論文標題 Crystalline Morphology of SiGe Films Grown on Si(110) Substrates	5. 発行年 2023年
3. 雑誌名 Journal of Electronic Materials	6. 最初と最後の頁 5121 ~ 5127
掲載論文のDOI (デジタルオブジェクト識別子) 10.1007/s11664-023-10425-7	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計16件（うち招待講演 2件 / うち国際学会 8件）

1. 発表者名 山中淳二, 小國琢弥, 佐野雄一, 大島佑介, 各川敦史, 原康祐, 有元圭介
2. 発表標題 2段集束レンズTEMを用いたNBDによるSiGeと歪Siの面間隔評価
3. 学会等名 日本顕微鏡学会 第78回学術講演会
4. 発表年 2022年

1. 発表者名 Chihiro Sakata, Keisuke Arimoto, Kosuke O Hara, Junji Yamanaka
2. 発表標題 Crystalline Morphology of SiGe Films Grown on Si(110) Substrates
3. 学会等名 19th International Conference on Defects-Recognition, Imaging and Physics in Semiconductors (国際学会)
4. 発表年 2022年

1. 発表者名 Junji Yamanaka, Takuya Oguni, Joji Furuya, Kosuke O. Hara, Keisuke Arimoto
2. 発表標題 Evaluation of Lattice-Spacing of Si and SiGe by NBD using conventional TEM
3. 学会等名 19th International Conference on Defects-Recognition, Imaging and Physics in Semiconductors (国際学会)
4. 発表年 2022年

1. 発表者名 Keisuke Arimoto
2. 発表標題 Strain Engineering for Enhancement of Hole Mobility in Silicon
3. 学会等名 9th International Symposium on Control of Semiconductor Interfaces (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 古屋 丞司, 有元 圭介, 小國 琢弥, 原 康祐, 山中 淳二
2. 発表標題 NBD 回折円盤からの SiGe 面間隔測定における収束レンズ条件の影響
3. 学会等名 日本顕微鏡学会第 65 回シンポジウム
4. 発表年 2022年

1. 発表者名 Junji Yamanaka, Daisuke Izumi, Chiaya Yamamoto Mai Shirakura, Kosuke O. Hara, Keisuke Arimoto
2. 発表標題 Discrimination between Coherent and Incoherent Interfaces using STEM Moire
3. 学会等名 Microscopy & Microanalysis 2021 Meeting (国際学会)
4. 発表年 2021年

1. 発表者名 Keisuke Arimoto, Junji Yamanaka, Kosuke O. Hara, Kentarou Sawano, Kiyokazu Nakagawa
2. 発表標題 Strain and Defect Engineering for the (110)-Oriented Si pMOSFETs
3. 学会等名 International Conference on Materials Science and Engineering (Materials Oceania) (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 小國 琢弥, 佐野 雄一, 原 康祐, 有元 圭介, 山中 淳二
2. 発表標題 2段集束レンズTEMを用いたNBDによるSi面 間隔評価の試行
3. 学会等名 日本顕微鏡学会 第77回学術講演会
4. 発表年 2021年

1. 発表者名 小國 琢弥、佐野 雄一、大島 佑介、原 康祐、有元 圭介、山中 淳二
2. 発表標題 2段集束レンズ TEM を用いた NBD による SiGe 面間隔評価の試行
3. 学会等名 日本顕微鏡学会 第64回シンポジウム
4. 発表年 2021年

1. 発表者名 坂田 千尋、有元 圭介、各川 敦史、原 康祐、山中 淳二
2. 発表標題 Si/SiGe/Si(110) 内双晶分布の X 線回折と TEM による評価
3. 学会等名 日本顕微鏡学会 第64回シンポジウム
4. 発表年 2021年

1. 発表者名 Junji Yamanaka, Chiaya Yamamoto, Kosuke O. Hara, Keisuke Arimoto
2. 発表標題 STEM-Moire Applications to Crystalline Specimens without using High-End Microscopes
3. 学会等名 2nd Canada -Japan Microscopy Societies Symposium 2021 (国際学会)
4. 発表年 2021年

1. 発表者名 藤澤 泰輔、各川 敦史、堀内 未希、坂田 千尋、山中 淳二、原 康祐、澤野 憲太郎、中川 清和、有元 圭介
2. 発表標題 歪みSi/緩和 SiGe/Si(110)ヘテロ構造p-MOSFETの高正孔移動度化とリーク電流の低減
3. 学会等名 第69回応用物理学会春季学術講演会
4. 発表年 2022年

1. 発表者名 Junji Yamanaka, Joji Furuya, Kosuke O. Hara, Keisuke Arimoto
2. 発表標題 Evaluation of Lattice-Spacing of SiGe/Si by NBD using Two Condenser-lens TEM, Experimental Study about the Effect of Convergence Angle
3. 学会等名 Microscopy & Microanalysis 2023 (国際学会)
4. 発表年 2023年

1. 発表者名 Junji Yamanaka, Chihiro Sakata, Kosuke O. Hara, Keisuke Arimoto
2. 発表標題 Feasibility study for the evaluation of SiGe/Si(110) domain tilt using X-ray diffraction reciprocal space mapping and conventional HR-TEM method
3. 学会等名 The 20th International Microscopy Congress (国際学会)
4. 発表年 2023年

1. 発表者名 青沼 雄基、藤澤 泰輔、堀内 未希、吉川 満希、山中 淳二、原 康祐、中川 清和、有元 圭介
2. 発表標題 歪みSi/SiGe/Si(110)MOS構造の界面準位密度の評価
3. 学会等名 第84回応用物理学会秋季学術講演会
4. 発表年 2023年

1. 発表者名 河村 剛登、原 康祐、山中 淳二、中川 清和、有元 圭介
2. 発表標題 歪み Si/SiGe/Si(110)ヘテロ構造への in-situ Sb ドーピングプロセスの検討
3. 学会等名 第84回応用物理学会秋季学術講演会
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	山中 淳二 (Yamanaka Junji) (20293441)	山梨大学・大学院総合研究部・准教授 (13501)	
研究分担者	澤野 憲太郎 (Sawano Kentarou) (90409376)	東京都市大学・理工学部・教授 (32678)	

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究協力者	河村 剛登 (Kawamura Taketo)		大学院生
研究協力者	青沼 雄基 (Aonuma Yuki)		大学院生

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------