

令和 6 年 6 月 14 日現在

機関番号：14401

研究種目：若手研究

研究期間：2021～2023

課題番号：21K14536

研究課題名（和文）電子-フォノン相互作用を積極利用したDirac電子系超格子薄膜熱電材料の高性能化

研究課題名（英文）Enhancement of thermoelectric performance in superlattice film with Dirac electron system using electron-phonon interaction

研究代表者

石部 貴史 (Ishibe, Takafumi)

大阪大学・大学院基礎工学研究科・助教

研究者番号：50837359

交付決定額（研究期間全体）：（直接経費） 3,600,000円

研究成果の概要（和文）：本研究では、 -CoSi1-xGex 系積層膜/SiにおいてDirac電子の超高電気伝導率とHeavy band位置の意図的制御による高ゼーベック係数を実現して熱電出力因子増大を、さらに合金・界面フォノン散乱誘発による熱伝導率低減を同時達成することを目的とした。本研究では、エピタキシャル -CoSi 薄膜及び $\text{-CoGe/ -CoSi1-xGex}$ 積層膜の形成に成功し、電子-フォノン相互作用によるバンド間遷移を利用した高ゼーベック係数、合金・界面フォノン散乱による低熱伝導率を同時に実現するだけでなく、原子置換による高性能化も達成した。本成功は、Si基板上薄膜熱電電源の実現可能性を高めるものである。

研究成果の学術的意義や社会的意義

本研究は、電子-フォノン相互作用によるバンド間遷移を利用したゼーベック係数の向上を実験的に初めて実証した。これにより、波数空間エネルギーフィルタリング効果が熱電性能向上に有望であることが明らかとなった。これは、熱電性能向上の新しい方法論が生まれた点で学術的インパクトの高いものである。また、Si基板上に高熱電性能薄膜を実現したことは、Siプロセス利用の観点から産業応用上の価値が高い。これは、IoT、IoTセンサ用電源として薄膜熱電材料の産業応用を前進させる点で、高い社会的インパクトを与えるものであると言える。

研究成果の概要（英文）：This study is aiming at simultaneously realizing high electrical conductivity, high Seebeck coefficient, and low thermal conductivity in -CoSi1-xGex -based multilayer film/Si on the basis of the following strategy: ultrahigh electrical conductivity coming from Dirac band; high Seebeck coefficient brought by control of the location of heavy band; low thermal conductivity brought by alloy and interface phonon scatterings. This study succeeded in forming epitaxial -CoSi film and $\text{-CoGe/ -CoSi1-xGex}$ multilayer film. These films exhibited high Seebeck coefficient and low thermal conductivity coming from electron-phonon interaction-induced intervalley electron scattering and alloy and interface phonon scattering, respectively. In addition, atomic exchange enabled us to achieve the target values of thermoelectric power factor and thermal conductivity. The success of this study highly enhanced the possibility for the realization of thermoelectric power generation using film/Si substrate.

研究分野：熱電変換

キーワード：熱電変換 シリサイド 薄膜 Diracバンド フォノン

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

昨今の COVID-19 や高齢化社会において遠隔管理システムの重要性が顕在化し、センサネットワークを基盤とした新生活様式への移行が急速に進むと考えられる。このため Si テクノロジーを駆使した IoT、IoH (Internet of Things, Human) センサ開発はもちろん、駆動用の小型・自立型電源の開発が同時に求められる。そこで代表者は、これらの要求仕様を満たす Si 基板上薄膜熱電材料に注目した。しかし、我々の身の周り (室温近傍) では、その低い熱電変換効率のため、社会応用には至っていない。これは、変換効率を決める無次元性能指数: $ZT = S^2 T / (\rho \kappa)$ (S : ゼーベック係数、 ρ : 電気伝導率、 κ : 熱伝導率、 T : 絶対温度) における三物性値のトレードオフ関係 (S , ρ , κ) がボトルネックとなるためである。従来、重元素導入により熱伝導率低減を実現し、 ZT 向上が達成されてきたが [Nature 489, 414 (2012).], 重元素は高価、有毒であるため、環境調和性に乏しい。一方、環境調和性の高い軽元素を利用した場合、その高い S のため、 ZT は低い。最近では、ナノ構造を用いることで熱伝導率は理論極限程度まで低減され、さらなる ZT 向上のためには、熱伝導率低減と同時に、高い熱電出力因子 (S^2) が求められる。しかし、界面電子散乱のため、出力因子低下が生じ、良くても維持程度であり、出力因子増大と熱伝導率低減の同時実現は長年の課題であった。

これまで代表者は、酸化物ナノワイヤ界面を薄膜中に導入し、界面フォノン散乱を誘発するとともに、界面エネルギー障壁を調整することで、輸送電子の平均エネルギーを増大させる実空間エネルギーフィルタリング効果によるゼーベック係数増大を同時に実現してきた [ACS Appl. Mater. Interfaces 10, 37709-37716 (2018).]. しかし、ナノ構造を用いた場合、その界面品質 (欠陥・歪・粗さ) が性能に大きく影響するため緻密な界面制御が必要であり、再現性・汎用性の点に課題がある。近年、緻密な界面制御が不要な “波数空間エネルギーフィルタリング効果” が理論提案されている。本効果は、“フェルミ準位付近に Dirac band を有し、Dirac point の上部を横切るようにフラットな Heavy band が重なった特殊な電子状態を有する半金属” において発現すると理論予測された。

本研究では、IoT、IoH センサ電源応用を目指して、代表者が培ってきた “実空間エネルギーフィルタリング効果による出力因子増大” の知見を活かし、“Dirac 電子と電子-フォノン相互作用 (EPI) 誘起波数空間エネルギーフィルタリング効果による高出力因子” を実現する Si 基板上 ϵ -CoSi_{1-x}Ge_x/ ϵ -CoSi 系積層薄膜熱電材料を開発する。本薄膜において、Ge 濃度変調により Dirac point と Heavy band の相対的エネルギー位置を調整することで、電子-フォノン相互作用による低エネルギー電子散乱効果を制御して出力因子最大化を図る。また、Ge 添加による合金散乱及び ϵ -CoSi_{1-x}Ge_x/ ϵ -CoSi 界面散乱を組み合わせることで熱伝導率低減を狙う。

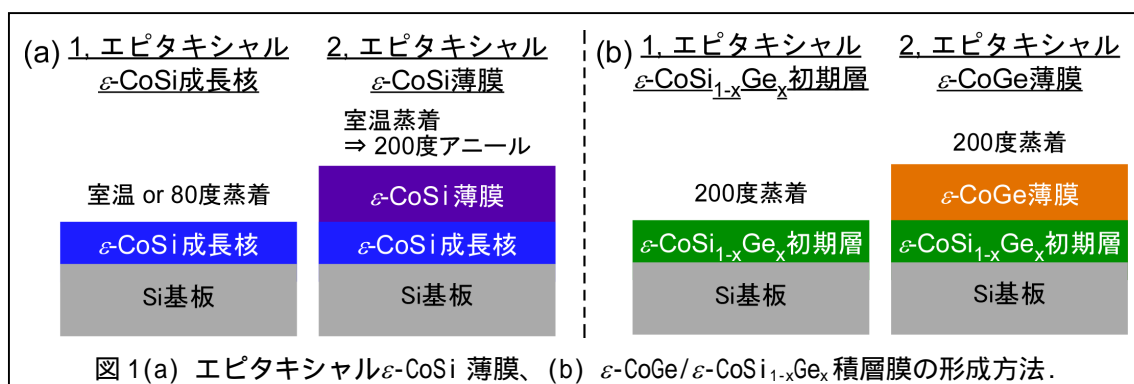
2. 研究の目的

本研究では、代表者が培ってきた輸送電子の平均エネルギー増大、及びナノ構造界面フォノン散乱の知見を駆使することで、電子・フォノンの二粒子同時制御を可能にする Si 基板上 ϵ -CoSi_{1-x}Ge_x/ ϵ -CoSi 系積層薄膜熱電材料を創製する。本薄膜において “Dirac 電子の超高電気伝導率” と “局在 Heavy band 位置の意図的制御による高ゼーベック係数” を同時実現可能なバンド構造を明らかにする。これにより出力因子増大を実現し、さらに合金・界面フォノン散乱誘発による熱伝導率低減も同時達成することで、新たな電子・フォノン輸送学理を構築し、高性能な IoT, IoH センサ電源用 Si 基板上薄膜熱電材料の創製を目的とする。

3. 研究の方法

(1) エピタキシャル ϵ -CoSi 薄膜/Si の形成技術開発と熱電性能評価

分子線エピタキシー法を用いてエピタキシャル ϵ -CoSi 単層膜を形成する (図 1)。この際、結晶方位制御のため、最初に成長核を形成する。室温または 80 度にて Si 基板上に Co を蒸着し、その際、蒸着量を 0-240 ML の範囲で変えることで、最適な蒸着量を決めた。この成長核上に、Co と Si を同時蒸着することで、エピタキシャル ϵ -CoSi 単層膜の形成を試みた。一方、比較のため



め、多結晶 ϵ -CoSi 薄膜を形成した。まず、成長核無しで、室温で Co と Si を Si 基板上に同時蒸着し、その後、真空中または N_2 中にて、200-400 度でアニールを施した。これにより、多結晶 ϵ -CoSi 薄膜の形成が可能となる。これらの試料に対してフーリエ変換型赤外分光法 (FTIR) または光電子分光法を用いることで、電子状態を測定した。このように、光電子分光装置等を用いて電子状態、バンド構造を明らかにした。バンド構造を確認した上で、エピタキシャル及び多結晶 ϵ -CoSi 薄膜の熱電特性を評価した。

(2) エピタキシャル ϵ -CoGe/ ϵ -CoSi $_{1-x}$ Ge $_x$ 積層膜/Si の形成技術開発と熱電性能評価

エピタキシャル ϵ -CoSi $_{1-x}$ Ge $_x$ 初期層上に ϵ -CoGe を形成した ϵ -CoGe/ ϵ -CoSi $_{1-x}$ Ge $_x$ 積層薄膜 (図 1) を形成した。(1)の知見より、Si 基板上に Co を蒸着した場合、Si 基板から Si 原子が拡散し、CoSi が形成されることが分かった。そこで、室温または 200 度にて Co と Ge を同時蒸着することで、Si 基板上に ϵ -CoSi $_{1-x}$ Ge $_x$ 初期層を形成した。この初期層上に、室温または 200 度にて Co と Ge を同時蒸着することで、 ϵ -CoGe 薄膜を積層した。この ϵ -CoGe/ ϵ -CoSi $_{1-x}$ Ge $_x$ 積層薄膜の熱電特性評価を行った。

(3) Co を Te 置換した TeSi $_{1-x}$ Ge $_x$ 薄膜/Si のエピタキシャル成長とその熱電特性

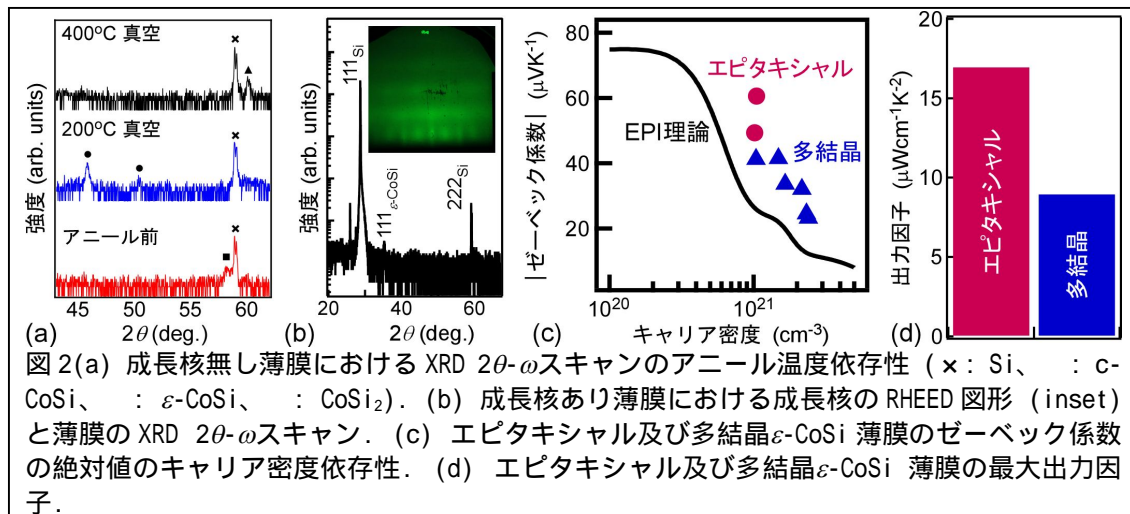
元素置換は、材料の電子状態を大きく変化させる。そこで、Co を Te に置換した TeSi $_{1-x}$ Ge $_x$ 薄膜を Si 基板上にエピタキシャル成長した。パルスレーザ堆積法にて、成長温度 200-325 度の条件下で薄膜形成を試みた。最適な成長温度で形成したエピタキシャル TeSi $_{1-x}$ Ge $_x$ 薄膜/Si の熱電特性を評価した。熱伝導率、移動度の温度依存性を取得することで、キャリア輸送機構の理解を試みた。

4. 研究成果

(1) エピタキシャル ϵ -CoSi 薄膜/Si の形成技術開発と熱電性能評価

まず、Si 基板上に Co と Si を 1:1 の組成比で同時蒸着を試みた。室温、200 度の 2 つの基板温度で試したところ、200 度では、Si 基板の Si 原子が薄膜中に拡散して CoSi $_2$ 薄膜が形成された。一方、室温で蒸着した場合、アモルファスの反射高速電子回折 (RHEED) パターンが得られた。この試料を大気に取り出し、X 線回折法 (XRD) を用いた測定を行ったところ、アニール前は c-CoSi のピークが見られた (図 2a)。この試料を真空雰囲気アニール処理したところ、200 度、400 度アニールした際、多結晶 ϵ -CoSi 薄膜、CoSi $_2$ がそれぞれ形成された (図 2a)。これより、アニール温度上昇により、Si 基板からの Si 原子の拡散が生じ、組成比ずれが生じやすいことがわかる。このため、薄膜/基板界面での結晶化の制御は難しい。そこで、エピタキシャル成長を促すため、基板表面に成長核を形成することを着想した。Si 基板表面に、Co のみを 0-240 ML の間で蒸着量を変えたところ、20 ML 蒸着した際、 ϵ -CoSi 由来の RHEED パターンが観測された (図 2b inset)。この成長核を 80 度で真空アニールを施して結晶性を向上させた後、室温にて Co と Si の同時蒸着を行い、200 度でアニールを施した。この結果、エピタキシャル ϵ -CoSi 薄膜の形成に成功した (図 2b)。これらの薄膜の FTIR、光電子分光測定により、これらの薄膜は、理論に近いバンド構造を有することがわかった。

形成したエピタキシャル及び多結晶 ϵ -CoSi 薄膜の熱電特性を取得した。図 2c は、ゼーベック係数の絶対値のキャリア密度依存性である。EPI を考慮した理論曲線と比較すると、エピタキシャル及び多結晶 ϵ -CoSi 薄膜の実験値は理論曲線と同様の傾向を示した。どちらの試料も EPI 律速の電子輸送であることを示唆する結果である。また、移動度のキャリア密度依存性を取得したところ、同等のキャリア密度において、エピタキシャル薄膜のほうが多結晶薄膜よりも高い移動度を示した。これは、エピタキシャル薄膜のほうが多結晶薄膜よりも欠陥、粒界の影響が少ないため、キャリア散乱が抑制されたことに起因する。これらの結果より、エピタキシャル薄膜において、多結晶薄膜の約 2 倍に相当する約 $20 \mu W cm^{-1} K^{-2}$ の出力因子が得られた (図 2d)。また、この値は、シリサイド系薄膜として比較的高いものである。これにより、EPI 律速の電子輸送は、



熱電出力因子向上に有効であることが実証されたと言える。

研究開始当初、 ϵ -CoSi 薄膜の熱電特性の追求は考えていなかったものの、成長核制御を行うことで、高性能のエピタキシャル ϵ -CoSi 薄膜/Si が形成されたため、その電子輸送機構を深く議論することに注力した。その結果、欠陥量によらず、EPI 律速の電子輸送が生じることが明らかとなった。これは、新たな熱電特性制御に関する知見を与えるものである。

(2) エピタキシャル ϵ -CoGe/ ϵ -CoSi_{1-x}Ge_x 積層膜/Si の形成技術開発と熱電性能評価

(1) で形成した ϵ -CoSi 薄膜に対して、Ge を混合させたエピタキシャル ϵ -CoSi_{1-x}Ge_x 薄膜/Si の形成に取り組んだ。まず、Si 基板の上に Co と Ge を同時蒸着した。室温、200 度の 2 つの基板温度で試したところ、RHEED 図形よりアモルファスが形成されたことがわかった (図 3a)。また、これらの試料を N₂ 雰囲気下でアニール処理したところ、 ϵ -CoGe の XRD ピークは観測されたものの、c-CoSi も同時に観測された。このため、単相の ϵ -CoGe 薄膜形成には、形成方法を再検討する必要がある。

そこで、初期層として CoSi_{1-x}Ge_x 薄膜を Si 基板の上に形成した。Si 基板の上に基板温度 400 度で Ge を 5 ML だけ蒸着し、その上に基板温度 80 度で Co を 12 ML 蒸着した。この後、200 度でアニール処理を施したところ、RHEED 図形より、 ϵ -CoSi_{1-x}Ge_x 薄膜が Si 基板の上にエピタキシャル成長していることがわかった (図 3b)。この ϵ -CoSi_{1-x}Ge_x 初期層の上に、基板温度を室温または 200 度で Co と Ge を同時蒸着したところ、AFM 像及び RHEED 図形より、基板温度に関わらず、 ϵ -CoGe 薄膜が平坦表面を保ってエピタキシャル成長していることがわかった (図 3c, d)。XRD 測定より、 ϵ -CoGe のピークのみが観測され、この結果は RHEED の結果と一貫したものである。また、XRD 極点図測定を測定したところ、6 つの対称的なピークが観測され、エピタキシャル ϵ -CoGe/ ϵ -CoSi_{1-x}Ge_x 積層膜が成長したことが実証された。この積層化により、 ϵ -CoGe/ ϵ -CoSi_{1-x}Ge_x 界面でフォノン散乱が増強され、熱伝導率が低減することが期待される。

次に、本エピタキシャル ϵ -CoGe/ ϵ -CoSi_{1-x}Ge_x 積層膜/Si の熱電特性を取得した。図 3e は、ゼーベック係数の絶対値のキャリア密度依存性である。室温と 200 度で成長した薄膜を比較すると、室温で成長した薄膜のほうが 200 度で成長したものよりも高いキャリア密度を有することがわかった。これは、成長温度が高いほど、キャリアを放出する欠陥の量が減少した可能性が考えられる。また、本積層膜の電気伝導率は約 6000 Scm⁻¹ であり、エピタキシャル ϵ -CoSi 薄膜の値と同等であった (図 3f)。キャリア輸送解析を行うため、ゼーベック係数の温度依存性を取得した。温度上昇とともにゼーベック係数は増大する傾向を示した。散乱パラメーターを音響フォノン散乱の -0.5 とし、有効質量を fitting parameter としてモットの式を用いて実験値を fitting 解析した。その結果、有効質量が 2.4m₀ の時、実験値を良く説明できることがわかった。この 2.4m₀ (m₀ は自由電子質量) は ϵ -CoSi の値 (2.0m₀) よりも高く、Si を Ge で置換することで、有効質量が増大するという実験事実が得られた。実際に、図 3e に、有効質量を 2.4m₀ としてモットの式に基づく理論線をプロットすると、全ての実験データの傾向を良く説明できることがわかる。これより、有効質量値の妥当性が高いと言える。

最後に、本エピタキシャル ϵ -CoGe/ ϵ -CoSi_{1-x}Ge_x 積層膜の熱伝導率を計測した。本薄膜の格子熱伝導率は、エピタキシャル ϵ -CoSi 薄膜 (3.5 Wm⁻¹K⁻¹) よりも低い値 (2.5 Wm⁻¹K⁻¹) であった。これは、当初の予定通り、合金散乱の誘発により格子熱伝導率が下がったことに起因すると考えられる。

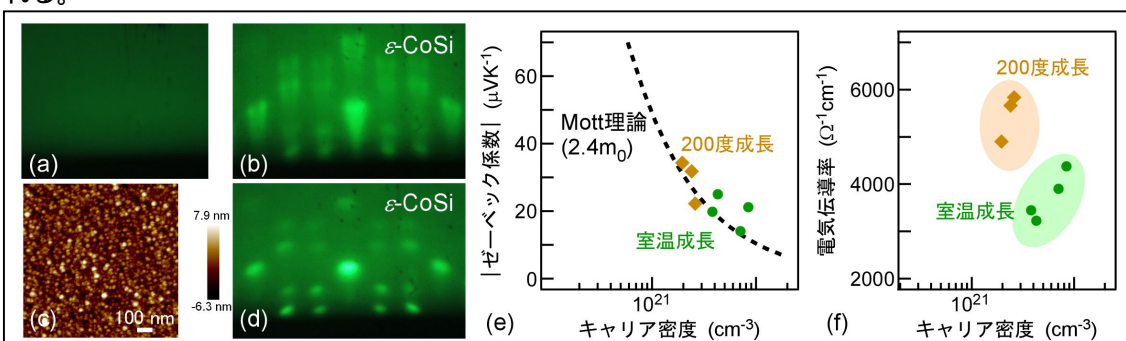


図 3 (a) 初期層無しで Co と Ge を室温で同時蒸着した後の RHEED 図形. (b) ϵ -CoSi_{1-x}Ge_x 初期層を 200 度でアニールした後の RHEED 図形. (c, d) 初期層上に室温で Co と Ge を同時蒸着した後の AFM 像 (c) と RHEED 図形 (d). (e, f) エピタキシャル ϵ -CoGe/ ϵ -CoSi_{1-x}Ge_x 積層膜のゼーベック係数の絶対値 (e) と電気伝導率 (f) のキャリア密度依存性 (: 200 度成長薄膜、 : 室温成長薄膜) .

(3) Co を Te 置換した TeSi_{1-x}Ge_x 薄膜/Si のエピタキシャル成長とその熱電特性

高熱電性能化に向けて、Co を Te で置換した TeSi_{1-x}Ge_x に注目した。Si 基板の上に TeGe ターゲットを用いてパルスレーザ堆積法により、薄膜形成を行った。成長温度を 250-325 度の範囲で制御し、適切な成長温度を調べた。XRD 測定より、280 度以上では、Te が完全に揮発して Ge 結晶が形成された (図 4a)。一方で、250 度では、TeGe 結晶が形成された (図 4a)。さらに、極点図測定より、この TeGe 結晶は Si 基板の上にエピタキシャル成長していることがわかった。加えて、双晶を有していることも同時に分かった。双晶界面は欠陥面密度が低いいため、電子輸送を妨げず、

フォノン散乱を誘発できると予想でき、高移動度を保ちつつ熱伝導率低減が可能であると考えられる。走査型電子顕微鏡 (SEM) 観察により、TeGe 結晶は Si 基板上に膜厚 200 nm 程度の薄膜として成長していることがわかった (図 4b)。原子スケールで本薄膜の内部構造を明らかにするため、透過型電子顕微鏡法 (TEM) - エネルギー分散型 X 線分光法 (EDX) を用いて観察を行った。図 4c-e に示す通り、薄膜中の大部分は Te と Ge が均一に分布しており、一部に Ge の結晶が析出していることがわかった。この Ge の結晶は、フォノン散乱体として働き、熱伝導率低減に寄与すると期待できる。

この TeGe 薄膜の熱電特性を取得した。ゼーベック係数は、成長レートが高いほど向上する傾向を示した。フォノン散乱を仮定した理論曲線を同時にプロットしたところ、実験値は、理論曲線よりも高かった。これは有効質量の増大を示唆する結果である。また、移動度のキャリア密度依存性より、エピタキシャル TeGe 薄膜は、同等のキャリア密度において、先行研究のバルクと同等の値を示した。この比較的高い移動度と向上したゼーベック係数により、低成長レート、高成長レートのエピタキシャル TeGe 薄膜 (: 低成長レート、 : 高成長レート) はどちらも多結晶 TeGe 薄膜よりも高い出力因子を示した (図 4f)。高成長レートの薄膜では、最大で約 $30\text{-}35 \mu\text{Wcm}^{-1}\text{K}^{-2}$ の出力因子を達成した。一方、エピタキシャル TeGe 薄膜の熱伝導率は、室温で $2.3 \text{ Wm}^{-1}\text{K}^{-1}$ であり、バルクの 1/4 の値に相当する (図 4g)。また、この格子熱伝導率を抽出すると、 $0.7 \text{ Wm}^{-1}\text{K}^{-1}$ となり、Cahill-Pohl 極限に近い値であった (図 4g)。これは、双晶界面導入、Ge 結晶析出が大きく寄与したことに起因すると考えられる。これらより、測定方向は異なるため参照値ではあるが、室温近傍で約 0.3 の ZT を達成することに成功した。これは、薄膜熱電材料としては、最高クラスの値である。この成果の一部は、有名学術雑誌 [ACS Appl. Mater. Interfaces 15, 26104-26110 (2023).] に掲載され、高い科学的注目度があることが伺える。今後、元素含有比の調整によりさらなる向上が見込まれる。

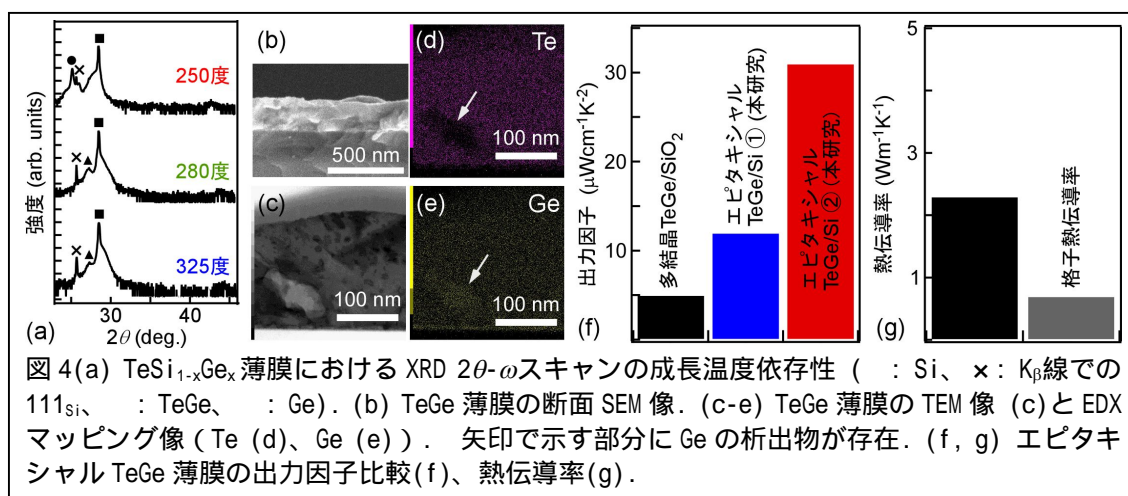


図 4(a) TeSi_{1-x}Ge_x 薄膜における XRD 2θ-ω スキャンの成長温度依存性 (: Si, x : K_β 線での 111_{Si}, : TeGe, : Ge). (b) TeGe 薄膜の断面 SEM 像. (c-e) TeGe 薄膜の TEM 像 (c) と EDX マッピング像 (Te (d)、Ge (e)). 矢印で示す部分に Ge の析出物が存在. (f, g) エピタキシャル TeGe 薄膜の出力因子比較 (f)、熱伝導率 (g).

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件／うち国際共著 0件／うちオープンアクセス 0件）

1. 著者名 Ishibe Takafumi, Kaneko Tatsuya, Uematsu Yuto, Sato-Akaba Hideo, Komura Motonori, Iyoda Tomokazu, Nakamura Yoshiaki	4. 巻 22
2. 論文標題 Tunable Thermal Switch via Order-Order Transition in Liquid Crystalline Block Copolymer	5. 発行年 2022年
3. 雑誌名 Nano Letters	6. 最初と最後の頁 6105 ~ 6111
掲載論文のDOI (デジタルオブジェクト識別子) 10.1021/acs.nanolett.2c01100	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ishibe Takafumi, Chikada Jinichiro, Terada Tsukasa, Komatsubara Yuki, Kitaura Reona, Yachi Suguru, Yamashita Yudai, Sato Takuma, Suemasu Takashi, Nakamura Yoshiaki	4. 巻 119
2. 論文標題 Low thermal conductivity of complex thermoelectric barium silicide film epitaxially grown on Si	5. 発行年 2021年
3. 雑誌名 Applied Physics Letters	6. 最初と最後の頁 141603 ~ 141603
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/5.0063531	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ishibe Takafumi, Komatsubara Yuki, Ishikawa Kodai, Takigawa Sho, Naruse Nobuyasu, Mera Yutaka, Yamashita Yuichiro, Ohishi Yuji, Nakamura Yoshiaki	4. 巻 15
2. 論文標題 Boosting Thermoelectric Performance in Epitaxial GeTe Film/Si by Domain Engineering and Point Defect Control	5. 発行年 2023年
3. 雑誌名 ACS Applied Materials & Interfaces	6. 最初と最後の頁 26104 ~ 26110
掲載論文のDOI (デジタルオブジェクト識別子) 10.1021/acssami.3c01404	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計12件（うち招待講演 3件／うち国際学会 4件）

1. 発表者名 石部 貴史、谷内 卓、山下 雄大、佐藤 拓磨、末益 崇、中村 芳明
2. 発表標題 Si基板上エピタキシャルBaSi ₂ 薄膜における欠陥導入による低熱伝導率化
3. 学会等名 2022年 第83回 応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 Takafumi Ishibe, Yuto Uematsu, Katsuhiko Suzuki, Kazunori Sato, Takeshi Fujita, Eiichi Kobayashi, Yoshiaki Nakamura
2. 発表標題 Demonstration of electron-phonon interaction-dominated thermoelectric power factor in Dirac-system CoSi film
3. 学会等名 The 6th Asia-Pacific Conference on Semiconducting Silicides and Related Materials (APAC-Silicide 2022) (国際学会)
4. 発表年 2022年

1. 発表者名 Takafumi Ishibe
2. 発表標題 Interface design for development of high performance thermoelectric film
3. 学会等名 International Workshop on Physics and Chemistry of Electronic Materials (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 石垣 信太郎、石部 貴史、中村 芳明
2. 発表標題 高熱電出力因子化に向けたSi基板上 -CoSi薄膜のエピタキシャル成長とその熱電特性
3. 学会等名 第19回シリサイド系半導体・夏の学校
4. 発表年 2021年

1. 発表者名 石垣 信太郎、石部 貴史、中村 芳明
2. 発表標題 Dirac bandを有するエピタキシャル -CoSi/Siの作製とその熱電特性
3. 学会等名 応用物理学会関西支部2021年度第2回講演会
4. 発表年 2021年

1. 発表者名 石部 貴史、成瀬 延康、目良 裕、山下 雄一郎、大石 佑治、 中村 芳明
2. 発表標題 Ge空孔量制御したエピタキシャルGeTe薄膜/Siの熱電特性
3. 学会等名 第84回応用物理学会秋季学術講演会
4. 発表年 2023年

1. 発表者名 Takafumi Ishibe, Nobuyasu Naruse, Yutaka Mera, Yuichiro Yamashita, Yuji Ohishi, Yoshiaki Nakamura
2. 発表標題 High thermoelectric properties in epitaxial GeTe thin film by defect control
3. 学会等名 Annual Meeting of the Japan Society of Vacuum and Surface Science 2023
4. 発表年 2023年

1. 発表者名 上月 聖也、石部 貴史、中村 芳明
2. 発表標題 自立型IoTセンサ電源応用に向けたエピタキシャルGeTe薄膜/Siの熱電特性
3. 学会等名 応用物理学会関西支部2023年度第2回講演会
4. 発表年 2023年

1. 発表者名 Takafumi Ishibe, Shintaro Ishigaki, Katsuhiko Suzuki, Kazunori Sato, and Yoshiaki Nakamura
2. 発表標題 Epitaxial growth of CoSi film/Si and its thermoelectric properties
3. 学会等名 The 39th Annual International Conference on Thermoelectrics ((国際学会))
4. 発表年 2023年

1. 発表者名 石部 貴史
2. 発表標題 ナノ構造形状変化を利用した熱スイッチ材料の開発
3. 学会等名 第7回フォノンエンジニアリング研究会（招待講演）
4. 発表年 2023年

1. 発表者名 Takafumi Ishibe
2. 発表標題 Simultaneous control of carrier and phonon transports in nanostructured thermoelectric films with the controlled interfaces
3. 学会等名 International conference on Advanced Functional Materials and Devices (AFMD-2024)（招待講演）（国際学会）
4. 発表年 2024年

1. 発表者名 石部 貴史、成瀬 延康、目良 裕、山下 雄一郎、大石 佑治、中村 芳明
2. 発表標題 エピタキシャルGeTe薄膜/Siの熱伝導率とフォノン輸送機構
3. 学会等名 第71回応用物理学会春季学術講演会
4. 発表年 2024年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

http://www.adv.ee.es.osaka-u.ac.jp/ https://researchmap.jp/t-ishibe https://rd.fai.osaka-u.ac.jp/ja/911dbfb8f47419cd.html

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------