

令和 6 年 6 月 25 日現在

機関番号：12401

研究種目：挑戦的研究（萌芽）

研究期間：2021～2023

課題番号：21K18708

研究課題名（和文）単一磁束量子電流パルスによる組紐操作回路を用いたトポロジカル量子コンピュータ

研究課題名（英文）Braiding Operation using SFQ Current Pulses for Topological Quantum Computer

研究代表者

明連 広昭（Myoren, Hiroaki）

埼玉大学・理工学研究科・教授

研究者番号：20219827

交付決定額（研究期間全体）：（直接経費） 5,000,000円

研究成果の概要（和文）：本研究では単一磁束量子(SFQ)論理回路により生成するSFQパルスをトリガとして正負の電流パルスを発生するバイポーラ電流源(BCS)によりトポロジカル量子ビット(TQB)に対する組紐操作を実現し、TQBと古典コンピュータであるSFQ論理回路が共存するトポロジカル量子コンピュータ(TQC)の実現への初歩的な研究を行った。3年間の研究によりSFQ論理回路により制御されたBCSによる組紐操作が十分な動作マージンで動作し、SFQ論理回路によるプロセッサによりTQBに対する組紐操作が制御可能であることが示された。

研究成果の学術的意義や社会的意義

現在の主流である2準位系を用いる超伝導量子ビットでは、その量子操作や量子情報の読み出しにマイクロ波を用いており、大きな冷却能力を持ち広大な冷却スペースを持った大規模無冷媒機械式冷凍機を必要とするとともに、今後大規模な量子誤り訂正回路の実装研究が必要となる。

本研究は、3D TI JJアレイ中の分数量子磁束に束縛されたMBSの組紐操作が電流パルスにより可能であるという理論的な提案に基づき、電流パルスの発生をSFQパルスをトリガーとしSFQ論理回路でデジタル制御する方法を着想した。トポロジカル量子コンピュータでは小規模の量子誤り訂正回路しか必要とせず、実用的な量子コンピュータに最も近い方式である。

研究成果の概要（英文）：In this study, we conducted preliminary research towards realizing a topological quantum computer (TQC) where topological quantum bits (TQB) are manipulated using braiding operations by a bipolar current source (BCS) generating positive and negative current pulses triggered by SFQ pulses generated by single flux quantum (SFQ) logic circuits. Over a three-year period, we demonstrated that braiding operations controlled by BCS, driven by SFQ logic circuits, operate with sufficient margin and that braiding operations on TQB by the processor based on SFQ logic circuits are controllable. This establishes the coexistence of TQB and SFQ logic circuits in a TQC.

研究分野：超伝導エレクトロニクス

キーワード：トポロジカル量子ビット 組紐操作 単一磁束量子論理回路 量子操作

様式 C - 19、F - 19 - 1 (共通)

1. 研究開始当初の背景

トポロジカル超伝導を用いた、組紐理論によるトポロジカル量子コンピュータが提案されている。2次元伝導面に波動関数が直交した準粒子対(マヨラナ準粒子)を量子ビットとして用いるため、熱雑音に強くコヒーレンス時間の長い量子ビットの形成が可能であり、量子誤り訂正回路の削減、高集積化が期待される。この組紐理論による固体量子ビットを実現することと量子ビットを操作する具体的な組紐操作の実現方法を見いだすことは、より実用的な量子コンピュータ実現のために必要不可欠である。そこで、オランダ Twente 大の A. Brinkman 教授らにより提案されたトポロジカルジョセフソン接合(TP JJ)モデルをオープンソースの回路シミュレータに組み込み、単一磁束量子(SFQ)パルス入力に伴う電流パルスで組紐操作を実現する単一磁束量子(SFQ)論理回路の提案、および通常の JJ アレイ中の量子磁束に対する組紐操作を SFQ 論理回路によりデモンストレーションする着想に至った。

Microsoft ではマヨラナ準粒子を用いるトポロジカル量子コンピュータに着目し、半導体ナノワイヤと超伝導電極の組み合わせによる超伝導近接効果によりトポロジカル超伝導の実現を目指している。一方、本研究は 2005 年に理論的に提案された 3 次元トポロジカル絶縁体(3D TI)の表面に形成されたギャップレスの金属状態(表面状態)を利用したトポロジカル超伝導を実現する新しい研究領域に属する。

半導体ナノワイヤと超伝導電極の組み合わせによる超伝導近接効果によりトポロジカル超伝導を実現するには半導体ナノワイヤ中の電子スピンの量子力学的秩序を得るために 1 T 程度の磁場印加が必要であり、超伝導デジタル信号処理回路との共存は難しい。一方、3D TI 薄膜に超伝導電極を接続して得られるトポロジカル超伝導では、3D TI の表面状態での電子スピンはそのまま量子力学的秩序を持っており磁場印加の必要がない。このため、超伝導デジタル信号処理回路との親和性が高い。

本提案の学術的な特色は、3D TI の表面状態によるトポロジカル超伝導と超伝導デジタル信号処理回路の親和性に着目し、SFQ 論理回路で制御可能な電流パルス源によりトポロジカル量子ビット操作に必要な組紐操作を行うことである。さらに、現状では実現されていない TP JJ アレイを回路シミュレータ上で理論モデルを用いて実現し、TP JJ の研究と並行して組紐操作可能な回路を設計・試作する点にある。その結果、TP JJ アレイにおけるマヨラナ準粒子の組紐操作を行う超伝導回路が実現し、並行して TP JJ アレイ中の分数量子磁束に結合したマヨラナ準粒子(MBS)が実現すれば、外乱に強い実用的なトポロジカル量子コンピュータがより近い将来実現されることが期待できる。

2. 研究の目的

3D TI の表面状態と超伝導(S)電極の近接効果を用いた TP JJ では、マヨラナ準粒子(MQP)は分数量子磁束に結合して存在すると考えられている。これをマヨラナ束縛状態(MBS)と呼ぶ。この MBS を利用した量子計算では、TP JJ アレイ中に分数量子磁束に伴って存在する MBS の組紐操作(いわゆる位置交換)が最も基礎的な操作となる。量子コンピュータに必要な CNOT 等の量子演算は複数の組紐操作の組み合わせで実現される。

研究目的は、オープンソースの回路シミュレータに TP JJ の電流-位相差関係の理論モデルを組み込み、TP JJ アレイ中の任意の位置に配置された分数量子磁束に対して SFQ パルス入力により制御可能な電流パルス源による組紐操作を実現する回路を提案することである。さらに、通常の JJ アレイ中の量子磁束を組紐操作する SFQ 論理回路を設計・試作することによりトポロジカル量子コンピュータにおける SFQ 論理回路の有用性を示すことである。

3. 研究の方法

TP JJ アレイに対するシミュレーションが行えるように、TP JJ の電流-位相差関係の理論モデルを追加して回路シミュレーションソフトを改良する。この回路シミュレータを用いて、TP JJ 三角格子アレイ中の分数量子磁束の組紐操作を SFQ 電流パルス源で駆動する回路を設計する。また、より汎用性の高い構成として TP JJ 正方格子アレイ中の量子磁束の組紐操作を大規模メモリアレイへの SFQ 書き込み回路を参考に設計する。設計された組紐操作回路は、通常の JJ アレイ中の量子磁束の組紐操作としてデモンストレーションする。また、研究期間中に TP JJ アレイが完成した場合には、設計・試作した SFQ 組紐操作回路を実装して、トポロジカル量子ビット操作を試みる。

4. 研究成果

オープンソースの回路シミュレータとして C++ 言語で記述された WRspice を用いた。TP JJ の 2 周期と 4 周期成分の混合した電流-位相差関係の抵抗シャント接合(RSJ)モデル $I_{cp}(\phi)$ は、

$$I_{cp}(\phi)/I_{c0} = (1 - \alpha) \sin(\phi) + \alpha \sin(\phi/2) \quad (1)$$

で与えられる。ここで、 α は 4 周期成分の割合、 I_{c0} は臨界電流、 ϕ は位相差である。ソースファイルでは上式とその微分 $I_{c0}[(1 - \alpha) \cos(\phi) + \alpha/2 \times \cos(\phi/2)]$ を代入した。プログラム中での取り扱いは、既に設定されている接合を参考にジョセフソン接合の設定内容にパラメータ α を入力できるように設定した。以上により、通常の SFQ 論理回路用の JJ モデルと TP JJ モデルの混載したトポロジカル量子ビットの組紐操作のシミュレーションが行えるようになった。

TP JJ モデルを導入した回路シミュレータ WRspice を用いて、その有用性を確認した。図 1(a) は $\alpha = 0.0, 0.5, 1.0$ に対応した TP JJ の電流-位相差特性の計算結果を示している。図 1(b) は、初期値を atan 近似で与えた場合と簡易的に初期値を $\phi_i = 1.4$ と $2\pi + 1.4$ と与えた場合の、ヤコビアン行列の安定性の検査結果と WRspice による安定検査の結果を比較している。atan 近似による初期値を用いた場合 2 つの方法で計算結果は一致しており、改良した WRspice の有用性が証明された。簡易的に初期値を与えた場合には、分数量子磁束の安定領域が広がることが確認された。このことより、本研究では簡易的に初期値を与えて TP JJ アレイ中に分数量子磁束を準備することとした。

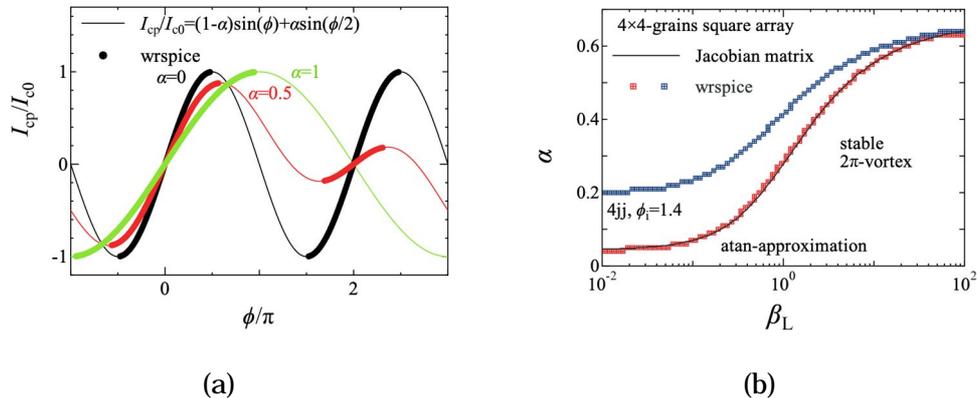


図 1 (a) $\alpha = 0, 0.5, 1$ に対応した TP JJ の電流-位相差特性の計算結果、および (b) ヤコビアン行列を用いた分数量子磁束の安定性の検査結果と改良した WRspice を用いた安定性の検査結果の比較。

次に、改良した WRspice を用いて 2 磁束量子ドライバー (DFQ driver) を電流パルス源として用いた場合の組紐操作の動作マージンを、4 周期の電流成分の割合 α を変化させて求めた。図 2(a) は、 6×6 TP JJ 正方格子アレイに 3 つの MBS (a, b, c) が右下下がり配置されている状態を示している。

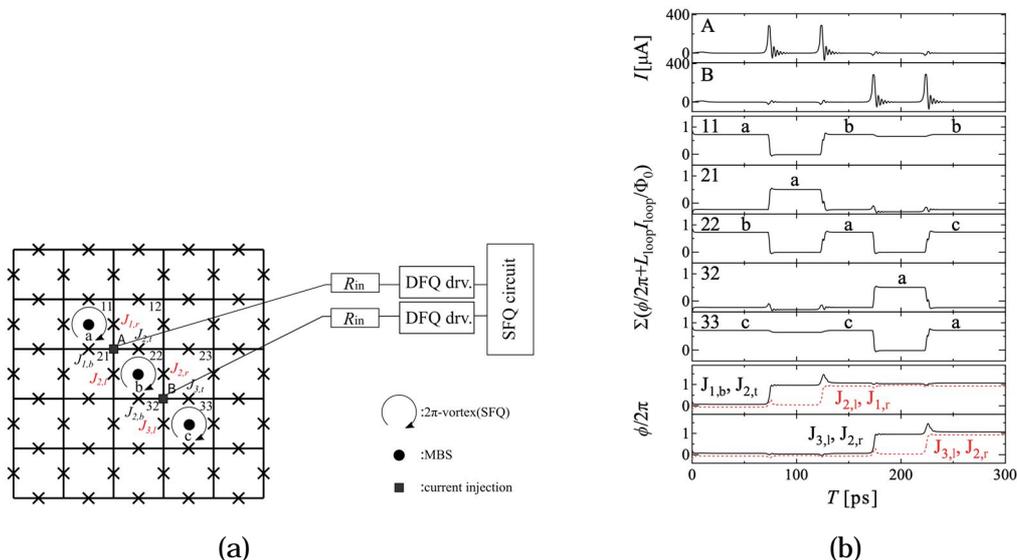


図 2 (a) 6×6 TP JJ 正方格子アレイに 3 つの MBS が右下下がり配置されている状態、および (b) 電流注入点 A, B に 2 回ずつ電流パルス印加した場合の組紐操作のシミュレーション結果。TP JJ のパラメータは $I_{c0} = 50 \mu\text{A}$ 、 $I_c R_n = 0.5 \text{mV}$ であり、SFQ 回路部分は産総研の Nb 高速標準プロセス (HSTP) を仮定している。

る。TP JJ のパラメータは $I_{c0} = 50\mu\text{A}$, $I_c R_n = 0.5\text{mV}$ であり、SFQ 回路部分は産総研の Nb 高速標準プロセス(HSTP)を仮定している。正方格子のそれぞれの辺には一つずつ TP JJ が示されているが、さらに直列にインダクタンス L_{loop} があり、上下左右の平行なインダクタンスと相互インダクタンスを形成している。中心付近の正方格子には、11, 21, 22, 32, 33 等のラベルが付与されている。図中の A,B は電流注入点を示し、抵抗 R_{in} を介して DFQ driver に接続されている。さらに、いずれの JJ がスイッチングしているかを判別するために JJ に $J_{1,r}, J_{1,b}$ 等のラベルを付与している。図 2(b) は電流注入点 A,B に 2 回ずつ電流パルスを印加した場合の組紐操作のシミュレーション結果を示している。a と b の入れ替えおよび a と c の入れ替えが反時計回り方向に正しく実行されていることが確認できた。

次に、TP JJ 三角格子アレイと正方格子アレイを用いた場合の動作マージンを WRspice のマージン計算ツールを用いて導出した。DFQ driver までの SFQ 論理回路部分は十分な動作マージンを持つことが確認されているので、TP JJ 格子アレイ部分に着目して動作マージンを求めた。図 3 は(a) TP JJ 三角格子アレイおよび(b) TP JJ 正方格子アレイに対する組紐操作に対する抵抗 R_{in} およびインダクタンス L_{loop} の動作マージンの計算結果を示している。いずれの場合も、 $\alpha = 0.1$ の場合、 $\pm 22\%$ 以上の十分に広い動作マージンを持っていることが確認された。

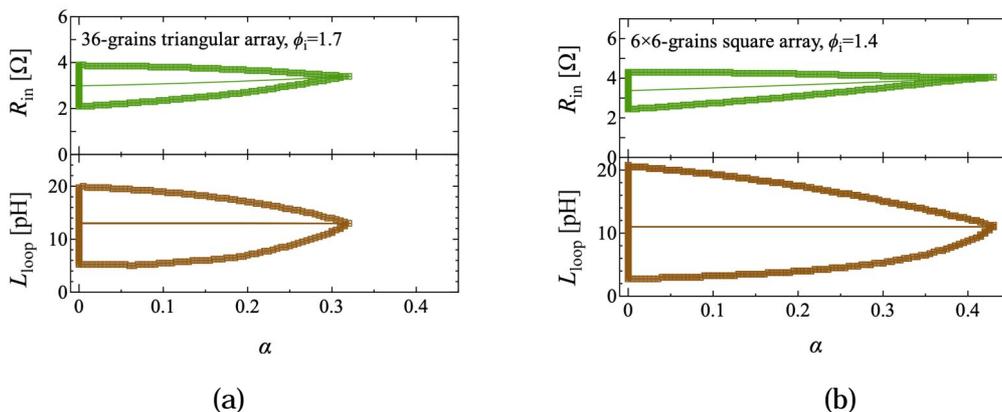


図 3 (a) TP JJ 三角格子アレイおよび(b) TP JJ 正方格子アレイに対する組紐操作に対する抵抗 R_{in} およびインダクタンス L_{loop} の動作マージンの計算結果

ここまで、電流パルス源として DFQ driver を用いてきた。一方、実際の組紐操作では時計回りおよび反時計回りの操作が必要である。このため、2 つの DFQ driver と 2 つの DFQ amp 回路を組み合わせたバイポーラ電流パルス(BCP)源を導入した。DFQ driver を用いていたときに比較して電流駆動力が減少したため、TP JJ 正方格子アレイの TP JJ の臨界電流は $I_{c0} = 20\mu\text{A}$ に変更し

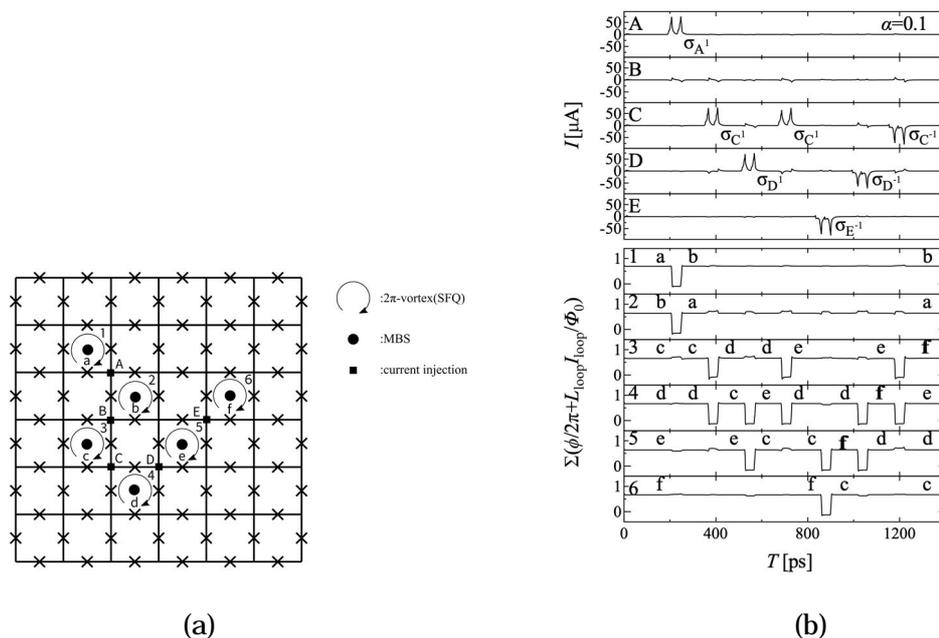


図 2 (a) CNOT 操作を行う、 7×7 TP JJ 正方格子アレイと 6 つの MBS が配置されている状態、および(b) BCP 源を用いた CNOT 操作のシミュレーション結果。TP JJ のパラメータは $I_{c0} = 20\mu\text{A}$, $I_c R_n = 0.5\text{mV}$ であり、SFQ 回路部分は産総研の Nb 高速標準プロセス(HSTP)を仮定している。

た。BCP 源を用いた組紐操作もシミュレーションにより正常動作を確認した。最後に、BCP 源を用いた CNOT 操作をシミュレーションにより確認した。量子操作は $\sigma_X^{\pm n}$ の様な組紐言語の組み合わせにより表現される。 X は電流注入点を表し、符号は反時計回り、時計回りの回転、 n は組紐操作の回数を示す。Ising 型の MBS(エニオン)を用いた場合の CNOT 操作は

$$\sigma_C^{-1} \sigma_D^{-1} \sigma_E^{-1} \sigma_C^1 \sigma_D^1 \sigma_C^1 \sigma_A^1 \quad (2)$$

と表され、右側から左に向かって組紐操作が実行される。図 4(a)は CNOT 操作を行う、 7×7 TP JJ 正方形格子アレイと 6 つの MBS の配置を示している。図中の電流注入点(A,B,C,D,E)は上式のラベルに対応している。図 4(b)は BCP 源を用いた CNOT 操作のシミュレーション結果を示している。正常に CNOT 操作が実行可能であることが確認できた。

これらの組紐操作の WRspice による動作シミュレーションと並行して、SFQ 論理回路による組紐操作制御回路を設計した。組紐操作手順の記憶には 4.2 K で動作可能な CMOS-JJ ハイブリッドメモリを用い、室温からの簡略された組紐操作命令を受け取り、極低温環境下の TP JJ 格子アレイの電流注入点に接続された BCP 源に必要な個数の SFQ パルスを送付するシステムとした。設計した組紐操作制御回路はハードウェア記述言語 verilog-XL により、HSTP プロセスの利用を仮定してシミュレーションを行い、正常な動作を確認した。さらに、実効的な量子ビット数が 1000 であるトポロジカル量子コンピュータを仮定して消費電力の見積もりを行った。結果として、4.2 K での組紐操作制御回路は実装可能であるが、極低温での TP JJ 格子アレイの各電流注入点に接続する必要のある BCP 電流源の消費電力が冷凍機の消費電力を大幅に超過することが判明した。この問題を解決するためには、断熱量子磁束パラメトロン回路を用いたバイポーラ電源の利用など低消費電力化された駆動電源の開発が必要である。

今後、MBS の初期配置を実現する初期化手法の提案、量子操作が終わった後の量子状態の読み出し回路の提案が必要となる。初期化手法については、初期段階ではあるが BCP 源を 2 つ組み合わせた磁束量子の発生、移動手法を用いた方法が有用であることを確認している。また、量子状態の読み出しには電流電圧特性のゼロバイアス異常性の利用が考えられる。これらの初期化手法および読み出し方法が確立すれば、小規模な TP JJ 格子アレイを用いた組紐操作の実験的なデモンストレーションが可能となる。

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件／うち国際共著 0件／うちオープンアクセス 2件）

1. 著者名 Myoren Hiroaki, Funazawa Takuro, Oba Kitaru, Shimizu Yuki, Naruse Masato	4. 巻 34
2. 論文標題 Braiding Operations for a Topological Josephson Junction Array Using a Bipolar Current Pulse Generator Controlled by SFQ Logic Circuits	5. 発行年 2024年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1~6
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/TASC.2024.3372865	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Funazawa Takuro, Naruse Masato, Myoren Hiroaki	4. 巻 2323
2. 論文標題 Braiding Operations for a Topological Josephson Junction Array using SFQ Current Pulses	5. 発行年 2022年
3. 雑誌名 Journal of Physics: Conference Series	6. 最初と最後の頁 012035 ~ 012035
掲載論文のDOI（デジタルオブジェクト識別子） 10.1088/1742-6596/2323/1/012035	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 T. Funazawa, M. Naruse, and H. Myoren	4. 巻 -
2. 論文標題 Braiding Operations for a Topological Josephson Junction Array using SFQ Current Pulses	5. 発行年 2022年
3. 雑誌名 Journal of Physics: Conference Series	6. 最初と最後の頁 -
掲載論文のDOI（デジタルオブジェクト識別子） なし	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

〔学会発表〕 計11件（うち招待講演 0件／うち国際学会 4件）

1. 発表者名 Hiroaki Myoren, Takuro Funazawa, Kitaru Oba, Yuki Shimizu and Masato Naruse
2. 発表標題 Braiding Operations of Majorana Bound State controlled by SFQ Logic Circuit
3. 学会等名 the 16th European Conference on Applied Superconductivity (国際学会)
4. 発表年 2023年

1. 発表者名 Hiroaki Myoren, Takuro Funazawa, Kitaru Oba, Yuki Shimizu and Masato Naruse
2. 発表標題 SFQ logic circuits for Braiding Operations in a Topological Josephson Junction Array
3. 学会等名 Superconducting SFQ VLSI Workshop 2023 (国際学会)
4. 発表年 2023年

1. 発表者名 大場 来, 成瀬雅人, 明連広昭, 船澤卓朗
2. 発表標題 トポロジカル量子ビット用ブレイディング操作SFQ制御回路
3. 学会等名 2023年電子情報通信学会ソサイエティ大会
4. 発表年 2023年

1. 発表者名 清水祐希, 明連広昭, 成瀬雅人
2. 発表標題 マヨラナ束縛状態のブレイディング操作バイポーラ電源の設計
3. 学会等名 2023年電子情報通信学会ソサイエティ大会
4. 発表年 2023年

1. 発表者名 大場 来, 清水裕希, 成瀬雅人, 明連広昭
2. 発表標題 トポロジカル量子ビット用ブレイディング操作SFQ制御回路(2)
3. 学会等名 2024年電子情報通信学会総合大会
4. 発表年 2024年

1. 発表者名 大場 来, 船澤 卓朗, 成瀬 雅人, 明連 広昭
2. 発表標題 単一磁束量子論理回路によるトポロジカル量子ビット用ブレイディング操作回路の設計
3. 学会等名 2022年度秋季低温工学・超電導学会
4. 発表年 2022年

1. 発表者名 船澤卓朗、成瀬雅人、明連広昭
2. 発表標題 SFQ電流パルスによるトポロジカル量子ビットの量子操作
3. 学会等名 2022年電子情報通信学会ソサイエティ大会
4. 発表年 2022年

1. 発表者名 船澤卓朗、清水祐希、成瀬雅人、明連広昭
2. 発表標題 SFQ論理回路制御による電流パルス源を用いたトポロジカルジョセフソン接合アレイのブレイディング操作
3. 学会等名 2023年電子情報通信学会総合大会
4. 発表年 2023年

1. 発表者名 船澤卓朗・成瀬雅人・明連広昭
2. 発表標題 SFQ電流パルスによるトポロジカル量子ビットのブレイディング操作
3. 学会等名 電子情報通信学会エレクトロニクスソサイエティ超伝導エレクトロニクス研究会
4. 発表年 2021年

1. 発表者名 H. Myoren, T. Funazawa, and M. Naruse
2. 発表標題 Design of SFQ Logic Circuit for Braiding Operations in Topological Josephson Junction Array
3. 学会等名 14th Superconducting SFQ VLSI Workshop (国際学会)
4. 発表年 2021年

1. 発表者名 H. Myoren, T. Funazawa, and M. Naruse
2. 発表標題 Braiding Operations for Topological Josephson Junction Array using SFQ Current Pulses
3. 学会等名 The 34th International Symposium on Superconductivity (国際学会)
4. 発表年 2021年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関		
オランダ	University of Twente		