

令和 5 年 5 月 8 日現在

機関番号：12601

研究種目：挑戦的研究（萌芽）

研究期間：2021～2022

課題番号：21K18711

研究課題名（和文）電力変換器のEMI対策を全自動で行うデジタルゲート駆動システムの理論構築と実証

研究課題名（英文）Theory Development and Demonstration of Fully Automated Digital Gate Driver System for EMI Control of Power Converters

研究代表者

高宮 真（Takamiya, Makoto）

東京大学・生産技術研究所・教授

研究者番号：20419261

交付決定額（研究期間全体）：（直接経費） 5,000,000円

研究成果の概要（和文）：電力変換器の開発において、電磁妨害（Electro Magnetic Interference: EMI）は長年の深刻な課題である。

そこで、パワーデバイスのターンオン/ターンオフ期間中にパワーデバイスのゲート駆動電流をソフトウェアで制御可能であるデジタルゲート駆動ICを用いて、EMI規格合格とスイッチング損失最小化を同時に実現する「全自動EMI規格対応デジタルゲート駆動システム」を実現した。

研究成果の学術的意義や社会的意義

電力変換器の開発において、電磁妨害（Electro Magnetic Interference: EMI）は長年の深刻な課題である。そこで、EMI問題を誰でも簡単・迅速・低コストに解決できる手法を確立することを目指して「全自動EMI規格対応デジタルゲート駆動システム」を実現した。本研究成果により、電力変換器におけるEMI問題を簡単・迅速・低コストに解決するだけでなく、電力変換器の損失を低減することができる。

研究成果の概要（英文）：Electro Magnetic Interference (EMI) has long been a serious issue in the development of power converters.

To solve the problem, we have developed a fully automatic EMI-compliant digital gate driver system that simultaneously meets EMI standards and minimizes switching losses by using a digital gate drive IC that enables software control of the gate drive current of power devices during the turn-on/turn-off period of the power devices.

研究分野：集積パワーマネジメント

キーワード：電力変換器 電磁妨害 パワーデバイス ゲート駆動 スイッチング損失

1. 研究開始当初の背景

電力変換器の開発において、電磁妨害 (**Electro Magnetic Interference: EMI**) は高コスト化と開発計画の遅れの原因となる長年の深刻な課題である。なぜなら、図 1 に示すように **EMI** フィルタや **EMI** シールド等の **EMI** 対策部品を追加しては **EMI** を測定し、なお **EMI** 規格への違反が判明した場合はさらに **EMI** 対策部品を追加あるいは変更するといった試行錯誤が必要だからである。この手法を「ハードウェア方式の **EMI** 対策」と命名する。これに対して、本研究では図 1 に示す「ソフトウェア方式の **EMI** 対策」を提案する。ソフトウェアでプログラマブルなハードウェアがあれば、電力変換器が最終製品の形に仕上がった後もソフトウェアでプログラマブルハードウェアのパラメータ調整を行うことにより **EMI** 対策を行うことができる。**EMI** 制御可能なプログラマブルハードウェアとして注目したのが図 2 に示す波形制御デジタルゲート駆動 IC である。固定ゲート抵抗方式の従来のゲート駆動 IC とは異なり、デジタルゲート駆動 IC はターンオン/ターンオフ期間中にパワーデバイスのゲート駆動電流をデジタル信号で時々刻々と変化させることにより、パワーデバイスのスイッチング損失とスイッチングノイズのトレードオフを打破するだけでなく、**EMI** スペクトラムを制御できることが知られている。しかし、先行研究においては、デジタルゲート駆動 IC の駆動パラメータを手動で調整していたので、**EMI** 対策に手間と時間がかかる問題があった。研究代表者はこれまでに、パワーデバイスのスイッチング損失とスイッチングノイズのトレードオフを打破するために、独自のデジタルゲート駆動 IC チップと組み合わせ最適化アルゴリズムを用いた自動ゲート波形最適化システムを実証した。そこで、本提案では、本システムを **EMI** 対策に応用することにより、**EMI** 問題を誰でも簡単・迅速・低コストに解決できる手法を確立することを目指す。

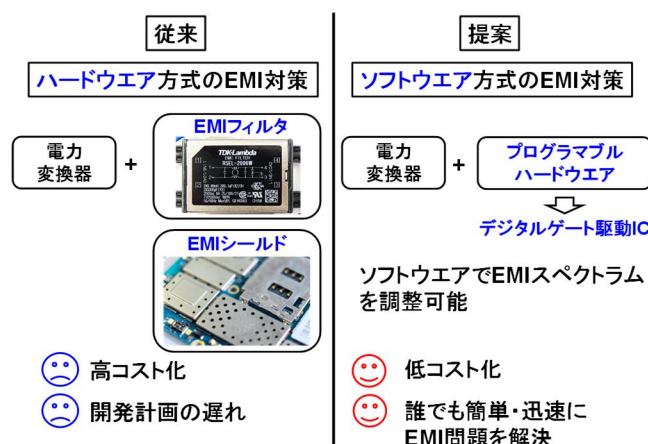


図 1 従来と提案の **EMI** 対策

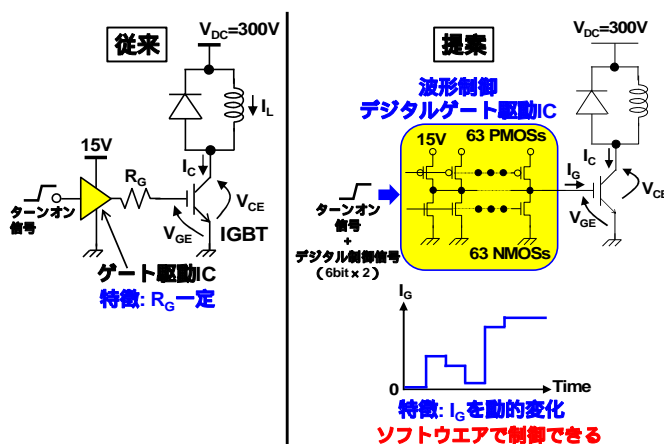


図 2 従来のゲート駆動 IC と提案の波形制御デジタルゲート駆動 IC

2. 研究の目的

本研究では、デジタルゲート駆動 IC がソフトウェアで任意の最適化目標を設定可能である点に着目し、**EMI** 規格合格とスイッチング損失最小化を同時に実現する「全自動 **EMI** 規格対応デジタルゲート駆動システム」を実現する。これにより、図 3 に示すように、パワーデバイスのスイッチング損失と **EMI** 発生量のトレードオフ関係を打破する。

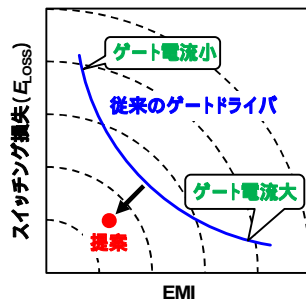


図3 パワーデバイスのスイッチング損失と EMI 発生量の関係

3. 研究の方法

図4に提案する「全自動 EMI 規格対応デジタルゲート駆動システム」の全体図を示す。昇圧 DC-DC コンバータに対して適用した例である。連続動作する DC-DC コンバータにおいて、組み合わせ最適化アルゴリズム（具体的には **Simulated annealing** アルゴリズム）に対して満たすべき EMI 規格と入力電圧 (V_{IN2}) の伝導 EMI スペクトラムの実測結果と IGBT のスイッチング損失の実測結果を与え、**6 bit** のデジタルゲート駆動 IC (**Digital Gate Driver (DGD)**) の駆動パラメータを最適化アルゴリズムによって変化させながら多数回の測定を繰り返すことにより EMI 規格合格とスイッチング損失最小化を同時に自動的に実現することができる。

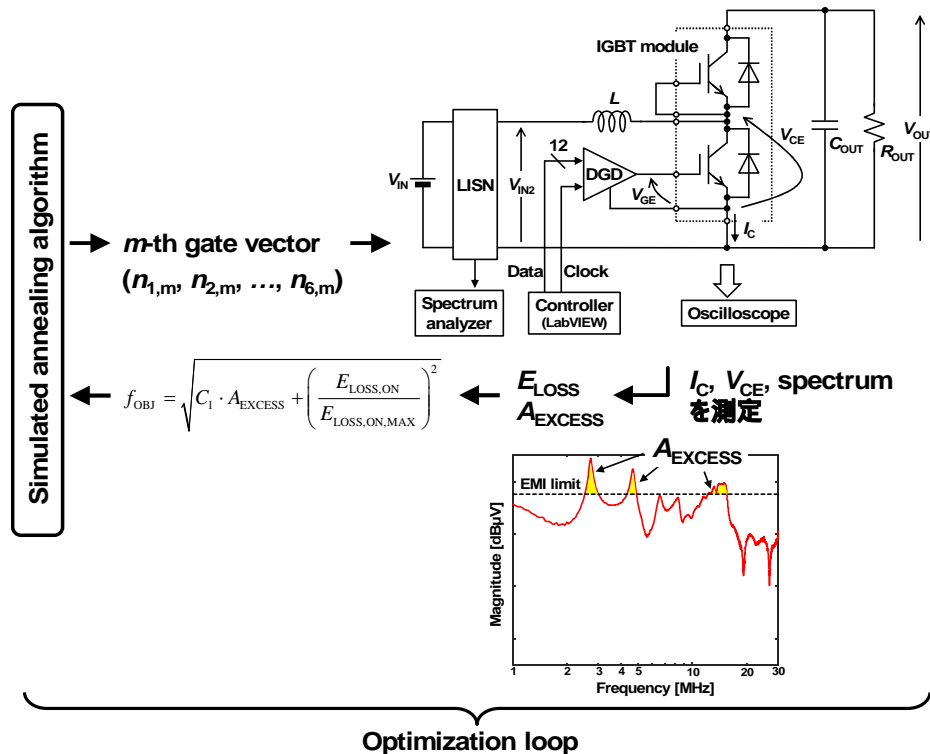


図4 提案する「全自動 EMI 規格対応デジタルゲート駆動システム」

4. 研究成果

図5に提案する「全自動 EMI 規格対応デジタルゲート駆動システム」の測定セットアップを示す。図4に示すように、我々が開発した **6 bit** のデジタルゲート駆動 IC を用いて市販の IGBT を駆動し、IGBT のターンオン時のスイッチング損失と昇圧 DC-DC コンバータから発生する伝導 EMI を実測した。図3に示す従来のゲートドライバにおけるトレードオフカーブを実測するために、図6(a)における n を変化させた。なお、図6の n_{PMOS} は **6 bit** のデジタルゲート駆動 IC のターンオン時の駆動力を設定する入力変数であり、**0** から **63** の整数である。一方、提案のデジタルゲート駆動として、図6(b)に示す、入力変数 ($n_1, n_2, n_3, \dots, n_6$) を **160 ns** 刻みで与えた。実測にて **Simulated annealing** アルゴリズムを用いて入力変数 ($n_1, n_2, n_3, \dots, n_6$) を最適化することにより、図3に示すように、提案のデジタルゲート駆動がパワーデバイスのスイッチング損失と EMI 発生量のトレードオフ関係を打破できることを実証した。

本研究成果により、電力変換器における EMI 問題を簡単・迅速・低コストに解決するだけでなく、電力変換器の損失を低減することができる。

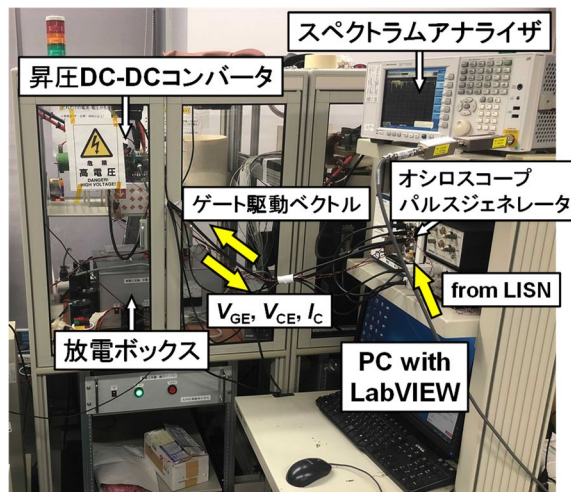


図5 「全自動 EMI 規格対応デジタルゲート駆動システム」の測定セットアップ

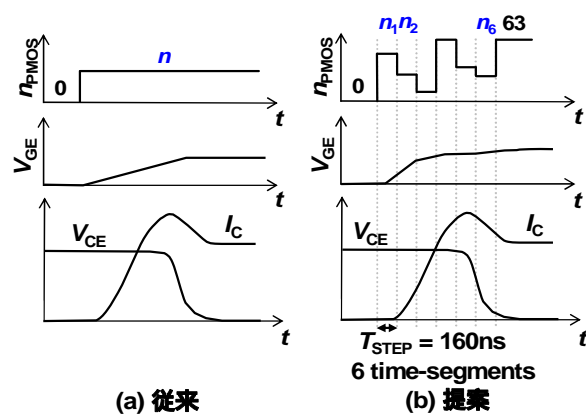


図6 従来と提案のゲート駆動方法の定義

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計1件（うち招待講演 1件 / うち国際学会 1件）

1. 発表者名 D. Zhang, K. Horii, K. Hata, and M. Takamiya
2. 発表標題 Digital Gate ICs for Driving and Sensing Power Devices to Achieve Low-Loss, Low-Noise, and Highly Reliable Power Electronic Systems
3. 学会等名 IEEE Custom Integrated Circuits Conference (CICC) (招待講演) (国際学会)
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	畑 勝裕 (Hata Katsuhiko) (70837294)	東京大学・生産技術研究所・助教 (12601)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------