

科学研究費助成事業 研究成果報告書

平成 27 年 5 月 29 日現在

機関番号：11301

研究種目：基盤研究(S)

研究期間：2010～2014

課題番号：22226012

研究課題名(和文)半導体多層配線のプロセス限界を超越する拡散バリア層の開発原理

研究課題名(英文)Principles for the development of a diffusion barrier layer to overcome the process limitations of multi-layer interconnects for semiconductor devices

研究代表者

小池 淳一(Koike, Junichi)

東北大学・未来科学技術共同研究センター・教授

研究者番号：10261588

交付決定額(研究期間全体)：(直接経費) 81,700,000円

研究成果の概要(和文)：半導体多層配線は、微細化の進展に伴って導体配線と絶縁層の界面に存在するバリア層厚さを可能な限り薄くすることが求められている。本研究はバリア層自己形成法に着目し、その形成機構を明らかにするとともに、プロセス限界を超越できる拡散バリア層の材料ならびに形成方法を提供することを目的とした。バリア層自己形成機構に関しては、電界促進拡散による機構であることを明らかにし、合金元素によって電界強度に差異が生じるため自己形成挙動が異なることを示した。また、将来の超微細配線を想定して、化学気相成長法による極薄バリア層の形成法とスパッタリフロー法による配線の形成法を確立し、それらの形成機構を明らかにした。

研究成果の概要(英文)：Multilayer interconnection for semiconductors requires the decrease of a barrier layer thickness as thin as possible. This research has focused on the self-formation of the barrier layer and was aimed at understanding the formation mechanism so as to go beyond process limitation with novel materials and processes. The formation mechanism was found to be electric-field induced diffusion. The field strength was dependent on alloying elements, which led to the difference in the formation mechanism. In order to provide solutions to futuristic narrow lines, we developed a chemical vapor deposition method to form an ultrathin barrier layer and a sputter reflow method to fill very narrow lines with copper alloys.

研究分野：材料工学

キーワード：銅合金 薄膜 配線 半導体 界面 リフロー バリア層

1. 研究開始当初の背景

シリコン半導体デバイスの微細化と高速化を両立させるためには、多層配線の配線抵抗と寄生容量の増加を抑制する必要がある。多層配線はCu配線とSiO₂絶縁層と、それらの界面にあるTa/TaN拡散バリア層からなっている。一方で申請者は、Ta/TaN層をバリア層にするのではなく、Cuを合金化して、加熱によって合金元素を絶縁層との界面で拡散・反応させ、その反応物をバリア層とする方法(バリア層自己形成法)を見出した。申請者らの報告を契機として同様の論文が多数報告されたが、研究開始当初は種々のCu合金において拡散バリア性の評価結果を報告することに終止しており、薄膜の拡散バリア性は何が決定しているのか、自己形成はどのようなメカニズムで生じ、どのように制御できるのか、どの元素が最適か、に関する基礎的知見が欠落していた。

申請者は、Cabrerera and Mott が提唱したバルク金属の低温酸化機構に着目し、Cu合金とSiO₂の固相酸化反応に拡張することを考えた。すなわち、金属の電子が酸化物層をトンネリングして対向する表面側に移動すると、酸化物層の厚さ方向に電界が形成されて、酸化物中の金属イオンの拡散が強電界で促進され、酸化物が成長するというものである。このような電子論的観点と金属学的観点を融合し、自己形成される拡散バリア層の学理を究明するとともに、バリア層自己形成に関する種々の問題を解決することとした。

一方で、本研究を実施している期間内に半導体業界の技術は急速に進展した。現在は10nm以下の設計が始まっており、本研究が対象としていたスパッタ法によるCu合金の成膜では均一成膜が困難になることが予想された。このため、期間途中において化学気相成長(CVD)法によるバリア層の形成と、スパッタリフロー法による超微細配線の形成に着手した。このようにして、学術・技術の両面から世界をリードする位置づけを確保することを狙った。

2. 研究の目的

本研究では、反応界面近傍の電子エネルギーバンド構造と電子トンネリングの可否に着目して、拡散バリア層の成長機構と拡散バリア性に関する学理を究明し、半導体多層配線用拡散バリア層の開発に資する普遍的な指導原理を確立するとともに、プロセス限界を超越できる拡散バリア層の材料ならびに形成方法を提供することを目的とした。

さらに、化学気相成長法を用いて超微細配線構造に対応する拡散バリア層を均一に成膜するとともに、スパッタリフロー法を用いて超微細配線を形成する方法を確立することを目的とした。

3. 研究の方法

(1) バリア層自己形成機構の解明
種々のCu合金とSiO₂の界面反応において以下のことを調査した。① 界面層の組成分布、およびSiO₂中における組成変化。② 界面層、SiO₂の電子エネルギーバンド構造、およびトンネル電子の占有サイトの有無。③ Cu合金、界面層、SiO₂各々の構成元素のイオン化状態、および電界形成の有無。④ 拡散バリア層の形成挙動とバリア性。上記を総合して、界面反応による「組成変化」をきっかけとした、「バンド構造変化」と、それによって可能となる「電子トンネリング」と「電界形成」との相互関係を明らかにし、「電界促進拡散」の観点から、拡散バリア層を自己形成するための必要条件とその機構を明らかにすることとした。

(2) 化学気相成長法による極薄バリア層の形成

上記の研究を通じて優れた性能が明らかになったMnを含有するバリア層を、超微細配線溝に均一な厚さで形成するために、化学気相成長法および原子層堆積法を用いた。原料となる前駆体は酸素を含有しない有機Mn錯体を用いた。基板となる絶縁層としては、TEOS-SiO₂、高密度SiOCH、ポーラスSiOCHを用いた。ポーラスSiOCHにおいては配線溝形成時に発生するダメージとその改質処理を模擬したO₂プラズマ処理、メタンガス処理、ポアシール処理を行い、バリア層の形成挙動と拡散バリア性を調査した。また、拡散バリア性を発現する限界の膜厚を決定した。

(3) スパッタリフロー法による配線の形成
上記で用いた種々のCu合金をスパッタ成膜し、最少配線幅が28nmのパターン基板に対して、成膜温度、成膜速度などの条件を変化し、配線溝への埋め込み性を調査するとともに、埋め込み機構を検討した。

4. 研究成果

(1) バリア層自己形成機構の解明

<電界促進によるバリア層自己形成挙動>

本研究を提案した当初は、半導体業界においてCu-Mn合金とCu-Al合金とが将来の配線材料候補となっており、これらの2合金に特に着目して集中的な研究を実施した。シリコンウェハー上にTEOS-SiO₂を形成した基板を用いて、スパッタ法によりCu-4at.%Mn合金とCu-4at.%Al合金薄膜を蒸着した。この試料を高温の真空中で熱処理をし、界面に形成されたバリア層の厚さを断面TEM像を観察して測定した。その結果、Cu-Mn合金の方がCu-Al合金より厚く成長した。いずれの合金においてもバリア層の成長は時間の対数に比例することが明らかになり、Cabrerera and Mott が提唱した電界促進拡散による成長のモデルと合致する結果が確認できた。電界($\Delta\Phi/X$)の下でのバリア層の厚さ(X)の時間(t)変化を記述する式を整理すると次のようになる。

$$\ln X = \frac{qa}{2k} \frac{\Delta\Phi}{X} \frac{1}{T} + \ln\{\log(t+1)\}$$

この式に従ってプロットすると図1となり、直線のスロープからバリア層両端間での電界強度が導出できる。その値は、Cu-Mn合金が2.92MV/cm、Cu-Al合金が1.01MV/cmであった。この値とバリア層の厚さから、バリア層両端の電位差はそれぞれ1.64V (160 kJ/mol)、0.28V (27 kJ/mol)であることが明らかになった。バルクCu中をMnあるいはAlが熱拡散する場合の活性化エネルギーは、それぞれ204、181 kJ/molである。これらの値を比較すると、Cu-Mn合金における電界促進拡散効果は、高温での熱拡散に匹敵することが明らかになった。

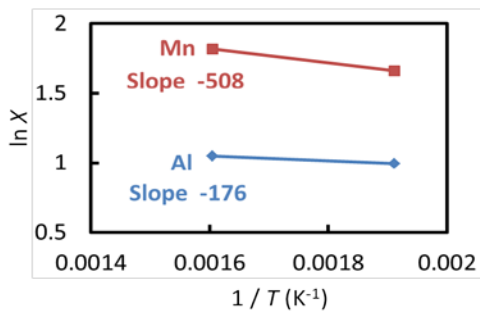


図1 バリア層の成長挙動の温度依存性

<バンド構造および電界、組成の影響>

本研究では、Cu-Mn合金においてX線光電子分光(XPS)を用いて価電子体のエネルギー端を測定するとともに、紫外線光電子分光(UPS)および電子エネルギー損失分光(EELS)を用いたイオン化エネルギーやエネルギーバンドギャップ(E_g)の測定を行った。EELSのプラズモンピークの立ち上がりから求めたバリア層の E_g は3.5eVであり、MnOの $E_g=3.9$ eVとほぼ合致した。XANESおよびXPSを用いた分析結果によれば、バリア層は $MnO+MnSiO_3$ の多層構造を有する組成を有しており、Mnのイオン価数は+2であることが判明し、 E_g の値はこれらの実験結果とも合致する。さらに、バリア層の両端には1.64Vの電位差が存在するため、バリア層の両側のフェルミエネルギーが上下にシフトする。以上をまとめると、バンド構造は図2に示すようになっている。このバンド構造によれば、界面の構造欠陥に起因する少数の界面トラップ準位は存在するであろうが、 SiO_2 層の界面付近にはCu-Mn合金中から継続的に電子を受け入れるエネルギー準位は存在しない。従って、この状態では電子トンネリングを生じる要因が存在しないことになり、電界の形成を説明することができない。

<トンネリング電子の行き先>

この一見矛盾する現象は、TEOS- SiO_2 中に存在する酸素欠損ならびに吸着水分を考慮することで解決する。TEOS- SiO_2 は有機化合物

を原料として形成されるが、陽電子消滅分光によって酸素空孔が多数含まれ、電子の捕獲サイトになることが報告されている。また、TEOS- SiO_2 の表面および内部構造欠陥は水分子を吸着することも報告されている。従って、TEOS- SiO_2 に存在する酸素空孔や吸着水分が、電子を捕獲することができ、Mnの電子がトンネリングするための占有サイトになりうる。一方で、シリコンの熱酸化によって形成される SiO_2 は空孔や欠陥の少ない構造を有することが知られている。実際に、Cu-Mn合金薄膜をTEOS- SiO_2 上に形成した場合は、熱処理後にバリア層が形成されることが断面TEM観察によって確認されたが、熱酸化 SiO_2 上に形成した場合は、バリア層の形成が確認できなかった。

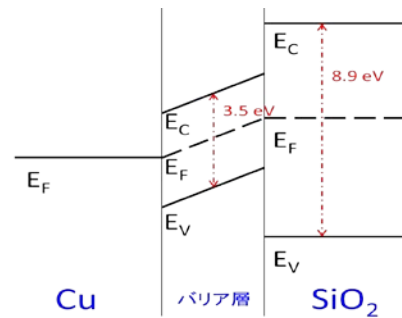


図2 電界を考慮したバンド構造

さらに、吸着水分の影響に関しては、TEOS- SiO_2 基板を昇温脱離ガス分析法(TDS)を用いて、種々の温度における水分子の脱離量を測定し、バリア層の形成挙動と関連づけることで理解できた。TEOS- SiO_2 の吸着水分には構造と吸着サイトに依存して、脱離のしやすさの順に物理吸着水の α 、化学吸着水の β 、 γ の3種類がある。TDSの脱離ピークから、それぞれの脱離開始温度は、 α が約150°C、 β が300°C、 γ が500°Cであった。換言すれば、受け入れままの基板は全種類の吸着水分が含まれており、300°Cで加熱後には γ の吸着水、500°Cで加熱後には吸着水分が存在しない基板とすることができた。これら加熱有・無の3種類の SiO_2 基板上にCu-Mn合金を成膜してバリア層形成のための熱処理を行い、バリア層の厚さを測定した結果を図3に示す。

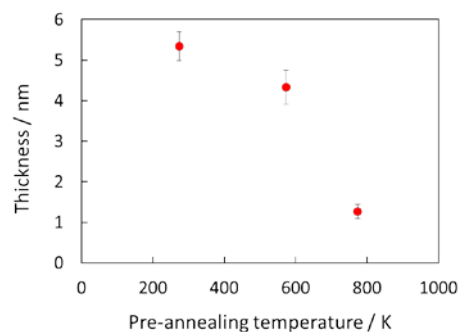


図3 基板の前熱処理温度とバリア層厚さの関係

吸着水の減少に従ってバリア層の膜厚が 5.3 nm、4.3 nm、1.3 nm と減少した。特に 500°C 熱処理の結果は、吸着水分の影響の無い、酸素空孔や構造欠陥に起因するバリア層の膜厚であると言える。これらの結果より、トンネリング電子の行き先は TEOS-SiO₂ の吸着水分、酸素空孔および構造欠陥であり、これらトンネリング電子の占有サイトの多少に依存してバリア層の膜厚が決まることが明らかになった。

<バリア層形成機構>

以上の結果より、バリア層の自己形成機構は図 4 で示すように要約される。Cu-Mn 合金中において Cu よりイオン化エネルギーの小さい Mn に付随する電子が界面を通過して SiO₂ の不純物や欠陥に捕獲される。その結果、界面の両端に MV/cm オーダーの電界が形成される。この電界によって Mn イオンは熱拡散の活性化エネルギーと同等のエネルギーを電界から受け、バリア層が成長する。但し、バリア層の成長に伴って電界強度は指数関数的に減少するため、数 nm 以上には成長しないことが利点であり、不必要に厚いバリア層となることはない。

(2) 化学気相成長法による極薄バリア層の形成

原料となる有機金属錯体の熱分解機構を第一原理計算によって調査した。まず、錯体分子の安定構造をした後に、それぞれの金属元素および配位子間の結合エネルギーを計算した。得られた値 (3.8 eV) を成膜実験より求めた活性化エネルギー (3 eV) と比較したところ、良い一致を得た。また、計算によれば熱分解は二つの五員環に挟まれた金属元素が乖離することによって生じることが明らかになり、この乖離した金属元素が基板上に成膜されることが明らかになった。

一方で熱分解温度以下においても基板の吸着水分と反応することによって金属元素の乖離が生じ、基板上に反応層を形成することが判明した。反応挙動の温度・時間依存性を調査したところ、Cu-Mn 合金/SiO₂ における自己形成バリア層と同様の対数則に従うことが見出され、化学気相成長法によっても電界促進拡散機構によって反応層が成長することが明らかになった。得られた膜を界面層として、Cu/界面層/SiO₂/Si の積層サンプルを作製して高温長時間保持および高温・高電界保持を行い、良好な拡散バリア性を有することを確認した。

次に拡散バリア層の形成位置を調べた。その結果を図 4 に示す。図において y 軸=0 は SiO₂ 表面位置に対応し、y<0 は SiO₂ 内部、y>0 は Cu 配線部に対応する。界面層の厚さは成膜直後と熱処理後で有意差はなく、約 2nm である。また、バリア層の殆どの部分が SiO₂ 内部に侵入しており、Cu 配線部分は 0.1~0.3nm である。このことは、従来の Ta/TaN バリア層のように配線の外周領域を占有する

ことがないため、バリア層による配線実効抵抗上昇の問題を避けることができるという利点がある。

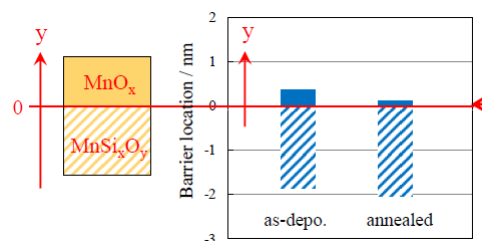


図 4 バリア層の形成位置

化学気相成長によるバリア層は、絶縁層基板の吸着水分の影響を受けて変化するという欠点があるため、膜厚のより良い制御を目指して原子層堆積法による成膜を実施した。また、得られた膜の拡散バリア性を I-V、C-V 測定によって調査した。その結果を図 5 に示す。図の横軸はバリア層厚さであり、縦軸は C-V 測定によって得られるフラットバンド (V_{fb}) シフト量を示している。この図から、厚さが 1nm 以上であれば $V_{fb}=0$ であり、1nm がバリア層として機能する限界厚さとなることが判明した。

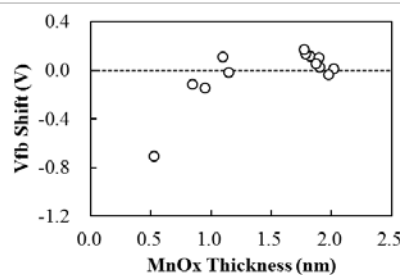


図 5 C-V 測定による V_{fb} シフト量とバリア層厚さの関係

(3) スパッタリフロー法による配線の形成
配線溝に Cu を埋め込む方法として、通常は電界メッキ法が用いられるが、線幅の減少に伴って埋め込みが困難となる。一般にスパッタ法を用いる場合は溝上部に優先的に成膜されて溝が閉じられるため、さらに困難となる。本研究では、基板加熱をしながら特定の条件でスパッタを行うこと (スパッタリフロー法) により、微細配線の埋め込みが可能であることを見出した。図 6 に基板温度を 350°C として Cu-Mn 合金を成膜した場合の一例を示す。28nm の配線溝に良好に埋め込まれている。Cu, Cu-Al, Cu-Ti, Cu-Mn を試行したところ Cu-Mn 合金の埋め込み性が最も優れていた。その原因は Mn が界面で反応層を形成することで絶縁層との濡れ性が向上し、毛管現象と同様の機構によって配線溝が埋まるからである。この原理に基づいて定式化し、埋め込み距離が時間の 1/2 乗に比例することを見出した。この傾向は実験結果と良く一致することが明らかになった。

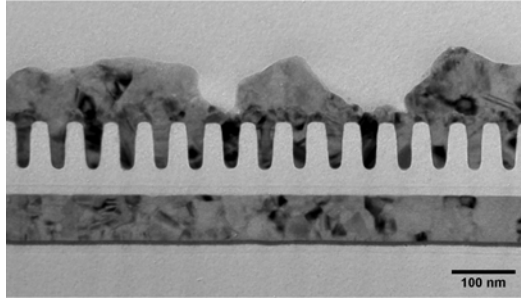


図6 スパッタリフロー法によって埋め込まれた28nm幅の配線溝

5. 主な発表論文等

〔雑誌論文〕(計20件)

- ① “Diffusion barrier property of MnSixOy layer formed by chemical vapor deposition for Cu advanced interconnect application”, M. P. Nguyen, Y. Sutou and J. Koike, Thin Solid Films 580, 56-60 (2015), 査読有, DOI: 10.1016/j.tsf.2015.03.007
- ② “Reflow behavior of Cu-Mn in LSI line patterns”, T. Saito, D. Ando, Y. Sutou, and J. Koike, Japanese Journal of Applied Physics, 53, 05GA09-1-3 (2014), 査読有, DOI: 10.7567/JJAP.53.05GA09
- ③ “Structural characterization of a manganese oxide barrier layer formed by chemical vapor deposition for advanced interconnects application on SiOC dielectric substrates” N.M. Phuong, Y. Sutou, and J. Koike, Journal of Physical Chemistry C117, 160-164 (2013), 査読有, DOI: 10.1021/jp303241c
- ④ “Effect of adsorbed moisture in SiO₂ substrates on the formation of a Mn oxide layer by chemical vapor” N.M. Phuong, K. Neishi, Y. Sutou and J. Koike, Journal of Physical Chemistry 115, 16731-16736 (2011), 査読有 DOI: 10.1021/jp201299w

〔学会発表〕(計28件)

- ① 「7nmノード以降の未踏領域における多層配線のあり方」小池淳一、Semicon Japan, 東京, 東京ビッグサイト, 2014年12月4日(招待講演)
- ② “What can we do about barrier layer

scaling to 5 nm technology node” J. Koike, Symposia on VLSI technology and circuits, Honolulu, USA, 2014年6月11日(Invited)

- ③ “Development of a diffusion barrier layer for advanced technology node of Silicon LSI”, J. Koike, The Korean Conference on Semiconductors, Seoul, Korea, 2012年2月16日(招待講演)

〔図書〕(計0件)

〔産業財産権〕

○出願状況(計15件)

名称: Thin film transistor
 発明者: 小池淳一、尹弼相、川上英昭
 権利者: 先端配線材料研究所
 種類: 特許
 番号: US13/732, 719
 出願年月日: 平成25年5月1日
 国内外の別: 国外

名称: Cu interconnect structure, semiconductor device, and method for forming copper interconnection structure
 発明者: 小池淳一、柴富昭洋
 権利者: 東北大学、先端配線材料研究所
 種類: 特許
 番号: US12/803, 377
 出願年月日: 平成22年6月24日
 国内外の別: 国外

○取得状況(計0件)

〔その他〕

ホームページ等

6. 研究組織

(1) 研究代表者

小池 淳一 (KOIKE, Junichi)
 東北大学・未来科学技術共同研究センター・教授
 研究者番号: 10261588

(2) 連携研究者

須藤 祐司 (SUTOU, Yuji)
 東北大学・大学院工学研究科・准教授
 研究者番号: 80375196

根石 浩司 (NEISHI, Koji)
 東北大学・大学院工学研究科・助教
 研究者番号: 00404020

安藤 大輔 (ANDO, Daisuke)
 東北大学・大学院工学研究科・助教
 研究者番号: 50615820