

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成25年 4月 29日現在

機関番号：22604

研究種目：基盤研究（B）

研究期間：2010～2012

課題番号：22360121

研究課題名（和文） 受動部品の精密損失評価に立脚した高電力密度インバータ設計技術の開発

研究課題名（英文） A study on design method of high-power-density inverters based on accurate loss evaluation of passive components.

研究代表者

清水 敏久（SHIMIZU TOSHIHISA）

首都大学東京・理工学研究科・教授

研究者番号：30254155

研究成果の概要（和文）：

高電力密度インバータの設計技術の確立に有益な以下の項目について研究を行い、当初の目標を達成した。

（1）単相PWMインバータおよび三相PWMインバータに使用するACフィルタインダクタ損失について、損失計算技術および評価技術を開発し、その有効性を実験により検証した。また、この成果を利用して、インダクタの最適設計技術を開発した。

（2）インバータ回路を実装する配線基板に内在する寄生インダクタンスと寄生キャパシタンスの高精度な計測技術を開発し、その有効性を実験により検証した。

（3）ロスマップ法とその改良、IL A法とTDR法の開発を行い、回路部品の精密な損失評価に基づいて高電力密度変換器の基盤技術を発展させた。今後の課題は、ギャップ付きインダクタの精密な鉄損計算、磁界解析を援用した鉄損計算法への展開である。

研究成果の概要（英文）：

In this study, novel and advanced technologies those are valuable on the increase of power density of the inverters are developed. Technical achievements on this study is as follows,

(1) Accurate loss calculation method and loss measuring method of the AC filter inductors used in both of the single-phase and three-phase PWM inverters. Based on the above method, optimum design method of the ac filter inductors is developed.

(2) Accurate measuring method of both the parasitic inductors and parasitic capacitors those are lying on the printed circuit board of the inverter is developed. Effectiveness of the proposed methods is verified through the experiments.

(3) Advancement of the fundamental technology which is useful for increasing the power density of the inverters has been provided. Further development which relates to the development of loss calculation method on the gapped-core material and simulation method of magnetic flux distribution will be our future works.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010年度	6,100,000	1,830,000	7,930,000
2011年度	4,600,000	1,380,000	5,980,000
2012年度	3,300,000	990,000	4,290,000
総計	14,000,000	4,200,000	18,200,000

研究分野：工学

科研費の分科・細目：電気電子工学／電力工学・電力変換・電気機器

キーワード：パワーエレクトロニクス

1. 研究開始当初の背景

化石燃料の需給不安定化と地球環境保全の課題が一層の深刻さを増すなかで、「自然エネルギーの開発と活用」および「電気エネルギーの効率的運用」により、エネルギー利用効率の大幅な改善が求められている（資源エネルギー庁「新・国家エネルギー戦略」）。なかでも、半導体電力変換器（以下、「インバータ」と略す）は、電気エネルギーを様々な用途で高効率に利用する重要基盤技術であり、欧米ではEnabling Technology(可能化技術)として広く認識されている。我国でも産業機器はもとより、家電製品やハイブリッド自動車など多様な装置に応用されるに至ったが、更なる小形化、高効率化、低価格が強く求められている。

インバータ等の小型化・高効率化を示す「電力密度」（定格電力／装置容積 $[W/cm^3]$ ）は有益な性能指標として世界的に認識されている。図1は各種インバータ装置等の電力密度の推移である。2020年には $50W/cm^3$ に到達することが期待されてきたが、近年はその実現を阻む問題点が指摘され始めている。

研究代表者らは、SiCなどの次世代パワー半導体を活用した高電力密度化技術の研究を行ってきた。その結果、図2に示す従来の「個別部品の集合体」を、図3のように「薄平面形状の高集積化構造」とすることにより、放熱面積を確保しつつ電力密度を向上できることを示した（科研費 基盤研究B(H19-20)）。その背景には、SiC半導体のスイッチング特性改善だけに依存せず、半導体の実装状態を踏まえた損失計算手法「限界損失モデル」、インダクタの鉄損瞬時値の計測法「動的マイナーループ損失計測法」と、その新しい損失特性図「ロスマップ」などの独創的手法を考案したことにある。しかし、更なる高電力密度化と低価格化には、インダクタやキャパシタに加えて主回路配線基板やノイズフィルタを含む受動部品の損失特性の更に精密なモデリングに基づいた部品の最適適用技術、および変換装置の変調制御を含む統合設計技術の確立が必須であるという結論に至った。

2. 研究の目的

本研究の目的は、上記の背景に基づいて、(1)

インダクタとキャパシタの瞬時損失の更なる精密計測技術と新たな損失関数を導出するとともに、(2)SiC半導体の低損失動作に強い影響を与える、主回路配線基板内の寄生インダクタンスと浮遊静電容量の厳密モデル抽出法を開発し、(3)これらの要素技術を連成解析と統合設計に反映することで、高電力密度化の限界突破に資することである。

3. 研究の方法

本研究では、受動部品の精密な特性評価とこれに基づいた統合設計技術を実現するために、下記の課題を設定し、各分担者が連携して効率的に研究を行う。

課題1：インダクタ瞬時鉄損の高精度計測技術の開発と新しい瞬時鉄損関数の導出

(1-1)瞬時鉄損の高精度計測：電力密度の向上には、PWMスイッチング周波数の高周波化（現在20kHzから500kHzに上昇）と超低損失磁性体の適用が進展する。ところが精密な鉄損計測が困難となるので、瞬時鉄損の高精度測定技術の開発が必須となる。高精度測定の要は磁界強度と磁束密度の両検出系の振幅・位相誤差の極小化である。従来の研究で位相誤差を0.5度まで低減したことで、ダスト系やアモルファス系磁性体の瞬時鉄損を誤差10%程度で計測できるようになった。しかし、500kHz級スイッチングと低損失フェライトでは十分な計測精度が得られない。そこで、新たな誤差補正法を開発して、位相誤差(0.05度)、振幅誤差(1%)まで低減して、瞬時鉄損の計測精度を飛躍的に向上させる。

(1-2)瞬時鉄損関数の導出：鉄損計算にはスタインメッツ方程式やSullivan方程式が有効であるが、実計測に基づく高精度なパラメータフィッティングが不可欠である。また、直流バイアス磁界が重畳された場合には、瞬時鉄損の計算誤差が増大することを既に確認している。そこで、上記(1-1)に基づく高精度パラメータフィッティングに加えて、申請者らが開発した瞬時鉄損特性図（ロスマップ）に基づいた新たな補正項を導入することにより、直流重畳状態でも有効な一般性の高い瞬時鉄損関数を開発する。開発する関数は課題4の連成解析と統合設計の一層の高精度化と高速化に大きく貢献する。

課題2：回路配線基板の精密モデルの計測法の開発

電力密度を向上するためには、主回路部品をプリント基板上に高密度に実装する必要がある。また、パワー半導体のスイッチング損失の低減には、基板上配線の寄生インダクタンスとキャパシタンスの正確な把握が不可欠である。基板各部の寄生成分は、最近の電磁界解析ソフトウェアで概ね計算出来るが、実際に製作した配線基板が計算通りであるかを精密に確認できないことが深刻な問題となっている。本研究では、TDR法（時間領域反射電力法）を用いて、実際の配線基板上に分布する寄生成分の配置とその数値を精密に計測する手法を開発する。TDR法は通信用高周波電子回路では一般的であるが、電力配線回路のような低インピーダンス回路での計測例は申請者の研究実績[研究業績(6)(7)]以外では少なく、先駆的な研究である。

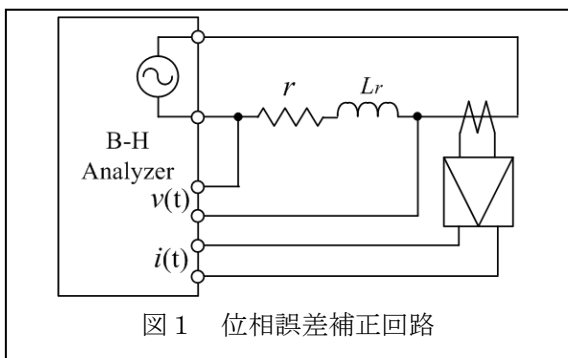
課題3：連成解析・統合設計ソフトウェアへの展開

インバータの高電力密度化には、回路動作、損失、放熱、EMI、変調制御の統合設計が必須であることを申請者らは既に立証している[研究成果(9)(18)(22)(33)]。現在発売される連成解析ソフトに本研究成果を直接的に反映させるのは難しいが、この分野の世界的権威のスイス連邦工科大学 Kolar 教授から、申請者のこれまでの研究成果が高く評価され、共同研究の申し出を受けている。そこで、大学間共同研究契約を締結し、Kolar らが開発した連成解析・統合設計ソフトウェア「Gekko」に研究成果を搭載してその有用性を検証する。

4. 研究成果

4-1 研究課題1「インダクタ瞬時鉄損の高精度計測技術の開発と新しい瞬時鉄損関数の導出」の成果

高周波帯域における鉄損計測精度の向上策として、図1に示す無誘導シャント抵抗を用いた電流と電圧の検出の相互位相誤差補正方法を開発した。



この方式を用いることにより図2に示すように相対位相誤差を0.1度以内に低減できた。

さらに、鉄損の周波数特性についても検討を行った結果、図3に示すように、磁界バイアス、磁束密度リップル、および周波数に対する鉄損の依存性を記述できる3次元ロスマップを開発した。

本成果は研究論文(1)、学会発表(4)として公表した。

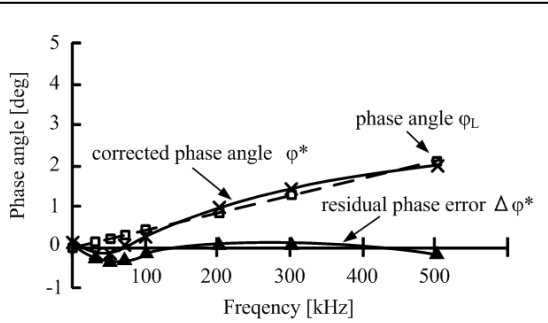


図2 位相誤差補正結果

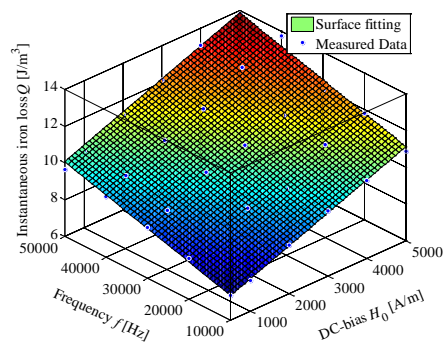
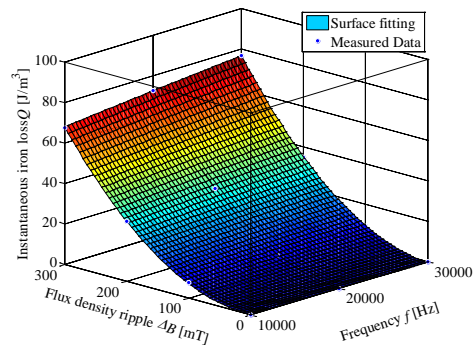
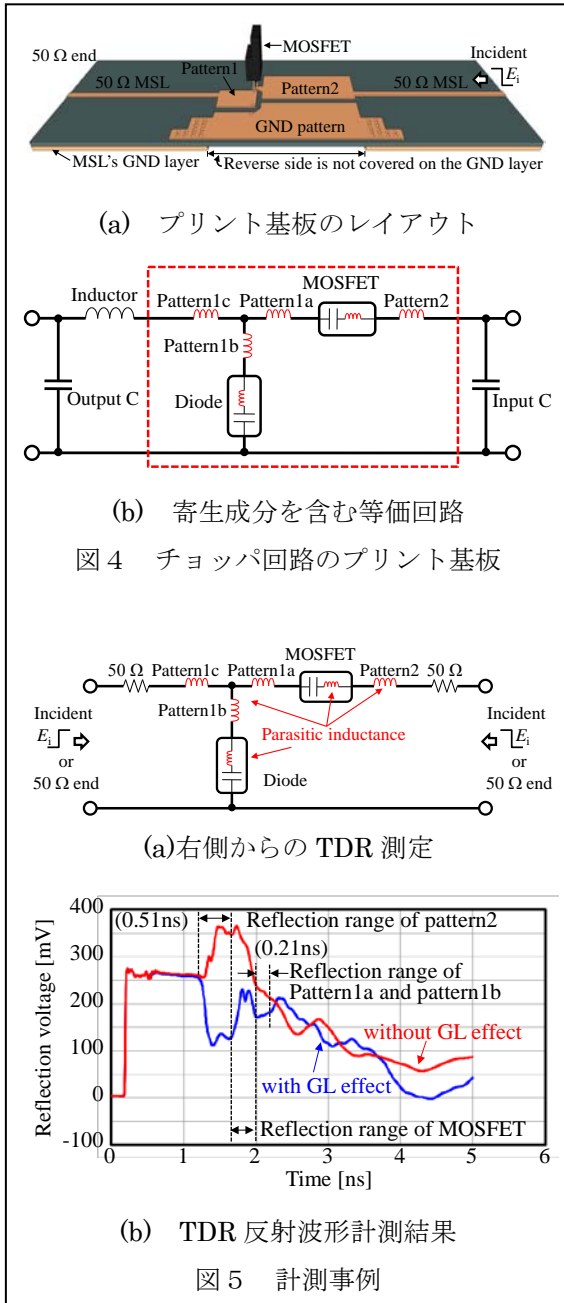


図3 新しい3次元ロスマップ

4-2 研究課題2「回路配線基板の精密モデルの計測法の開発」の成果

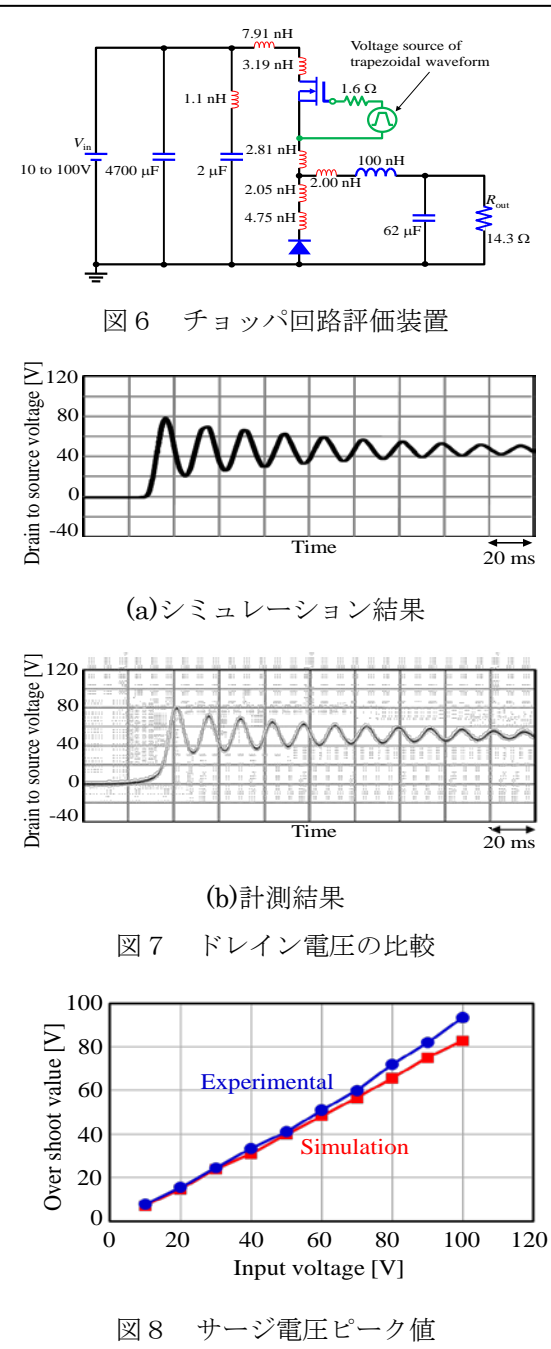
本研究ではTDR法を応用して、インバータなどの主回路配線基板上に内在する寄生インダクタンスや浮遊キャパシタンスを、プリ

ント基板を分解せずに、その外部端子面から計測する手法を開発した。その代表例は、図4(a)はチョップパ回路のプリント基板の配線パターンで、図4(b)は配線基板に寄生するインダクタンス成分である。その一例を図5に示す。図5(a)に示すように回路基板の片側から TDR 信号を注入したときの反射電圧の TDR 観測波形は図5(b)のようになる。この反射波形の上昇分を積分することにより寄生インダクタンス値を計測す



ることに成功した (図5(c))。さらに、これらの値を用いて図6に示す実際のチョップパ回路のスイッチング波形について、抽出した寄生成分を用いた回路シミュレーション波形と実測波形との比較を行った。図7に示すスイッチングデバイス (パワ

ーMOSFET) のドレイン電圧波形のシミュレーションと計測値は非常に良く一致している。また、図8に示す直流電圧に対するサージ電圧ピーク値においてもシミュレーション値と実測値は非常に良く一致している。以上から、主回路プリント基板上に寄生するインダクタンス成分を非常に高精度に計測出来ることが確認された。この成果は、高電力密度に使用する主回路プリント基板を精度良く設計評価出来る道を開いたものとする。本成果は研究論文(1),(2)、学会発表(1),(2),(15),(16)として公表した。



4-3 研究課題3「連成解析・統合設計ソフトウェアへの展開」の成果

インダクタの鉄損の計算手法に回路シミュレーションと連成して、単相PWMインバータおよび三相PWMインバータに使用するACフィルタインダクタの瞬時鉄損の計算手法を開発し、既に開発している瞬時鉄損計測装置（ILA）による実測結果との比較を行った。その結果、単相PWMインバータでは計算結果と実験結果とは良く一致することが確認された。一方、三相PWMインバータについては、計算結果と計測結果の間に若干の誤差が生じることが判明した。その原因を究明した結果、従来の拡張スタインメツ方程式はもとより、従来のロスマップ法で定義した磁束密度リップルでは正確な鉄損算定が行えないことを明らかにした。さらに磁束密度変動の平均周波数の概念を用いた新たな補正法を用いることにより、高精度は鉄損計算を実現した。本成果は研究論文(3)、学会発表(3),(5)-(14),(17)-(20)として公表した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計4件)

- (1) 有賀善之介, 和田圭二, 清水敏久, “TDRによるMOSFET電圧依存性キャパシタンス測定法”, 電学論D, Vol. 131, No. 5, pp. 747-753, 2011.
- (2) Z. Ariga, K. Wada, and T. Shimizu, “TDR Measurement Method for Voltage-Dependent Capacitance of Power Devices and Components,” *IEEE Trans. Power Electron.*, Vol. 27, No. 7, pp. 3444-3451, 2012.
- (3) 安東正登, 和田圭二, “ブスバー配線の寄生インダクタンスを考慮した配線構造設計”, 電気学会論文誌D, Vol. 132, No. 4, pp. 510-517, 2012.
- (4) 清水敏久, 嘉数圭右, 高野耕至, 石井仁, “高精度鉄損計測装置を用いたロスマップ鉄損計算法の検証”, 電気学会論文誌D, Vol. 133, No. 1, pp. 84-93, 2013.

[学会発表] (計20件)

- (1) S. Hashino, T. Shimizu, “Separation Measurement of parasitic Impedance on a Power Electronics Circuit Board using TDR,” ECCE2010, pp. 2700-2705, 2010.
- (2) S. Hashino, T. Shimizu, “Characterization of Parasitic Impedance in a Power Electronics Circuit Board using TDR,” IPEC2010, pp. 900-9005, 2010.
- (3) 神田賢志, 清水敏久, 「薄平面形PWMインバータの試作」H22年電気学会産業応用部門

大会, Y-23, 2010

- (4) 嘉数圭右, 清水敏久, 高野耕至, 石井仁, 「鉄損測定における位相補正に関する考察」H22年電気学会産業応用部門大会, Y-61, 2010
- (5) T. Shimizu, K. Kakazu, H. Matsumori, K. Takano, H. Ishii, “Iron Loss Evaluation of Filter Inductor used in PWM Inverters”, *IEEE ECCE*, PHOENIX, pp. 606-613, 2011.
- (6) T. Shimizu, K. Kakazu, K. Takano, H. Ishii, “Loss evaluation of AC filter inductor core on a PWM Converter”, *IEEE Asia 8th IEPE*, The Shilla Jeju, Korea, pp. 1047-1052, 2011.
- (7) 松盛裕明, 清水敏久, 高野耕治, 石井仁, “三相インバータにおけるACフィルタインダクタ鉄損の考察”, 平成24年電気学会全国大会, 第4分冊, pp. 130-131, 2012.
- (8) 外山佳祐, 清水敏久, “フォワード型系統連系インバータの出力フィルタ構成法に関する考察”, 平成24年電気学会全国大会, 第4分冊, pp. 160. 2012.
- (9) 松盛裕明, 森谷明弘, 清水敏久, 高野耕至, 石井仁, “単相および三相PWMインバータにおけるACフィルタ鉄損の考察”, 平成23年電気学会産業応用部門大会, Y-20, 2011.
- (10) 松盛裕明, 清水敏久, 高野耕至, 石井仁, “単相および三相PWMインバータのACフィルタインダクタ鉄損の考察”, 電気学会半導体電力変換・モータドライブ合同研究会, SPC-11-185, MD-11-046, pp. 1-6, 2011.
- (11) H. Matsumori, T. Shimizu, K. Takano, and H. Ishii, “Comparison between single phase and three phase of PWM inverters in Iron Loss measurement,” *IEEE EPE-PEMC.*, DS1d. 3-1- DS1d. 3-8, 2012.
- (12) H. Matsumori, T. Shimizu, K. Takano, and H. Ishii, “Iron loss calculation of AC filter inductor for three-phase PWM inverters,” *IEEE ECCE.*, pp. 3271-3279, 2012.
- (13) H. Matsumori, T. Shimizu, K. Takano, and H. Ishii, “Iron loss calculation of AC filter inductor for three-phase PWM inverters,” *TJSPC*, 2012.
- (14) 松盛裕明, 清水敏久, 高野耕治, 石井仁, “三相インバータにおけるACフィルタインダクタ鉄損の考察”, 平成24年電気学会全国大会, 第4分冊, pp. 130-131, 2012.
- (15) 安東正登, 和田圭二, 清水敏久, “高速スイッチング時における過電圧を考慮した配線構造設計”, 平成24年電気学会全国大会, 第4分冊, pp. 123-124, 2012.
- (16) 日野晃裕, 和田圭二, “ブスバー配線インダクタンスの高速解析法”, 平成24年電気学会全国大会, 第4分冊, p. 129, 2012.

(17) 松盛裕明, 森谷明弘, 清水敏久, 高野耕治, 石井仁, “PWMインバータにおけるACフィルタインダクタ鉄損評価”, 平成 25 年電気学会全国大会, 第 4 分冊, pp. 148-149, 2013.

(18) 松盛裕明, 清水敏久, 高野耕至, 石井仁, “三相PWMインバータ用ACフィルタインダクタ鉄損の算定”, 電気学会半導体電力変換・モータドライブ合同研究会, SPC-12-89, MD-12-27, pp. 57-62, 2012.

(19) 江守教人, 清水敏久, 備前良雄, “銅損と鉄損に着目したインダクタの最適設計に関する考察”, 電気学会電子デバイス・半導体電力変換合同研究会, EDD-12-058, SPC-12-131, pp. 83-88, 2012.

(20) 松盛裕明, 清水敏久, 高野耕至, 石井仁, “単相PWMインバータ用ACフィルタインダクタ鉄損の算定”, 電気学会半導体電力変換研究会, SPC-13-027, 2013.

[その他]

ホームページ等

6. 研究組織

(1) 研究代表者

清水 敏久 (SHIMIZU TOSHIHISA)

研究者番号 : 30254155

(2) 研究分担者

和田圭二 (WADA KEIJI)

研究者番号 : 00326018

(3) 連携研究者

なし