

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 25 年 4 月 23 日現在

機関番号：12612

研究種目：基盤研究（C）

研究期間：2010～2012

課題番号：22500042

研究課題名（和文） 並列問題の通信特性を有効活用する光ネットワークオンチップの網構成と通信方式

研究課題名（英文） Network architecture and communication of a photonic network-on-chip with fully utilizing inherent parallelism in applications

研究代表者

吉永 努（YOSHINAGA TSUTOMU）

電気通信大学・大学院情報システム学研究科・教授

研究者番号：60210738

研究成果の概要（和文）： 次世代メニーコアプロセッサのための光ネットワークオンチップ（NoC）として、静的及び動的波長割り当てを併用する網構成と通信方式を提案，評価した．提案する NoC は，細粒度メッセージを静的波長割り当てによって，また粗粒度メッセージを動的波長割り当てによって通信することに特徴を有する．実験の結果，提案する NoC は先行研究で提案した電気 光ハイブリッド NoC と比べて，電力当りの通信性能を向上させることを確認した．

研究成果の概要（英文）： We proposed a photonic network-on-chip (NoC) which utilizes both static and dynamic wavelength allocation mechanisms. Proposed NoC communicates fine-grained and coarse-grained messages by the static and dynamic wavelength allocations, respectively. Our experiments show that the proposed NoC improves communication performance per energy consumption compared to previously proposed electronic-photonic hybrid NoCs.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2010年度	1,700,000	510,000	2,300,000
2011年度	900,000	270,000	1,170,000
2012年度	800,000	240,000	1,040,000
年度			
年度			
総計	3,400,000	1,020,000	4,420,000

研究分野：総合領域

科研費の分科・細目：情報学・計算機システム・ネットワーク

キーワード：ネットワークオンチップ，光通信

1. 研究開始当初の背景

近年のプロセッサは，チップ上に搭載するコア数を増やすことによって高性能化要求に答えている．現在主流の高性能プロセッサチップのコア数は2～12程度であるが，研究レベ

ルでは80コアを集積するものも発表されている．今後，コア数は数十～数百へ増加すると予想され，それらメニーコアに関する計算機アーキテクチャ研究が注目されている．

メニーコアプロセッサでアプリケーション

の高性能化を達成するためには、コア間を相互接続するネットワークの高性能化が必須である。このチップ上のネットワークをNoC と略記する。近年NoC に関する研究が活発化している。現在、電気配線を用いたNoC に対する研究が主流であるが、2010 年代後半のNoC に要求される通信性能、価格、消費電力は高コストとなり適さないことが指摘されている（日経マイクロデバイス2009.6）。代替NoC として、光通信を用いることが有望である。

2. 研究の目的

本研究の目的は、次世代メニーコアチップに適する光ネットワークオンチップ（NoC）の構成と通信技術を確立することである。それにより、高性能計算機システム・ネットワーク技術の発展に貢献する。

計算機システム研究分野において、NoC の高性能化は今日極めて重要である。研究期間内に、256コア程度までのメニーコアチップに最適なネットワークトポロジー（ネットワークの幾何学形状）と通信方式を実験的に明らかにする。

3. 研究の方法

本研究は、代表者の吉永と代表者が指導する大学院生3名によって実施した。以下に、具体的な研究方法を列挙する。

(1) 光NoCアーキテクチャの設計

はじめに、対象とする8~256 コアを相互接続する光NoC に有望なトポロジーを選定する。次に、そのネットワーク・トポロジーで光NoCを構成するための光ルータを設計する。

(2) 光 NoC 通信仕様の設計

上記(1)で設計した光 NoC で通信するためのメッセージの波長割り当て方式を詳細

設計する。

(3) 並列問題の通信最適化

並列問題でよく用いられるMPI(Message Passing Interface)レベルの通信を光NoC で最適化するための通信モデルと光NoC への要求仕様を決定する。

(4) シミュレータの作成・総合評価

光NoCの設計に基づいて、評価用のネットワークシミュレータを作成する。シミュレータは、ランダム通信、種々の定型通信パターンに対応し、通信遅延、通信バンド幅、消費電力を計測できるものとする。

次に、作成したシミュレータを用いて総合評価を行い、従来の電気NoC に対する光NoC の優位性を通信性能と消費電力の観点から明らかにする。

4. 研究成果

(1) 光 NoC アーキテクチャ

図 1 に示す 3 つのリング型導波路（Waveguide）を持つ光 NoC を提案する。図 1 は、8 ノード構成（N0~N7）の場合を示す。3 つの導波路は、それぞれ光波長分割多重方式を採用する。導波路 1 と調停用導波路の波長数はノード数と同数とし、これらを組み合わせて各波長をそれぞれ別個の通信先ノード（Destination）に静的割り当てた通信を実現する。導波路 2 は、比較的大きなメッセージ通信に用いる通信路で、送受信ノードペアからの動的な要求に応じて使用する。

(2) 導波路 1 を用いた静的通信

図 2 に、導波路 1 を用いる静的通信のパイプライン手順を示す。図 2 に示す通り、静的通信は 6 段パイプラインで実現する。このパイプライン手順を、図 1 で N1 から N7 に通信する例で説明する。初めに、通信元の N1 のネットワーク・インタフェース（I/F）がメ

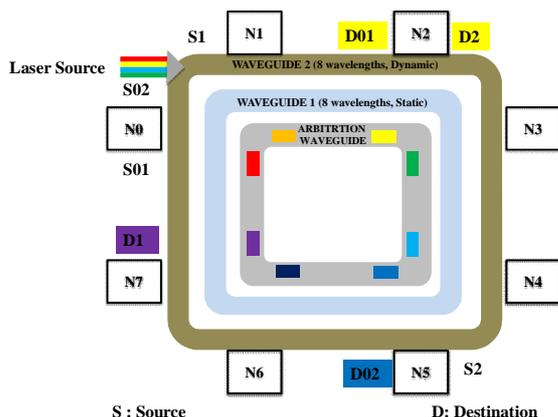
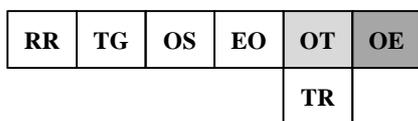


図 1 . 提案する光 NoC アーキテクチャ



- RR: Read Request**
- TG: Token Grant**
- OS: Optical Switching Setting**
- EO: Electrical to Optical Conversion**
- OE: Optical to Electrical Conversion**
- TR: Token Release**
- OT: Optical Traversal**

図 2 . 静的通信パイプライン

メッセージの出力要求を検知する (RR) . N1 のネットワーク I/F は、メッセージヘッダから宛先を読み、N7 宛てであることを知る . すると、N1 は N7 への通信権を得るために、調停用導波路を巡回する N7 のトークンを獲得する (TG) . 導波路 1 には N7 宛てメッセージが使用すべき波長が静的に割り当てられているので、N1 はその波長を使用する光スイッチの設定を行う (OS) . メッセージ送信準備が完了した N1 は、出力メッセージを電気 光信号変換する (EO) . 出力メッセージは N7 宛て波長に変調されて通信され (OT) , 上記 TG で獲得していたトークンを解放する (TR) . N7 では、受信した光信号を電気信号に変換して受信を完了する (OE) .

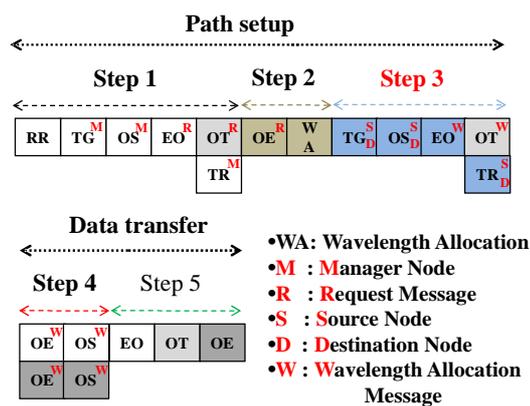


図 3 . 動的通信のパイプライン

(3) 導波路 2 を用いた動的通信

図 3 に、導波路 2 を用いる動的通信パイプライン手順を示す . 動的通信パイプライン手順を、図 1 で N5 から N2 に通信する例で説明する . 全体の手順は 5 つのステップからなり、ステップ 1 では図 2 の静的通信パイプラインと同様の手順で通信元ノード N5 が管理ノードである N0 に動的通信路の要求を行う . この供給メッセージを受信した N0 は、ステップ 2 で N5 から N2 への動的通信路の割り当てを実行する (WA) . N0 は、動的通信路割り当てが完了すると、ステップ 3 において送受信ノードペアである N5 と N2 双方のトークンを獲得し (TG) , 静的通信によって双方に動的通信路確保を通知する (ステップ 3 の OT) . ステップ 4 において、動的通信路確保通知を受信 (OE) した N5 と N2 は、それぞれ確保した動的通信路を使用するための光スイッチ設定 (OS) を行い、ステップ 5 において動的通信を行う .

(4) 実験結果

図 4 と図 5 に、ネットワークシミュレータによって評価した提案する光 NoC (FORNoC と表記) の通信遅延とバンド幅を示す . シミ

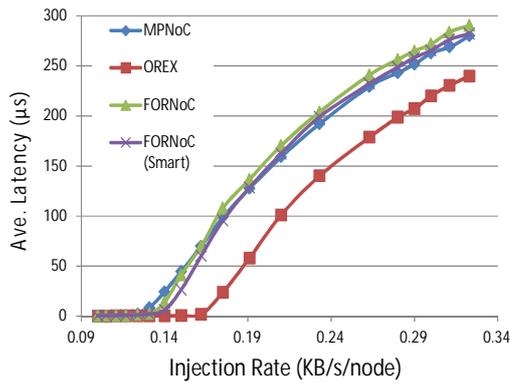


図 4 . 通信遅延時間

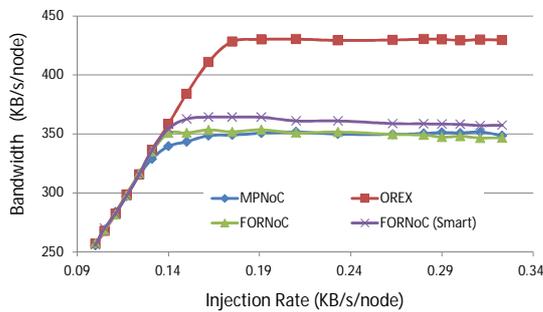


図 5 . 通信バンド幅

シミュレーションに用いたメッセージサイズは、20 バイトと 400 バイトの 2 種類混在のランダムトラフィックである。FORNoC については、単純に 20 バイトメッセージを静的通信、400 バイトメッセージを動的通信とした場合と、管理ノードに動的通信要求が 35 個以上待っている場合は 400 バイトメッセージも静的通信で実行する場合(図中、Smart と表記)の 2 種類を評価した。また、比較のため先行研究で示されたメッシュ型 NoC (MPNoC と表記)とリング型 NoC (OREX と表記)についても示す。また、FORNoC と他 2 つの NoC との主な通信手順の違いは光通信路の設定手順にあり、それ以降の光通信自体はほぼ同様な手順、エネルギー消費となるため、図 6 に光通信路設定と調停に要する消費エネルギーの違いを示す。その他の主なシミュレーション条件は以下の通りである。

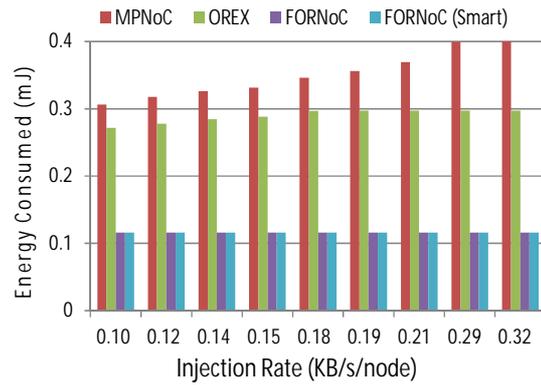


図 6 . 通信路設定と調停のエネルギー

- ノード数：64
- クロック周波数：5GHz
- 光変調速度：10Gbps

(4) 考察

図 4 と図 5 から、FORNoC は MPNoC と同程度の通信遅延とバンド幅を示すことがわかる。ただし、図からわかるように MPNoC の光通信路設定と調停には大きなエネルギーを消費する。また、OREX は最も低遅延、高バンド幅の通信性能を示すが、MPNoC 同様に消費エネルギーは比較的大きい。これは、NPNNoC と OREX が電気ネットワークを介して光通信路設定と調停を行うことに起因する。

一方、FORNoC はトークンベースの調停機構を光ネットワークで実現することにより、より低エネルギーで光通信路設定を行える。OREX に比べると FORNoC の通信性能はやや劣るものの、調停に必要なエネルギーは 1/2 以下である。

さらに、FORNoC の Smart アルゴリズムを用いた光通信路選択手法は、消費エネルギーを増加させることなく通信バンド幅の向上に寄与することがわかる。

5 . 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計 1件)

Cisse Ahmadou Dit Adi, Hiroki Matsutani, Michihiro Koibuchi, Hidetsugu Irie, Takefumi Miyoshi, and Tsutomu Yoshinaga: An Efficient Path Setup for a Hybrid Photonic Network-on-Chip, International Journal of Networking and Computing, 査読有, Vol.1, No.2, 2011, pp.244-259.

<http://www.ijnc.org/index.php/ijnc/article/view/27/25>

[学会発表](計 4件)

Akira Egashira, Shunji Satoh, Hidetsugu Irie and Tsutomu Yoshinaga: Parallel Numerical Simulation of Visual Neurons for Analysis of Optical Illusion, Proc. of the 3rd Int. Conf. on Networking and Computing (ICNC'12), pp.130-136, Dec. 6th, 2012, Okinawa.

Yicheng Guan, Cisse Ahmadou Dit Adi, Takefumi Miyoshi, Michihiro Koibuchi, Hidetsugu Irie and Tsutomu Yoshinaga: Throttling Control for Bufferless Routing in On-Chip Networks, Proc. of 6th IEEE Int. Sympo. on Embedded Multicore SoCs (MCSoc-12), pp.37-44, Sep. 20th, 2012, Aizu.

Ping Qiu, Cisse Ahmadou Dit Adi, Hidetsugu Irie, and Tsutomu Yoshinaga: A Token-based Fully Photonic Network-on-Chip with Dynamic Wavelength Allocation, Proc. of the International Workshop on Modern Science and Technology (IWMST2012), Aug. 30th, 2012, Tokyo.

Cisse Ahmadou Dit Adi, Hiroki Matsutani, Michihiro Koibuchi, Hidetsugu Irie, Takefumi Miyoshi and Tsutomu Yoshinaga: An Efficient Path Setup for a Hybrid Photonic Network-on-Chip, Proc. of the 2nd Workshop on Ultra Performance and Dependable Acceleration Systems (UPDAS'10), 2010, pp.156-161, Hiroshima.

6 . 研究組織

(1)研究代表者

吉永 努 (YOSHINAGA TSUTOMU)

電気通信大学・大学院情報システム学研究科・教授

研究者番号 : 60210738

(2)研究分担者

なし

(3)連携研究者

なし