

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 25 年 6 月 1 日現在

機関番号：82110

研究種目：基盤研究(C)

研究期間：2010～2012

課題番号：22560029

研究課題名（和文） 第一原理計算解析による炭化ケイ素半導体デバイス酸化膜の界面欠陥
解明に関する研究研究課題名（英文） Research on interfacial defect clarification of silicon carbide
semiconductor device oxide film using first-principle calculation analysis

研究代表者

宮下 敦巳 (MIYASHITA ATSUMI)

独立行政法人日本原子力研究開発機構・量子ビーム応用研究部門・研究副主幹

研究者番号：00354944

研究成果の概要（和文）：

4H-SiC(0001)面(Si 面)を基板に用いて形成したトレンチゲート MOS-FET では、側壁に相当する(11-20)面(A 面)のチャンネル移動度が、Si 面に比べ非常に高い事が知られている。そこで、A 面で高いチャンネル移動度が得られる理由を調べるため、アモルファス SiO₂(*a*-SiO₂)/4H-SiC(11-20)原子構造モデルを加熱・急冷法を用いた計算機シミュレーションで生成し、Si 面上の界面での原子・電子構造の解析結果と比較した。得られた A 面モデルについて電子構造を解析した所、Si 面モデルではバンドギャップ中に現れていた界面 Si に起因する欠陥準位の幾つかが、A 面モデルでは生成されない事が分かった。特に、SiC 層中の Si を源とし、結合長の伸展した Si-C 結合に起因する欠陥は、Si 面では伝導帯下端付近に準位エネルギーを持つため、チャンネル移動度を大きく低下させる原因となるが、A 面では Si-C 結合は SiC 界面にあるため歪が緩和され、欠陥準位が顕在化しないことが分かった。チャンネル移動度を大きく低下させる欠陥準位が顕在化しない事が、A 面において高い移動度が実現される原因である可能性が示唆された。

研究成果の概要（英文）：

Recent years, it is reported that a high channel mobility is obtained in (11-20) face (A-face) of SiC which is used as trench sidewall of trench-gate MOS-FETs which uses 4H-SiC(0001) face (Si-face) for the substrate. To examine the reason for a high channel mobility at the interface between the amorphous SiO₂ (*a*-SiO₂) layers and the A-face SiC substrate, we generated the *a*-SiO₂/4H-SiC(11-20) atomic interfacial structure model with the computer simulation and evaluated the atomic and the electronic structure of the interface. The theoretical A-face model with rough interface was generated after the heating and quenching process. Some of the defect levels appeared in the bandgap in the Si-face model were not generated in A-face model. Especially, in Si-face model, the defect level, which is originated in the expanding Si-C bond, generated with Si in the SiC layer decreases the channel mobility very much because the defect has energy level just below the conduction band of SiC. On the other hand, in A-face model, it is considered that the distortion of the defect is reduced easily because Si-C bond is on the surface of the SiC layer. Therefore, the defect level did not appear in the bandgap in A-face model. It is suggested that the cause of high mobility on A-face SiC interface is a lack of this defect level.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010 年度	2,300,000	690,000	2,990,000
2011 年度	800,000	240,000	1,040,000
2012 年度	500,000	150,000	650,000
年度			
年度			
総計	3,600,000	1,080,000	4,680,000

研究分野：工学

科研費の分科・細目：応用物理学・工学基礎、薄膜・表面界面物性

キーワード：炭化ケイ素半導体、界面物理、第一原理計算、界面欠陥、分子動力学

1. 研究開始当初の背景

炭化ケイ素(SiC)デバイスは、車のエンジンルーム近くの高熱部や原子炉内の放射線場のような劣悪環境下でも動作する次世代の半導体デバイスとして期待されている。これは、素材である SiC が、シリコン(Si)に比べて広いバンドギャップを持ち、原子間結合力が強い物理的・化学的に安定で、電子移動度、電子飽和ドリフト速度、或いは絶縁破壊電圧が高く、熱伝導性に優れる等の物理的性質を有するばかりでなく、絶縁膜である二酸化シリコン(SiO₂)が Si と同様に高温酸化によって容易に作製できるという化学的性質を備えている事に基づいている。特に後者は、従来の Si デバイスと類似の工程で金属-酸化膜-半導体(MOS)構造が形成できる事を意味し、他の非 Si 系広バンドギャップ半導体材料には無い大きな特徴となっており、従来の Si 製造プロセスを踏襲しながら、耐熱性・耐電圧性・耐放射線性の面で優れた性能を持つデバイスを作製できる SiC に多くの期待が集まっている。SiC 半導体素子の基本構造として MOS 構造を有する電界効果トランジスタ(MOSFET)を SiC デバイスとして利用する場合、キャリアの流れる酸化膜と SiC 半導体の界面(SiO₂/Si 界面)近傍に存在する欠陥の低減が不可欠であるが、Si デバイスに比べ SiC デバイスの SiO₂/SiC 界面には、製造過程において多量の界面欠陥に由来するエネルギー準位が発生しキャリアの流れを妨げるため、SiC MOSFET デバイスは期待された性能が得られていない。一方、SiC 基板の面方位が MOSFET の電気特性に与える影響については、(000-1)面(C 面)を用いた SiC-MOSFET のデバイス特性が、(0001)面(Si 面)のそれより優れていることが確認されている。さらに、Si 面、C 面に対して垂直な(11-20)面を用いたデバイスに関しても試作が進められ、高い移動度を持つデバイスが得られる可能性が指摘されている。エネルギー準位の起源に関しては未解明な部分が多く界面のエネルギー準位と欠陥との関係を明らかにする事が強く望まれていた。

2. 研究の目的

本研究は、SiC 半導体デバイスにおいて、その性能向上を阻む酸化膜と半導体界面近傍の欠陥の原子構造とエネルギー準位との関係を大規模シミュレーションにて解明しようとするもので、出来る限り実デバイス構造を再現出来る大規模な原子構造モデル

を用いると共に、原子構造モデル構築/電子構造解析の双方に超大型計算機を用いた第一原理分子動力学法を適用することで精度を飛躍的に高め、より良好なデバイス特性を発揮する SiC デバイス開発に資する事を目的としている。

3. 研究の方法

本研究は超大型計算機を用いた第一原理シミュレーションによって欠陥構造に対する電子構造等を算出し、素子特性向上の要となる欠陥構造と電気特性の関係付けを行うとするものであり、生成に用いた計算機コードは第一原理分子動力学法のコードとして定評のある Vienna *ab initio* Simulation Package (VASP)コードである。

(1) サンドウィッチモデルの生成

従来の研究では界面モデルの上方に真空層を設け、加熱・急冷時の体積膨張・収縮に対応して来た。しかし界面欠陥の荷電状態の導出には、真空層の無い界面モデルが必要となる事から、SiO₂層を SiC 層で挟んだサンドウィッチモデルの構築を進めた。使用モデルは、Si : 204 原子、C : 144 原子、O : 120 原子を持つ原子モデルである。4000K での加熱時間と界面 SiC 層の自由度を変化させて界面の状態を確認した。加熱時間は 4000K で 2ps と 3ps の 2 通り、界面 SiC 層は自由層無しで加熱し、2 層に自由層を拡大した後 3500K まで冷却し、4 層に自由層を拡大したのち室温まで冷却するパターンと、自由層 2 層で加熱し、自由層を 4 層に拡大した後室温まで冷却するパターンの 2 通り、計 4 通りの加熱・急冷温度パターンを試した。

(2) トレンチゲート MOS FET の解析

4H-SiC(0001)面(Si 面)を基板に用いたトレンチゲート MOS-FET 素子(図 1)における側壁に相当する(11-20)面(A 面)で、非常に高いチャネル移動度が得られると報告されてい

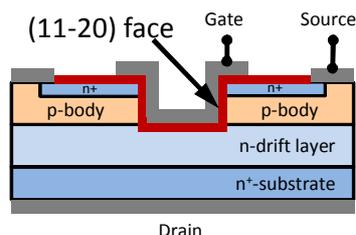


図 1 SiC(0001)面を基板とするトレンチゲート MOS FET の断面図

る事から、この高いチャネル移動度の理由を調べるため、 α -SiO₂/4H-SiC(11-20)原子構造モデルを計算機シミュレーションによって生成し、界面の原子構造および電子構造を評価した。理論的な α -SiO₂/SiC界面構造の生成は従来と同じく加熱・急冷法で行なった。加熱前の原子構造モデル(初期モデル)はA面SiC結晶の上に β 水素が接合したモデルとし、Si:240原子、C:120原子、O:228原子を持つ原子モデルである。モデルの表面はHで終端した。加熱・急冷プロセスでは、加熱温度4000K、加熱時間2psで界面SiC層は自由層無しで加熱し、2層に自由層を拡大した後3500Kまで冷却し、2ps置いた後、4層に自由層を拡大したのち室温まで冷却した。

4. 研究成果

(1) サンドウィッチモデルの生成

室温冷却後の原子配列を見ると全般的にSi面に対してC面の方が界面が荒れており、界面での原子混交も見られた。(図2)C面界面ではC-C結合や、Cクラスタも観察された。両層界面でSi-Si結合が見られた。界面自由度の高いモデルにおいては、室温冷却後にSiO₂層での水晶構造への再結晶化が見られた。再結晶化しているモデルにおいては原子密度分布においても結晶特有の周期構造が見られた。(図3)加熱プロセス終了時においてはSiO₂層の全層がランダムな原子配置を取っているため、後の急冷プロセス中に再結晶化が進んだと考えられる。加熱時におけるSiO₂層への過大圧力印加の問題を解消するため、フローティング・サンドウィッチモデルの構築を行った。フローティングサンドウ

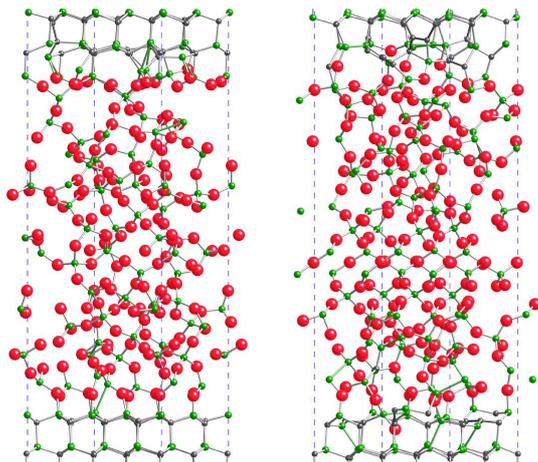


図2 サンドウィッチモデルの加熱・急冷プロセス結果(室温冷却後)の原子構造。
(左)界面自由層無しで4000K・2psの加熱後、自由層を2層に拡大後3500Kまで冷却、自由層を4層に拡大後室温まで冷却、(右)界面自由層2層で4000K・3psの加熱後、自由層を4層に拡大後室温まで冷却

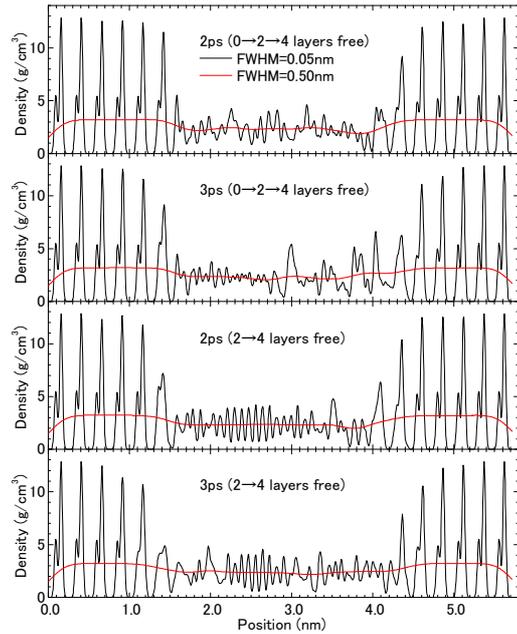


図3 サンドウィッチモデルの加熱・急冷プロセス結果(室温冷却後)の原子密度分布。
上から、(1)界面自由層無しで4000K・2psの加熱後、自由層を2層に拡大後3500Kまで冷却、自由層を4層に拡大後室温まで冷却、(2)同じく、4000Kでの加熱時間が3ps、(3)界面自由層2層で4000K・2psの加熱後、自由層を4層に拡大後室温まで冷却、(4)同じく、4000Kでの加熱時間が3ps

ッチモデルに於いては、加熱・急冷時のみ上下のSiC層の間に真空層を設けると共に表面をH原子で終端し、加熱・急冷計算を行った後に、H終端/SiC結晶層/アモルファスSiO₂層/SiC結晶層/H終端となったスラブ構造から、真空層とH終端を除きSiC結晶層同士を接合する事で、真空層を持たないサンドウィッチモデルを再構築する事が出来る。このフローティング・サンドウィッチモデルに対し、加熱温度を3500Kないし4000Kとし、最大2psまでの加熱を行った時の原子構造変化を評価した。加熱温度が3500Kの場合は0.5ps程度で上部SiC層の原子座標の移動が止まり飽和状態に達すると共に、SiO₂層の乱雑性も然程高まらなかった。加熱温度が4000Kの場合は、加熱時間2psにおいても、未だSiC層の移動が止まらずSiO₂層は膨張傾向にあり、SiO₂層の乱雑性も高まっている。界面SiC層を固定としたモデルではC面付近にSiO₂層の疎な部分が現れ、界面にCが表出しているモデルの妥当性が疑われた。界面SiC層を可動としたモデルでは、界面の原子結合性は良好であるが、C面には原子混交が見られた。Si面では従来から用いているスラブモデルの結果と同じく原子混交は見られず、妥当な

界面構造となっていると考えられる。

SiO₂層加熱時に起こる膨張に伴うSiC層への影響が、フロートさせているC面側と固定しているSi面側で異なるという問題点を解消するため、両SiC層を上下にフロートさせる、ダブル・フローティング・サンドウィッチモデルの構築を行った。使用モデルはフローティング・サンドウィッチモデルと同様である。ダブル・フローティングモデルに対し、界面2層のSiC層を可動とし、残りのSiC層を上下方向のみに可動とした条件で、4000K・2psの加熱を行った後に、-2000K/psの速度で冷却を開始し、温度が3500Kに下がった時点で界面自由SiC層を4層に拡大し、続けて室温まで冷却した。全エネルギーは2psの加熱後も増加する傾向があったのに対して、原子座標は1ps程度経過後で既に上下SiC層間隔の拡大は止まり、一応の安定状態に達していたかと思われたが、界面自由SiC層の追加に伴って再び層間の拡大が起こったことから、追加のアニリングの必要性が示唆された。室温冷却後の界面原子構造を評価した所、Si面側のSiC層及び基板側のC面SiC層は、ほぼ結晶配置に復帰したが、界面1層のC面側SiC層は崩れSiO₂層と混交していた。(図4、5)冷却に伴ってSi面側SiO₂層の再結晶化が進むと共に、C面側SiC層は

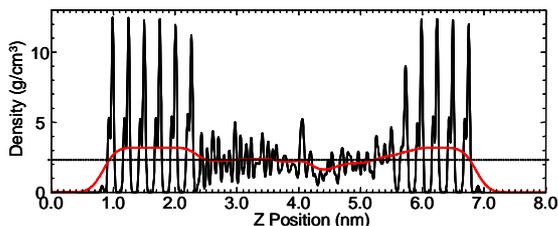


図4 フローティング・サンドウィッチモデルの室温冷却後における原子密度分布

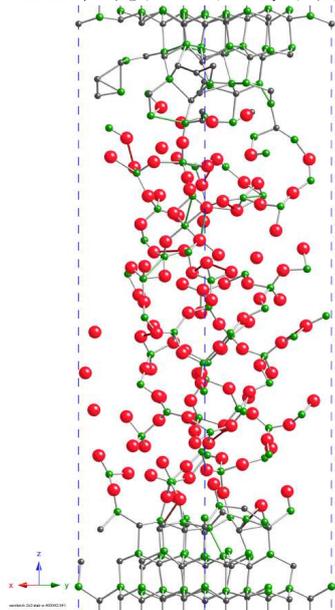


図5 フローティング・サンドウィッチモデルの室温冷却後における界面原子構造

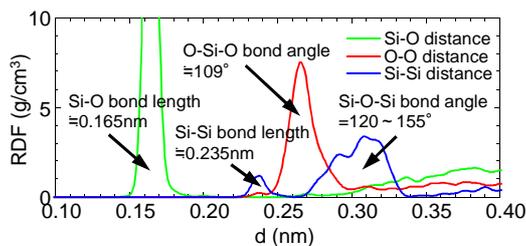


図6 $a\text{-SiO}_2/4\text{H-SiC}(11-20)$ 原子構造モデルにおける $a\text{-SiO}_2$ 層のRDFスペクトル (シリカの実験値ではSi-O結合長、O-Si-O結合角、Si-O-Si結合角はそれぞれ、0.165 nm、109.5° および145±10°である)

大きく乱れ、中には疎になっている領域も出現した。また、Si面側の界面ダングリングボンド(DB)は解消されておらず、Si原子をブリッジする酸素原子が見られる等、急峻なアモルファスSiO₂/SiC界面を模擬するには望ましくないが実際のデバイス酸化膜界面に現れる、荒れた界面を模擬するにはふさわしい原子構造が生成出来た。

(2) トレンチゲートMOSFETの解析

第1原理分子動力学法によって行った、加熱・急冷プロセスの後に得られた理論的な $a\text{-SiO}_2/4\text{H-SiC}(11-20)$ 原子構造モデルは急峻な界面を持っていた。当初、この生成された界面原子構造モデルを用いて状態密度を計算した事で得られたバンドギャップエネルギーは3.6eVであった。この値は4H-SiC結晶のバンドギャップエネルギーの実験値として知られている3.2eVより大きく、界面原子構造モデルに問題がある事が示唆された。 $a\text{-SiO}_2$ 層の動径分布関数(RDF)の解析からは、シリカの実験値に適合する結合長および結合角が得られたため、SiO₂層は良好なアモルファス構造を持っていると考えられた。(図6)バンドギャップエネルギーを決定するのはSiC層であるため、モデルのSiC層の厚さを5層から8層を増やしてモデル全体の電子構造を安定化させ、正確な電子構造を得ることを試みた。その結果、実験値とほぼ等しい3.3eVのバンドギャップエネルギーを得ることに成功した。この改良された界面原子構造モデルを用いて電子構造解析を行った結果、バンドギャップ中に観察された欠陥準位は、従来の急峻界面を持つSi面基板モデルの解析から得られた欠陥準位と大きな違いが無い事が判明した。

界面にあってダングリングボンドを持つCの隣に追加の酸素を配置した初期モデルを用いる事で加熱プロセス中の反応性を高めた所、加熱・急冷の後に荒れた界面を持つA面モデルが生成された。生成された界面原子構造モデルにはC-C結合やその他の多くの欠陥が現れたが、バンドギャップ中に現れた欠

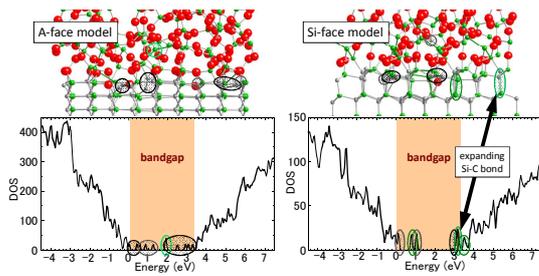


図7 A面界面モデルとSi面モデルの原子構造と相当するDOS

陥のエネルギー準位は、ダブル・フローティング・サンドウィッチモデルのSi面である荒れた界面を持つSi面モデルから得られた欠陥のエネルギー準位とほぼ同等であった。しかし、Si面モデルではバンドギャップ中に現れていた界面Siに起因する欠陥のエネルギー準位の幾つかが、A面界面モデルでは生成されなかった。(図7)特に、SiC層中のSiから生成された、伸びたSi-C結合に起因する欠陥は伝導帯下端付近にエネルギー準位を持つためチャネル移動度に大きく影響するが、界面に対するSi-C結合の方向はSi面とA面ではそれぞれ垂直と水平なので、A面では欠陥がより緩和されやすくなると考えられることから、この欠陥が面方位依存性に影響する欠陥である可能性が示唆された。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計3件)

- ① A. Miyashita, M. Yoshikawa, "The atomic networks at the amorphous SiO₂/SiC interface of the slab model generated with first-principles molecular dynamics simulation", JAEA Takasaki Annual Report 2011, 査読有, 2013, 12
- ② A. Miyashita, M. Yoshikawa, "First-Principles Molecular Dynamics Simulation of SiO₂/SiC Interface of Silicon Carbide Devices (II)", JAEA Takasaki Annual Report 2010, 査読有, 2012, 17
- ③ 大沼敏治、宮下敦巳、吉川正人、土田秀一、岩沢美佐子、「SiC パワーデバイス開発のためのシミュレーション」、平成21年度先端研究施設共用促進事業「地球シミュレータ産業戦略利用プログラム」利用成果報告書、査読無、2010、21-28

[学会発表] (計5件)

- ① 宮下敦巳、吉川正人、「第一原理分子動力学法で生成したa-SiO₂/SiC(11-20)原子構造モデルにおける電子構造」、第7回高崎量子応用研究シンポジウム、2012. 10. 11-12、高崎

- ② 宮下敦巳、大沼敏治、土田秀一、吉川正人、「第一原理分子動力学法で生成したアモルファスSiO₂/SiC(11-20)原子構造モデルにおける界面欠陥」、2012年春季第59回応用物理学関係連合講演会、2012. 3. 15-18、東京
- ③ 宮下敦巳、大沼敏治、土田秀一、吉川正人、「第一原理分子動力学法で生成したアモルファスSiO₂/4H-SiC(11-20)原子構造モデル」、シリコンカーバイドおよび関連ワイドギャップ半導体研究会 第20回講演会、2011. 12. 8-9、名古屋
- ④ 宮下敦巳、大沼敏治、土田秀一、吉川正人、「第一原理分子動力学法で生成したアモルファスSiO₂/SiC界面原子構造モデルにおける欠陥準位」、第6回高崎量子応用研究シンポジウム、2011. 10. 13-14、高崎
- ⑤ 宮下敦巳、大沼敏治、土田秀一、吉川正人、「Si面とC面の違いによる第一原理分子動力学法で生成したアモルファスSiO₂原子構造モデルの界面欠陥」、2011年春季第58回応用物理学関係連合講演会、2011. 3. 24-27、厚木

[その他]

ホームページ等

http://www.taka.jaea.go.jp/eimr_div/AdvCeram/index_j.html

6. 研究組織

(1) 研究代表者

宮下 敦巳 (MIYASHITA ATSUMI)

独立行政法人日本原子力研究開発機構・量子ビーム応用研究部門・研究副主幹
研究者番号：00354944