

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成25年 5月31日現在

機関番号：12608

研究種目：若手研究（A）

研究期間：2010～2012

課題番号：22686037

研究課題名（和文） テラビット無線伝送を実現するスケーラブルRFチップの研究

研究課題名（英文） Scalable RF CMOS chip for tera-bit wireless communications

研究代表者

岡田 健一 (OKADA KENICHI)

東京工業大学・大学院理工学研究科・准教授

研究者番号：70361772

研究成果の概要（和文）：

将来 1Tbps 級の超高速無線システムを動作させるために必要不可欠なスケーラブル RF チップの基盤技術の研究を行った。スケーラブル RF チップ実現のための鍵は、ミリ波帯でのトランジスタの利得・線形性・雑音特性の向上と、その性能を製造上のばらつきがあっても維持する回路技術を実現することにある。本研究では提案する Digital RF 技術により、集積回路の自己校正を可能とした。実際に 65nm CMOS 集積回路として 60GHz 帯無線機を作成した。高周波化にともなう位相雑音劣化の問題を回避するため、注入同期現象を用いた発振器を考案し、従来より 20dB 位相雑音を改善することに成功した。これらの技術を組み合わせ、世界最速となる 20Gbps の CMOS 無線機を実現した。

研究成果の概要（英文）：

In this work, a fundamental theory of scalable RF transceiver has been studies for realizing 1Tbps ultra-high-speed wireless communication. The key technology for the scalable RF transceiver is the improvement of gain, linearity and noise characteristics, and a circuit technique to maintain the circuit performance even with the process fluctuation. In this work, the proposed digital RF technique is applied to realize a self-calibration of the 60GHz wireless transceiver implemented by 65nm CMOS. The phase noise degradation is avoided by using the proposed injection-locked oscillator, which results in a 20-dB improvement in the phase noise. Finally, a 20Gbps wireless transceiver has been realized, which is the fastest among wireless transceiver ICs.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010 年度	5,000,000	1,500,000	6,500,000
2011 年度	5,000,000	1,500,000	6,500,000
2012 年度	5,000,000	1,500,000	6,500,000
年度			0
年度			0
総 計	15,000,000	4,500,000	19,500,000

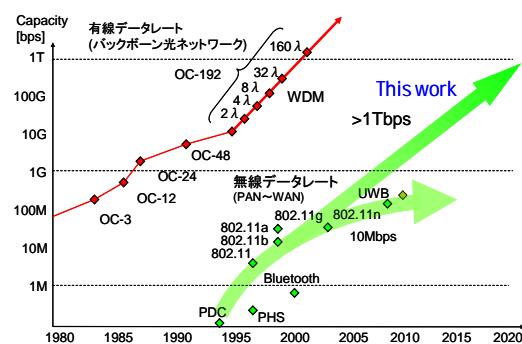
研究分野：工学

科研費の分科・細目：電気電子工学・通信・ネットワーク工学

キーワード：電子回路網

1. 研究開始当初の背景

集積回路技術の発展に伴い、電子機器で用いられるデータ量は爆発的に増大している。そのデータをやりとりするための通信手段についても相応の速度向上が求められている。下図は、光ファイバーによるバックボーンネットワークの通信容量と、一般向けに利用されている無線通信方式のビットレートを示したものである。有線通信のビットレートは、デバイス性能の向上により着実に成長を続けているが、一方で、無線通信のビットレートは改善の度合が鈍っている。無線通信では有限の周波数帯域のみしか利用していないのに対して、有線通信では光ファイバー内の限りなく広い周波数帯域を自由に使えることが一番大きな差である。6GHz程度までの低マイクロ波帯のみを利用している限り、将来的には無線通信はビットレートの遅いニッチな通信手段になりかねない。CPUの処理速度や通信速度にあわせて、伝送すべきコンテンツの容量も予想を越えるほどの速度で増大しているのは、これまで続いている搖ぎない事実であり、今後もこの傾向が続くことが予想される。無線技術の継続的な発展のために、将来にわたり伝送速度の向上が可能な革新的技術が必要である。



2. 研究の目的

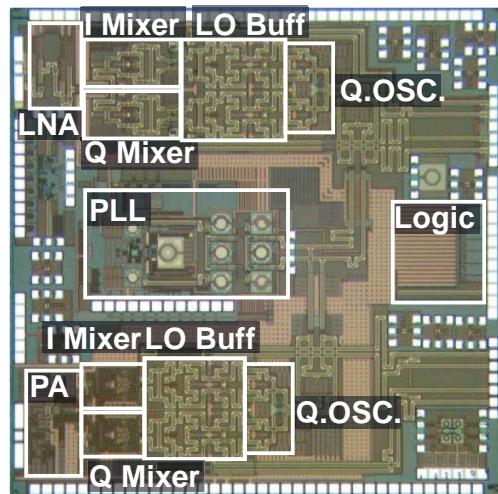
将来 1Tbps 級の超高速無線システムを動作させるために必要不可欠なスケーラブル RF チップの基盤技術の研究を行った。Digital RF 技術により、2020 年の CMOS 14nm 世代以降も有効な無線スケーリングの技術体系を構築することを目的とした。

本研究課題では、CMOS トランジスタの動作周波数の向上にあわせ、キャリア周波数を高くし、周波数帯域を広くしてスケーリングさせることで、トランジスタの微細化が続く限り継続的にビットレートを向上させることを試みる。現状において、情報処理速度の根幹を左右しているのは、ほぼすべてのデジタル回路に利用されている CMOS トランジスタの性能である。2020 年頃に利用が計画されている 14nm 世代の CMOS トランジス

タの最大発振周波数は 1.05THz である。これまでのミリ波帯無線通信では、いくら帯域があってもそれを十分に使いこなせず、つまり、デバイスの性能限界が無線通信のビットレートを律速していたが、現状ではむしろ周波数帯域の狭さが律速している状況にある。CPU の処理速度のスケーリングも、有線通信の伝送レートのスケーリングも、すべて CMOS トランジスタのスケーリングに則っているが、無線通信もこのスケーリングのトレンドに乗せようというのが本研究の目的である。

3. 研究の方法

実際に 65nm CMOS プロセスを用いて LSI チップを試作し、60GHz 帯の無線送受信回路および 100GHz 以上での動作を前提とする要素回路技術を開発した。Digital RF 技術の確立に向け、無線システムの主要構成回路である電圧制御発振器 VCO・低雑音増幅器 LNA・電力増幅器 PA・周波数混合器 Mixer における雑音特性、利得、線形性、面積、消費電力の性能限界について、トランジスタや配線の性能のスケーリングと、回路方式の両面から検討を行なった。



4. 研究成果

CMOS 集積回路による実装を通して、CMOS トランジスタの遮断周波数とキャリア周波数との関係から最大で得られる SN 比に限界があることを明らかにした。また、トランジスタの性能を回路的に補償する方法について検討を行った。トランジスタの高周波利得の限界を決めているのは、入出力間の寄生容量であり、微細化により改善されているが、それでも 65nm 世代の CMOS トランジスタの利得は 60GHz において 6dB 程度である。差動増幅器をクロスカップル接続することにより、等価的に負性容量を実現する回路構成について検討を行った。発振安定性を確保

しつつ、利得を 5dB 以上向上させることに成功した。また、発振器の位相雑音特性は受動素子性能から決まり、高周波化にともなう受動素子の性能劣化は物理的に不可避な問題である。高周波化にともなう位相雑音劣化の問題を回避するため、注入同期現象を用いた発振器を考案した。低周波での発振信号を注入同期により周波数変換し、キャリア周波数において低位相雑音かつ広帯域な信号生成を可能とした。これらの技術を組み合わせ、世界最速となる 20Gbps の CMOS 無線機を実現した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 28 件)

1. Wei Deng, Teerachot Siriburanon, Ahmed Musa, Kenichi Okada, and Akira Matsuzawa, "A Sub-harmonic Injection-locked Quadrature Frequency Synthesizer with Frequency Calibration Scheme for Millimeter-wave TDD Transceivers," IEEE Journal of Solid-State Circuits, Vol. 48, No. 7, July 2013. (査読あり)
DOI:10.1109/JSSC.2013.2253396
2. Teerachot Siriburanon, Takahiro Sato, Ahmed Musa, Wei Deng, Kenichi Okada, and Akira Matsuzawa, "A 20GHz Push-Push Voltage-Controlled Oscillator Using Second-Harmonic Peaking Technique for a 60GHz Frequency Synthesizer," IEICE Transactions on Electronics, Vol. E96-C, No. 6, pp. 804–812, June 2013. (査読あり)
3. Ahmed Musa, Kenichi Okada, and Akira Matsuzawa, "A Study of Stability and Phase Noise of Tail Capacitive-Feedback VCOs," IEICE Transactions on Electronics, Vol. E96-C, No. 4, pp. 577–585, Apr. 2013. (査読あり)
4. Ahmed Musa, Kenichi Okada, and Akira Matsuzawa, "Progressive Mixing Technique to Widen the Locking Range of High Division-Ratio Injection-Locked Frequency Dividers," IEEE Transactions on Microwave Theory and Techniques, Vol. 61, No. 3, pp. 1161–1173, March 2013. (査読あり)
DOI:10.1109/TMTT.2013.2244224
5. Wei Deng, Kenichi Okada, and Akira Matsuzawa, "Class-C VCO with Amplitude Feedback Loop for Robust Start-up and Enhanced Oscillation Swing," IEEE Journal of Solid-State Circuits, Vol. 48, No. 2, pp. 429–440, Feb. 2013. (査読あり)
DOI:10.1109/JSSC.2012.2227603
6. Kenichi Okada, et al., "Full Four-Channel 6.3-Gb/s 60-GHz CMOS Transceiver With Low-Power Analog and Digital Baseband Circuitry," IEEE Journal of Solid-State Circuits, Vol. 48, No. 1, pp. 46–65, Jan. 2013. (査読あり)
DOI:10.1109/JSSC.2012.2218066
7. Qing-Hong Bu, Ning Li, Kenichi Okada, and Akira Matsuzawa, "Evaluation of L-2L De-embedding Method Considering Misalignment of Contact Position for Millimeter-wave CMOS Circuit Design," IEICE Transactions on Electronics, Vol. E95-C, No. 5, pp. 942–948, May 2012. (査読あり)
8. Kenichi Okada, You Nomiyama, Rui Murakami, and Akira Matsuzawa, "A Dual-conduction Class-C VCO for a Low Supply Voltage," IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Vol. E95-A, No. 2, pp. 506–514, Feb. 2012. (査読あり)
9. Ning Li, Keigo Bunsen, Naoki Takayama, Qinghong Bu, Toshihide Suzuki, Masaru Sato, Yoichi Kawano, Tatsuya Hirose, Kenichi Okada, and Akira Matsuzawa, "A 24dB Gain 51–68GHz Common Source Low Noise Amplifier Using Asymmetric-Layout Transistors," IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Vol. E95-A, No. 2, pp. 498–505, Feb. 2012. (査読あり)
10. Ning Li, Kota Matsushita, Naoki Takayama, Shogo Ito, Kenichi Okada, and Akira Matsuzawa, "Topology and Design Considerations of 60 GHz CMOS LNAs for Noise Performance Improving," IEICE Transactions on Electronics, Vol. E94-C, No. 12, pp. 1881–1888, Dec. 2011. (査読あり)
11. Kenichi Okada, et al., "A 60-GHz 16QAM/8PSK/QPSK/BPSK Direct-Conversion Transceiver for IEEE802.15.3c," IEEE Journal of Solid-State Circuits, Vol. 46, No. 12, pp. 2988–3004, Dec. 2011. (査読あり)

DOI:10.1109/JSSC.2011.2166184

12. Ahmed Musa, Rui Murakami, Takahiro Sato, Win Chaivipas, Kenichi Okada, and Akira Matsuzawa, "A Low Phase Noise Quadrature Injection Locked Frequency Synthesizer for MM-Wave Applications," *IEEE Journal of Solid-State Circuits*, Vol. 46, No. 11, pp. 2635–2649, Nov. 2011. (査読あり)
DOI:10.1109/JSSC.2011.2166336
13. Ning Li, Kota Matsushita, Kenichi Okada, and Akira Matsuzawa, "A 14.3% PAE Parallel Class-A and AB 60GHz CMOS PA," *IEICE Electronics Express*, Vol. 8, No. 13, pp. 1071–1074, July 2011. (査読あり)
14. Ryo Minami, JeeYoung Hong, Kenichi Okada, and Akira Matsuzawa, "Measurement of Integrated PA-to-LNA Isolation on Si CMOS Chip," *IEICE Transactions on Electronics*, Vol. E94-C, No. 6, pp. 1057–1060, June 2011. (査読あり)
15. Rui Murakami, Toshihiko Ito, Kenichi Okada, and Akira Matsuzawa, "An Ultra-Compact LC-VCO Using a Stacked-Spiral Inductor," *IEICE Electronics Express*, Vol. 8, No. 7, pp. 512–517, April 2011. (査読あり)
16. 岡田 健一, 松澤 昭, 「ミリ波通信で11G ビット/秒, 16 値QAM利用のRF ICを開発」, 日経エレクトロニクス, 2011年3月21日号 no. 1052, pp. 99–108. (招待論文) (査読なし)
17. Kenichi Okada, and Akira Matsuzawa, "A Perspective of Reconfigurable RF Circuits," *Telecommunications Review*, Vol. 20, No. 5, pp. 782–790, Oct. 2010. (招待論文) (査読なし)
18. Shoichi Hara, Kenichi Okada, and Akira Matsuzawa, "A Wide-Tunable LC-based Voltage-Controlled Oscillator Using a Divide-by-N Injection-Locked Frequency Divider," *IEICE Transactions on Electronics*, Vol. E93-C, No. 6, pp. 763–769, June 2010. (査読あり)
19. Rui Murakami, Shoichi Hara, Kenichi Okada, and Akira Matsuzawa, "Analysis of Phase Noise Degradation Considering Switch Transistor Capacitances for CMOS Voltage Controlled Oscillators," *IEICE Transactions on Electronics*, Vol. E93-C, No. 6, pp. 777–784, June 2010. (査読あり)
20. Naoki Takayama, Kota Matsushita,

Shogo Ito, Ning Li, Keigo Bunsen, Kenichi Okada, and Akira Matsuzawa, "A De-Embedding Method Using Different-Length Transmission Lines for mm-Wave CMOS Device Modeling," *IEICE Transactions on Electronics*, Vol. E93-C, No. 6, pp. 812–819, June 2010. (査読あり)

[学会発表] (計 158件)

1. Teerachot Siriburanon, Wei Deng, Kenichi Okada, and Akira Matsuzawa, "A Constant-Current-Controlled Class-C VCO using a Self-Adjusting Replica Biasing Scheme," *IEEE MTT-S European Microwave Conference (EuMC)*, Nuremberg, Germany, Oct. 2013.
2. Satoshi Kondo, Tatsuya Yamaguchi, Yuuki Tsukui, Ryo Minami, Yasuaki Takeuchi, Ahmed Musa, Kenichi Okada, and Akira Matsuzawa, "A 60-GHz CMOS Direct-Conversion Transmitter with Injection-Locking I/Q Calibration," *IEEE MTT-S European Microwave Conference (EuMC)*, Nuremberg, Germany, Oct. 2013.
3. Seitaro Kawai, Ryo Minami, Yuki Tsukui, Yasuaki Takeuchi, Hiroki Asada, Ahmed Musa, Rui Murakami, Takahiro Sato, Qinghong Bu, Ning Li, Masaya Miyahara, Kenichi Okada, and Akira Matsuzawa, "A Digitally-Calibrated 20-Gb/s 60-GHz Direct-Conversion Transceiver in 65-nm CMOS," *IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, Seattle, WA, June 3rd, 2013.
4. Teerachot Siriburanon, Wei Deng, Kenichi Okada, and Akira Matsuzawa, "A Current-Reuse Class-C LC-VCO with an Adaptive Bias Scheme," *IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, Seattle, WA, June 3rd, 2013.
5. Wei Deng, Ahmed Musa, Teerachot Siriburanon, Masaya Miyahara, Kenichi Okada, and Akira Matsuzawa, "A 0.022mm² 970 μW Injection-Locked PLL with -243dB FOM using Synthesizable All-Digital PVT Calibration Circuits," *IEEE International Solid-State Circuits Conference (ISSCC)*, San Francisco, CA, pp. 248–249, Feb. 19th, 2013.
6. Wei Deng, Ahmed Musa, Kenichi Okada,

- and Akira Matsuzawa, "A 0.38mm², 10MHz–6.6GHz Quadrature Frequency Synthesizer Using Fractional-N Injection-Locked Technique," IEEE Asian Solid-State Circuits Conference (A-SSCC), Kobe, Japan, Nov. 14th, 2012.
7. Wu Rui, Yuuki Tsukui, Ryo Minami, Kenichi Okada, and Akira Matsuzawa, "A 0.7V-to-1.0V 10.1dBm-to-13.2dBm 60-GHz Power Amplifier Using Digitally-Assisted LDO Considering HCI Issues," IEEE Asian Solid-State Circuits Conference (A-SSCC), Kobe, Japan, Nov. 14th, 2012.
 8. Kenichi Okada, "60-GHz CMOS Direct-Conversion Transceiver Using Injection-Lock Oscillators,"(invited) IEEE Compound Semiconductor IC Symposium (CSICS), La Jolla, CA, Oct. 15th, 2012.
 9. Kenichi Okada, "Millimeter-Wave CMOS Device Modeling and Issues,"(invited) IEEE European Solid-State Circuits Conference (ESSCIRC) Workshop, Bordeaux, France, Sep. 21st, 2012.
 10. Kenichi Okada, "A 60-GHz CMOS Direct-Conversion Transceiver,"(invited) IEEE European Solid-State Circuits Conference (ESSCIRC) Tutorial, Bordeaux, France, Sep. 17th, 2012.
 11. Wei Deng, Teerachot Siriburanon, Ahmed Musa, Kenichi Okada, and Akira Matsuzawa, "A 58.1-to-65.0GHz Frequency Synthesizer with Background Calibration for Millimeter-wave TDD Transceivers," IEEE European Solid-State Circuits Conference (ESSCIRC), Bordeaux, France, Sep. 19th, 2012.
 12. Kenichi Okada, "A Millimeter-wave CMOS Transceiver for 10Gb/s Wireless Communication,"(invited) CMOS Emerging Technologies, Vancouver, Canada, July 20th, 2012.
 13. Kenichi Okada, et al "A Full 4-Channel 6.3Gb/s 60GHz Direct-Conversion Transceiver With Low-Power Analog and Digital Baseband Circuitry," IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, pp. 218–219, Feb. 21st, 2012.
 14. Ahmed Musa, Han Jeonghoon, Kenichi Okada, and Akira Matsuzawa, "Injection Locked 1.17GHz 7.2mW Dual Ring VCOs with Synthesizable All Digital PVT Calibration Circuitry," IEEE International Solid-State Circuits Conference (ISSCC) Student Research Preview, San Francisco, CA, Feb. 19th, 2012.
 15. Kenichi Okada, "A 60GHz 16QAM/8PSK/QPSK/BPSK Direct-Conversion Transceiver,"(invited) International SoC Design Conference (ISOCC), Seoul, Korea, pp. 20–23, Nov. 17th, 2011.
 16. Ahmed Musa, Kenichi Okada, and Akira Matsuzawa, "A 20GHz ILFD with Locking Range of 31% for Divide-by-4 and 15% for Divide-by-8 Using Progressive Mixing," IEEE Asian Solid-State Circuits Conference (A-SSCC), Jeju, Korea, pp. 85–88, Nov. 15th, 2011.
 17. Hiroki Asada, Keigo Bunsen, Kota Matsushita, Rui Murakami, Qinghong Bu, Ahmed Musa, Takahiro Sato, Tatsuya Yamaguchi, Ryo Minami, Toshihiko Ito, Kenichi Okada, and Akira Matsuzawa, "A 60GHz 16Gb/s 16QAM Low-Power Direct-Conversion Transceiver Using Capacitive Cross-Coupling Neutralization in 65nm CMOS," IEEE Asian Solid-State Circuits Conference (A-SSCC), Jeju, Korea, pp. 373–376, Nov. 16th, 2011.
 18. Hiroki Asada, Kota Matsushita, Keigo Bunsen, Kenichi Okada, and Akira Matsuzawa, "A 60GHz CMOS Power Amplifier Using Capacitive Cross-Coupling Neutralization with 16% PAE," IEEE MTT-S European Microwave Conference (EuMC), Manchester, UK, pp. 115–118, Oct. 11st, 2011.
 19. Ryo Minami, Changyo Han, Kota Matsushita, Kenichi Okada, and Akira Matsuzawa, "Effect of Transmission Line Modeling Using Different De-embedding Methods," IEEE MTT-S European Microwave Conference (EuMC), Manchester, UK, Oct. 12th, 2011.
 20. Yasuaki Takeuchi, Kenichi Okada, and Akira Matsuzawa, "An Improved Dual-Conduction Class-C VCO Using a Tail Resistor," IEEE MTT-S European Microwave Conference (EuMC), Manchester, UK, Oct. 10th, 2011.
 21. Kenichi Okada, "A 60GHz 16QAM/8PSK/QPSK/BPSK Direct-Conversion Transceiver,"(invited) IEEE International Conference on ASIC (ASICON), Xiamen, China, Oct. 27th,

- 2011.
22. Wei Deng, Kenichi Okada, and Akira Matsuzawa, "A Feedback Class-C VCO with Robust Startup Condition over PVT Variations and Enhanced Oscillation Swing," IEEE European Solid-State Circuits Conference (ESSCIRC), Helsinki, Finland, pp. 499–502 Sep. 15th, 2011.
 23. Kenichi Okada, "Measurement and Characterization of Millimeter-wave Passive and Active Devices,"(invited) IEEE International Conference on Simulation of Semiconductor Processes and Devices (SISPAD), Osaka, Japan, Sep. 7th, 2011.
 24. Kenichi Okada, "Multi-standard CMOS Frequency Synthesizers for Cognitive Radios,"(invited) IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), Seoul, Korea, Aug. 8th, 2011.
 25. Wei Deng, Kenichi Okada, and Akira Matsuzawa, "A 25MHz–6.44GHz LC-VCO Using a 5-port Inductor for Multi-band Frequency Generation," IEEE Radio Frequency Integrated Circuits Symposium (RFIC), Baltimore, MD, June 7th, 2011.
 26. Kenichi Okada, Kota Matsushita, Keigo Bunsen, Rui Murakami, Ahmed Musa, Takahiro Sato, Hiroki Asada, Naoki Takayama, Ning Li, Shogo Ito, Win Chaivipas, Ryo Minami, and Akira Matsuzawa, "A 60-GHz 16QAM/8PSK/QPSK/BPSK Direct-Conversion Transceiver for IEEE802.15.3c," IEEE International Solid-State Circuits Conference (ISSCC), pp. 160–161, San Francisco, CA, Feb. 22nd, 2011.
 27. Ahmed Musa, Rui Murakami, Takahiro Sato, Win Chaivipas, Kenichi Okada, and Akira Matsuzawa, "A 58–63.6GHz Quadrature PLL Frequency Synthesizer Using Dual-Injection Technique," IEEE/ACM Asia South Pacific Design Automation Conference (ASP-DAC), Yokohama, Japan, pp. 101–102, Jan. 26th, 2011.
 28. Kenichi Okada, "A Challenge to a 60GHz CMOS Wireless Transceiver for 40Gbps," The International Workshop on Millimeter Wave Wireless Technology and Applications, Tokyo, Japan, pp. 92–93, Dec. 6th, 2010. (招待講演)
 29. Ahmed Musa, Rui Murakami, Takahiro Sato, Win Chaivipas, Kenichi Okada, and Akira Matsuzawa, "A 58–63.6GHz Quadrature PLL Frequency Synthesizer in 65nm CMOS," IEEE Asian Solid-State Circuits Conference (A-SSCC), Beijing, China, pp. 189–192, Nov. 8th, 2010.
 30. Shoichi Hara, Kenichi Okada, and Akira Matsuzawa, "10MHz to 7GHz Quadrature Signal Generation Using a Divide-by-4/3, -3/2, -5/3, -2, -5/2, -3, -4, and -5 Injection-Locked Frequency Divider," IEEE Symposium on VLSI Circuits (VLSI Circuits), Honolulu, HI, pp. 51–52, June 16th, 2010.
- [その他]
ホームページ等
- <http://www.ssc.pe.titech.ac.jp/~okada/>
http://t2r2.star.titech.ac.jp/cgi-bin/researcherpublicationlist.cgi?alldisp=1&q_researcher_content_number=CTT100381677
- ## 6. 研究組織
- (1)研究代表者
岡田 健一 (OKADA KENICHI)
東京工業大学・大学院理工学研究科・准教授
研究者番号 : 70361772
 - (2)研究分担者
なし
 - (3)連携研究者
なし