

## 科学研究費助成事業 研究成果報告書

平成 26 年 5 月 29 日現在

機関番号：11201

研究種目：基盤研究(C)

研究期間：2011～2013

課題番号：23501001

研究課題名(和文)低消費電力型クラスタPCを用いた小型で実用的な並列画像処理システムの開発

研究課題名(英文)Development of a compact and practical parallel image processing system with the battery-friendly cluster PC

研究代表者

木村 彰男(KIMURA, Akio)

岩手大学・工学部・講師

研究者番号：00281949

交付決定額(研究期間全体)：(直接経費) 4,000,000円、(間接経費) 1,200,000円

研究成果の概要(和文)：申請者が以前から試作を進めてきた小型省電力タイプのクラスタPCの性能向上を図るとともに、これを用いた実用的な低消費電力型の並列画像処理システム開発に取り組んだ。特に、組み合わせ的な画像処理手法を並列に実行するための具体的方法に関して理論的検討を進め、その実装も行った。また、このシステムの開発過程の詳細を取り纏めたPBL(Project Based Learning)型の演習教材を作成し、その効果を実際の教育を通じて検証した。その結果、並列プログラミング技術を有する人材育成、という面に関して、ある程度の効果があったことを確認した。

研究成果の概要(英文)：A low power consumption and compact cluster PC, previously prototyping by the principal investigator, was improved about its performance. Moreover, a practical and battery-friendly parallel image processing system with this cluster PC was also developed. Specifically, a concrete method to execute some of combinatorial image processing methods in parallel on this PC was theoretically developed and practically implemented. Furthermore, a project based learning-style educational material which summarized the procedure of constructing the system was produced and its educational effects were verified through the practical teaching. As a result, the effectiveness of the material was rather confirmed from the point of view of human resources development with parallel programming skills.

研究分野：総合領域

科研費の分科・細目：科学教育・教育工学・科学教育

キーワード：画像処理 並列処理 クラスタ 低消費電力

### 1. 研究開始当初の背景

情報処理推進機構 (IPA) による近年の組込みソフトウェア産業実態調査によると、組込み機器に関連した技術を有する人材の不足が深刻化しており、組込みソフトウェア技術者の育成と、機器品質向上のための教育環境を早急に整備することが重要な課題であると報告されている。組込み技術は、ユビキタス情報化社会のインフラを整備する上でのキーテクノロジーと考えられている技術であるが、近年の組込み機器はハードウェアが高度に複雑化してきており、組込みソフトウェア設計開発のためには、通常の汎用 PC やハイエンド PC を用いたアプリケーション開発のために必要な知識に加え、キャッシュメモリやバス帯域の制限、ハードウェア直接制御や CPU アーキテクチャに関する知識、さらにはアセンブラなどの低レベルプログラミング言語を用いた開発経験までもが必要となる。また、自動車、携帯電話、家電製品などにおける“部品の共通仕様化”も進んだため、製品の差別化を図るには組込みソフトウェア側の質で勝負する必要がある。現状、組込みソフトウェアエンジニアに課せられる技術的ハードルはかなり高いといえる状況にある。

このような背景の下、申請者は以前から“組込み技術に長けた高度なソフトウェアエンジニアを育成するための教育基盤を整える”ことを目的として、PBL (Project Based Learning) 型の演習教材を開発する研究に取り組んできた。特に、並列処理に関する技術を有するスペシャリストの輩出を目指し、低消費電力タイプのクラスタ PC を試作して、このクラスタ PC を用いて簡易並列画像処理システムを製作するまでの手順を取り纏めた組込みプログラミング教材の作成を進めてきた。

### 2. 研究の目的

本研究では、申請者がこれまでに進めてきた研究をさらに発展させ、『従来にはない小型低消費電力タイプの並列画像処理システム』の実現を図り、その研究開発過程の詳細を取り纏めて既存の PBL 型演習教材をより充実させることを主目的とした。また、この教材に基づいた技術教育の実施によって、組込み技術に長けた次世代技術者の育成・輩出が可能な教育基盤を固め、組込み業界からの人材を求める声に応えていこう、という目標を掲げた。

### 3. 研究の方法

本研究の目的を遂行するため、研究開始当初におおよそ次のような計画を立てて研究を進めた。

- (1) 以前の研究で試作済みの低消費電力型クラスタ PC をさらに小型化・高性能化する。

はじめに、低価格で低消費電力、かつデュアルコアな CPU である Intel Atom D510 を計算ノードとする形で、小型クラスタ PC をバージョンアップする。申請者が以前に試作した低消費電力タイプのクラスタ PC に搭載されている CPU は i.MX31 という ARM11 互換のシングルコア CPU であったため、その処理性能は (本格的な並列画像処理システムを構築する、という意味において) 低いと言わざるを得なかった。そこで本研究では、同じ低消費電力タイプでありながらも計算能力の高いデュアルコア Atom プロセッサに着目し、さらに、以前よりも広い (2GB 程度の) メモリ空間を有する小型 PC を複数台利用することでクラスタ PC を再構築し、高性能化を図る。

- (2) 改良されたクラスタ PC 上で用いる基盤ソフトウェア (並列画像処理ライブラリ) を開発する。

新たなクラスタ PC 専用の基本的な処理モジュールとして、例えば USB ポートからシリアル形式で画像データを読み込んだり、フレームバッファを通して画像データを表示したり、といったような、各種デバイス制御のためのライブラリを開発し、その性能評価テストを実施する。また、これに並行して、基本的画像処理ツール (画像の入出力、ノイズ除去などの前処理、エッジ抽出などの特徴抽出、その他) の最適化を行う。既に以前の研究で並列実装については経験済みであるので、本研究では主にデュアルコア CPU を効果的に利用するためのマルチスレッド化を中心として検討を進める。

- (3) 改良されたクラスタ PC と、(2)で開発する画像処理ライブラリを利用して、具体的な並列画像処理システムを開発する。

クラスタ PC を利用した簡易並列画像処理システムを考え、それを実装する。この際、教材の利用者が並列処理の効果を実感できるよう、ある程度計算量の多いシステムをターゲットにすることが重要となる。そこで本研究では、まず、画像中の点や線の組み合わせに基づいて処理を行う組み合わせ的な画像処理手法に注目し、これらを並列化するための理論的な枠組みを確立させる。その上で、クラスタ PC 上でこれらを実装する。続いて、カメラ搭載マイクロヘリコプターを制御して遠方の画像を取得し、リアルタイムでその画像内の 3 次元物体復元を行う、といったような、組込み用途の CPU 単独では実現困難なシステムについても実現を目指す。

- (4) 上記システムを実装するまでの詳細な手順を、並列ソフトウェア開発の視点から効果的に学べるような教材として取り纏め、既存の PBL 型教材をバージョンアップする。

上記(3)のシステム開発過程を、ソフトウェア開発側の視点から効果的に学べるような PBL 型の並列処理教育用教材として実現させる。もちろん、教材中では(2)の並列画像処理ライブラリを積極的に利用し、学習者の負担をなるべく軽減させるような工夫を凝らす。

- (5) PBL 型演習教材の教育的効果について検証する。

可能であれば実際の実験科目の中でこの教材を用いた実習を試みる（申請者が属する学科では、学部 4 年次にごく小人数で実施する「情報工学専門実験」という科目がある）。そして、学生達の理解度・到達度を分析した上でシステムや教材の問題点・改善点等を検討し、開発にフィードバックさせ、さらに高性能なシステムへの改良、完成度の高い PBL 教材の開発、などを目指していく。

#### 4. 研究成果

以下では、前節で示した(1)~(5)の研究計画にしたがって、各々の成果を述べる。

- (1) 8 台の小型 PC を計算ノードとするような、ネットワーク接続型の小型クラスタ PC を新たに試作した。

Intel Atom D510 を搭載した小型 PC を 8 台準備し、これらを計算ノードとするようなネットワーク接続型の小型クラスタ PC を新たに試作した(図 1)。クラスタ PC の OS には、PC クラスタコンソーシアムが開発している SCORE を採用し、並列処理プログラム開発が容易に実施できる環境を構築した。この改良クラスタ PC は、以前の研究で用いていたクラスタ PC よりも性能が高く、従来よりも高度な画像処理が可能である。簡単な処理性能比較を試みたところ、処理時間を約 1/5 程度にまで短縮できることが判明した。



図 1 改良クラスタ PC

- (2) 改良クラスタ PC 専用の並列処理プログラム開発環境を新たに構築した。

改良クラスタ PC の USB ポートに接続された画像入力デバイスから静止画像や動画像を取り込むためライブラリや、複数の計算ノードを使って画像のノイズ除去やエッジ抽出を行うための基本並列画像処理ライブラリを作成した。特に、デュアルコア CPU を効果的に利用できるような、マルチスレッド型で各処理を実行できるように実装した。

- (3) 組み合わせ的な画像処理手法を並列に実行するための具体的手法について理論検討を行うとともに、その実装を行った。

各組み合わせに対して一連の通し番号を付け、その番号を利用してクラスタの各ノードにタスクを配分する方法を新たに考案した(発表論文②で公表済)。そして、組み合わせ Hough 変換などのいくつかの手法について、評価実験によって並列化の効果を検証したところ、通常は莫大な処理時間を要するが、計算ノード数を 8 に増やしてデュアルコア利用することで、平均的な処理時間をおよそ 1/6 程度に短縮できることを確認した(図 2)。ただし、その一方で、並列処理実行時のクラスタ PC の消費電力が 90W 程度と、従来のクラスタ PC よりも大きくなった。それでも、Core i7 搭載の汎用 PC 1 台(稼働時 200W 程度)よりは低消費電力であるといえるが、今後は、消費電力と計算能力のバランスを保てる最適な計算ノード数などについても検討する必要がある。また、これとは別に、教材用の課題として、一枚の画像から幾何学的なシーン制約(複数点の共面性、空間直線の平行性や直交性など)を利用して建物等の 3 次元構造を復元する方法(学会発表①、②で公表済)や、マイクロヘリコプターからの映像を WiFi 通信を通じて一定間隔で静止画として切り出し、それらの画像群から特徴点の対応を定めて点群の 3 次元復元を行う手法の開発なども進めたが、単体の PC で実装することに思いのほか時間を要してしまったため、残念ながら並列システムとしての実装までには至らなかった。

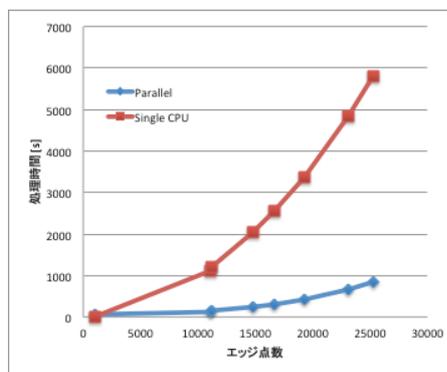


図 2 処理時間の比較

(4) 並列画像処理ライブラリを利用した PBL (Project Based Learning) 型の演習教材を開発した。

(3)の開発をベースとした PBL タイプの演習教材を開発した (図 3 は、その内容の一部を示す)。内容は、試作したクラスタ PC の開発環境構築手順 (OS インストールも含む)、カメラ利用のための設定手順、組み合わせ Hough 変換を複数 CPU で並列実行するためのプログラム生成手順、等を取りまとめたものであり、この教材を一通り試してみることで、組み込みソフトウェアや並列画像処理に関する基本的知識が身に付くように構成されている。システム構築と並列処理を同時に学ぶことができるような初学者向けの教材というのはあまり前例がないため、この意味ではこの教材の意義は大きいものと考えている。



図 3 作成した教材 (Web) の一部

(5) PBL 型演習教材を用いた教育を実践し、教材の問題点について検証した。

最後に、上記の成果を踏まえて、クラスタ PC を用いた演習教材の効果検証を試みた。具体的には、(4)で作成した教材を利用して、申請者の研究室に新規配属された学生達に対する実習を試み、学生の理解度を分析した。結果を簡単にまとめると、並列プログラミング部分については問題なく理解できていたようであり、教材に含まれていない画像からの消失点検出処理などについても、特に指導することなく自力で並列実装することができていた。この意味で、本研究の目的の一つである「並列プログラミング技術を有する人材の育成」という面に対しては、ある程度の成果を挙げられたものと考えている。しかしながら、その一方で、学生達はクラスタ PC への OS インストールやシステム構築、カメラを使うためのドライバ設定といった、よりハードウェアに近い部分を苦手としていることも同時に明らかとなった。この点に関しては、基本的な事項の記述をさらに充実させるなどの工夫が不可欠であり、今後の課題である。

5. 主な発表論文等  
(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 2 件)

- ① Akio KIMURA, Kazushi TOYOMANE, and Takashi WATANABE, Affine-invariant 2D shape detection based on affine-invariant ratio of line segments and least-squares method, The Journal of the Institute of Image Electronics Engineers of Japan, 査読有, Vol.42, No.4, 2013, pp.536-545
- ② Michio YAGIHASHI, Akio KIMURA, Parallelization of combinatorial image processing using GPU, International Workshop on Advanced Image Technology 2013, 査読有, pp.1176-1183

[学会発表] (計 7 件)

- ① 内沢佑介, 木村彰男, シーン制約を利用した単視点画像からの 3 次元情報抽出, 第 264 回画像電子学会研究会, 2013.2.28, 高知工科大学 (高知県)
- ② 桐生望, 木村彰男, 渡辺孝志, シーン制約を利用した単視点画像における 3 次元計測について, 平成 24 年度電気関係学会東北支部連合大会, 2012.8.31, 秋田県立大学 (秋田県)
- ③ 相原翔太, 木村彰男, 渡辺孝志, 虚円点像と複比計算を用いた単視点画像のユークリッド校正, 平成 24 年度電気関係学会東北支部連合大会, 2012.8.31, 秋田県立大学 (秋田県)
- ④ 木村彰男, 豊間根一志, 渡辺孝志, アフィン不変量と投票処理を利用したアフィン変換に不変な形状認識, 情報処理学会第 74 回全国大会, 2012.3.7, 名古屋工業大学 (愛知県)

[その他]

技術交流会

- ① 木村彰男, 画像認識における技術動向と今後の展開, 岩手大学/アルプス電気技術交流会, 2011.9.28, アルプス電気古川工場 (宮城県)

ホームページ等

<http://www.mips.cis.iwate-u.ac.jp/>

6. 研究組織

- (1) 研究代表者  
木村 彰男 (KIMURA AKIO)  
岩手大学・工学部・講師  
研究者番号: 00281949