

科学研究費助成事業 研究成果報告書

平成 26 年 6 月 18 日現在

機関番号：13901

研究種目：基盤研究(C)

研究期間：2011～2013

課題番号：23560323

研究課題名(和文) パワー半導体型直流適合遮断器の機能展開と実証研究

研究課題名(英文) Research on application of power semi-conductor to Current Interruption in a Low-Voltage DC Delivery System

研究代表者

横水 康伸 (YOKOMIZU, Yasunobu)

名古屋大学・工学(系)研究科(研究院)・准教授

研究者番号：50230652

交付決定額(研究期間全体)：(直接経費) 4,000,000円、(間接経費) 1,200,000円

研究成果の概要(和文)：低圧直流給電システムに適合する遮断器として、限流機能を具備したIGBT型直流遮断器を提案した。直流限流遮断の基礎特性として、直流回路の時定数が長くなっても、モデル器は、遮断時間を増長することなく、限流遮断することを示した。次いで、機能展開として、順方向電圧に起因する定常損失の低減手法の考案および実証を試みた。回路構成として電気接点として電磁リレーをIGBTに並列接続することとし、その制御回路を検討し、モデル器を試作した。試作器において、平常電流は電磁リレーを流れ、定常損失を低減できた。別の機能展開として、電流抑制部に着手し、その回路構成の一案を提案し、電流の立ち上がり抑制効果を提示した。

研究成果の概要(英文)：The series of the present research project has proposed the circuit breaker composed of an IGBT(Insulated Gate Bipolar Transistor) with the aim of usage under low-voltage DC delivery system. Current interruption imposed on the model circuit breaker revealed that the model circuit breaker successfully interrupted a DC 80A at an interrupting time of 8-9 ms, almost regardless of the time constant of a DC supply circuit. Furthermore, as an evolution methodology, a circuit configuration of circuit-breaker components was contrived to reduce the power loss caused by a forward voltage drop. Based on this design, a model circuit breaker combined with a relay was constructed. The experimental result demonstrated reduction of the power loss. As a further evolution technology, a current suppressing unit was also contrived to decrease the interrupting duty imposed on the circuit breaker. The current suppression proved to have the suppression function of the current during the rising period.

研究分野：工学

科研費の分科・細目：電気電子工学 電力工学・電力変換・電気機器

キーワード：大電流 直流 遮断器 限流遮断 パワー半導体

1. 研究開始当初の背景

需要家での太陽電池などの自家用発電設備、電話通信設備および自動車内配線システムでは、従来から低電圧直流による電気エネルギー伝送方式が構成されている。近年では、省エネルギー性および高信頼性向上に基づいて、インターネットデータセンターなどでの電力伝送設備および家庭内配線への直流の適用が検討されている。したがって、需要家における低電圧(数十～数百ボルト)分野での直流の利用率は上昇している。

低電圧直流電力システムおよび自動車配線システムでは、遮断器あるいはリレーが設置され、これらは、現状では、アーク放電の過渡応答を利用して、負荷電流の開閉、故障電流の限流遮断を達成している。現状の遮断器では、限流遮断時間はアーク特性に依存し、コントロール困難であり、また、高電圧化・大電流化の技法には、多くのアーク要素技術に影響されてしまうという実態がある。

2. 研究の目的

半導体分野では、Si系パワー半導体の高電圧化・大電流化が年々進展している。パワー半導体では、外部制御回路によって導通・非導通状態に切り替えることができる。そこで、このスイッチング機能を適用し、さらに限流機能を具備させた直流固体遮断器(アークレス・ブレーカ)の着想に至った。

パワー半導体型遮断器には以下の特徴を持たせることを期待できる。(i) 限流遮断時間を所定時間にコントロールできる。(ii) パワー半導体素子の定格容量に応じて、高電圧化・大電流化を容易に達成できる。(iii) 多数回の遮断を実現できる。(iv) 構成部品は損耗しない。一方、順方向電圧による定常損失が発生するという欠点がある。

本研究は、直流給電システムに適合できるパワー半導体型遮断器の回路構成提示および通電・遮断特性の解明、さらには機能展開を目的としている。すなわち、同遮断器の構成要素と仕様を検討し、検証実験・計算による動作実証および通電・遮断特性の解明を行う。これらの検討・解明を通じて、パワー半導体型遮断器を機能展開することを狙っている。パワー半導体として、IGBT素子を用いている。

3. 研究の方法

3.1 IGBT素子を用いた低圧直流用遮断器の構成

パワー半導体として IGBT を適用し、そのスイッチング機能を直流の限流遮断に適合させることを目的として、限流機構部の回路構成を考案してきた。本研究で考案した IGBT 型モデル遮断器は、IGBT の電流・電圧特性をゲート・エミッタ間電圧で制御することに

よって、直流電流の限流遮断を達成している。4.1 節に回路構成を示す。

3.2 インダクタンスを含有した直流回路での IGBT 型モデル遮断器の電流遮断特性

限流機能を具備したモデル遮断器の基礎的特性解明から着手することとし、さらに直流遮断回路における時定数が長くなるにつれて、直流電流の遮断が困難になることを鑑みた。本研究では、高インダクタンスを含有する直流回路において、モデル器に DC120 V-80 A の電流遮断責務を課し、限流遮断過程に及ぼすインダクタンスの影響を評価した。

モデル遮断器を抵抗器およびコイルを介して直流電圧源(DC120 V)に接続した。次いで回路抵抗 R を 1.5 Ω で一定の下、コイルのインダクタンス L を調整し、回路時定数 $\tau_{cir}(=L/R)$ を 510 μs 、930 μs 、2000 μs 、3500 μs の 4 通りに設定した。これらの条件の下で、モデル遮断器に DC80°A の遮断を課した。限流遮断過程において、IGBT 素子のゲート・エミッタ間電圧 V_{GE} 、モデル遮断器間の電圧 V_{CB} 、モデル遮断器に流れる電流 i_{CB} を測定した。

3.3 電気接点併用 IGBT 型直流モデル遮断器

IGBT 型遮断器の機能展開として、定常損失の低減方法を検討した。電気接点を有する電磁リレーを用いること、すなわち電磁リレーを IGBT に並列接続する構成を考案した。特性評価の第一段階として、以下で述べるように、DC120 V の回路にてモデル器に突入電流の遮断責務を課した。

抵抗器と投入器を介して、モデル器を 120 V の直流電圧源に接続した。次いで、時刻 $t=0$ ms に 20 A、40 A、60 A、80 A および 100 A の突入電流を通電し、同器にそれらの遮断責務を課した。遮断過程において、制御信号 V_{Ope1} および V_{Ope2} 、IGBT の G-E 間電圧 V_{GE} 、モデル器を流れる電流 i_{CB} 、 i_{Relay} および i_{IGBT} ならびにモデル器端子間電圧 V_{CB} を測定した。

3.4 電流抑制部の考案

遮断器の遮断責務を低減させることを目的として、電流抑制機能を具備させること、その回路構成を考案することとした。この回路構成の特徴は、抵抗素子、インダクタンス素子、キャパシタンス素子およびダイオードなどから構成させること、すなわち制御回路および制御用電源を不要とすることである。

考案した電流抑制部を直流給電回路に導入し、突入電流に対する限流動作を、以下に述べるように、実証することにした。電気回路の過渡現象論に基づき、回路方程式を構築し、回路方程式を解析的に解くことによって、限流器に流れる電流などを解析式で表した。

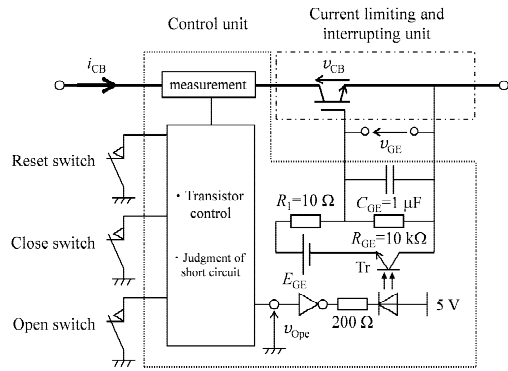


図1 IGBT型モデル遮断器の基本構成

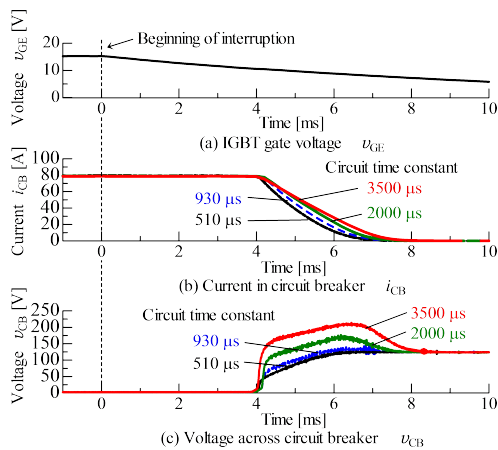


図2 限流遮断過程における波形

次いで、電源電圧 120 V、突入電流の定常値 100 A に対して、限流器に流れる電流を導出し、限流効果を検討した。

4. 研究成果

4.1 IGBT 素子を用いた低圧直流用遮断器の構成

図1は、IGBT型モデル遮断器の構成を示している。同モデル遮断器には、最大定格コレクタ・エミッタ間電圧 1400 V、最大定格コレクタ電流 100 A の IGBT 素子を用いている。IGBT 素子のゲート・エミッタ間には、キャパシタ C_{GE} および抵抗素子 R_{GE} が並列に接続されており、両素子の組み合わせによって遮断時間を制御する。また R_{GE} には抵抗 $R_1 (=10 \Omega)$ とトランジスタ Tr を介して、直流電圧源(出力電圧 E_{GE})が接続されている。 Tr オン時におけるゲート・エミッタ間電圧 V_{GE} が 15 V となるように設定している。

同モデル遮断器における電流の遮断プロセスを以下に示す。トランジスタを導通状態から非導通状態に変化させる。これによりキャパシタ C_{GE} の電荷が抵抗 R_{GE} を通じて放電

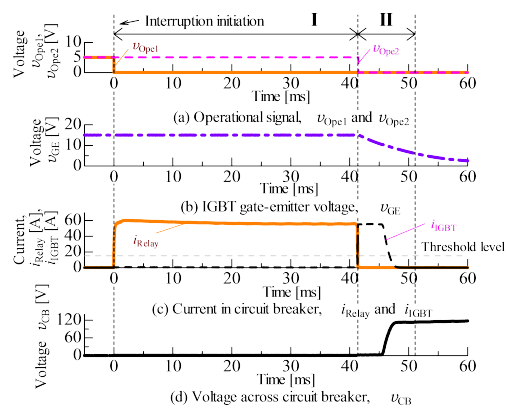


図3 電気接点併用 IGBT 型モデル遮断器による突入電流の遮断過程

し、 v_{GE} が 15 V から時定数 $10 \text{ ms} (=C_{GE}R_{GE})$ で指数関数的に低下する。 v_{GE} の低下に伴って IGBT 素子の C-E 間の抵抗値は次第に高い値に上昇するため、IGBT 素子を流れるコレクタ電流は減少し、最終的には遮断が達成される。

4.2 IGBT 型モデル遮断器の電流遮断特性

図2に測定波形を示す。図2(a)は IGBT 素子のゲート・エミッタ間電圧 v_{GE} を示している。 v_{GE} が 15 V から時間の経過に伴って低下して 4 ms 付近で 11 V を下回っている。図2(b)にモデル遮断器に流れる電流 i_{CB} を示す。いずれの τ_{cir} においても、 i_{CB} は 4 ms 付近から限流が開始されており、 τ_{cir} が 510 μs の場合には約 7.4 ms で遮断が完了している。 τ_{cir} が大きくなるにつれて、遮断完了の時刻は若干遅くなるが、 τ_{cir} が 3500 μs の場合でも約 8.2 ms で遮断が完了している。すなわち、高時定数の条件に対しても、モデル遮断器は遮断時間をほとんど増長することなく、限流遮断を達成している。また、遮断時間を約 8 ms に制御できることを示している。

図2(c)に示すように、 τ_{cir} が 510 μs の場合には、 v_{CB} が 4 ms 以降急激に増加し、約 7.4 ms で DC120 V に達する。 τ_{cir} が 2000 μs および 3500 μs の場合には、 v_{CB} が一時的に電源電圧を上回る。これは回路中のインダクタンスによる影響である。中でも、 τ_{cir} が 3500 μs の場合には、 v_{CB} は約 210 V まで上昇する。しかし、上述のようにモデル遮断器は直流電流を限流遮断に成功している。

4.3 電気接点併用モデル遮断器

図3は、60 A の突入電流を通電した場合における測定波形を示している。同図より、以下のことがわかる。

(i) 期間 I: 図3(c)に示されるように、 i_{Relay} は $t=0 \text{ ms}$ の直後に 15 A を超えている。モデル器が過電流通電を検出し、図3(a)に示されるように、 v_{Opel} が立ち下がる。約 41.4 ms の遅

れ時間の後にリレー接点が開くと、図 3 (c)に示されるように、 i_{Relay} がほぼ瞬時に IGBT へ転流する。なお、時刻 0 ~ 41.4 ms において、電圧 v_{CB} は微小であり、損失を低減できていることも確認できる。

(ii) 期間 II: 転流完了をモデル器が検知すると、信号 v_{Ope2} が立ち下がり、図 3(b)に示されるように、 v_{GE} が 15 V から低下を始める。 i_{IGBT} は約 46 ms から限流され始め、約 51 ms には遮断が完了している。 v_{CB} は、遮断完了まで電源電圧を超えることなく単調に上昇している。

他の電流 20, 40, 80 および 100 A においても、本器は約 51 ms で直流電流の遮断に成功した。

4.4 電流抑制部の考案

4.4.1 電流抑制部の基本仕様

図 4 の破線部は、本報告で提案される電流抑制部の構成を示している。電流抑制部は抵抗器(抵抗値 R_{FCL})とインダクタンス素子(インダクタンス L_{FCL})の並列回路から構成される。本抑制部は以下のように動作することを目論んでいる。

(i) 平常時には電流は並列接続されたインダクタンス素子 L_{FCL} を流れるため、限流器での電圧降下は発生しない。

(ii) 故障発生直後(電流の立ち上がり時間)には、電流 $i(t)$ が急峻に立ち上がり始めると、インダクタンス素子の逆起電力が発生するとともに、その逆起電力に対応して、電流 $i(t)$ の一部が R_{FCL} に分流する。このため、 R_{FCL} によって電流 $i(t)$ は限流される。

(iii) 本電流抑制部は受動素子だけの簡素な構成であり、電流の変化に対して動作する。故障直後の電流の立ち上がりを抑制することができるが、故障電流を永久に限流することはできない。そこで、故障電流が定常状態になる前に、直列に接続した遮断器での故障電流の遮断を考えている。

4.4.2 電流の解析式

本限流器の限流動作を確認するために、図 4 に示すモデル回路に限流器を導入した。回路全体を流れる電流を $i(t)$ 、限流器の抵抗器を流れる電流を $i_{\text{R}}(t)$ 、インダクタンス素子を流れる電流を $i_{\text{L}}(t)$ 、限流器両端の電圧を $v_{\text{CB}}(t)$ で表す。電源電圧は E 、線路抵抗は R_{S} 、線路インダクタンスは L_{S} である。投入器の投入時刻 $t=0$ 以降での回路方程式を構築し、ひいては方程式を解析的に解くことができ、電流 $i(t)$ を以下のように導出することができた。

$$i(t) = \frac{E_{\text{S}}}{R_{\text{S}}} \left[1 + \left(A - \tau_1 \frac{R_{\text{FCL}}}{L_{\text{FCL}}} \right) \exp\left(-\frac{t}{\tau_1}\right) - \left(A - \tau_2 \frac{R_{\text{FCL}}}{L_{\text{FCL}}} \right) \exp\left(-\frac{t}{\tau_2}\right) \right] \quad (1)$$

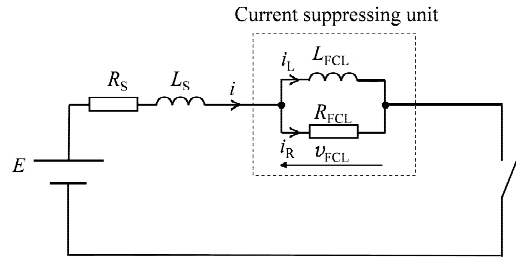


図 4 電流抑制部(破線部)と直流給電回路

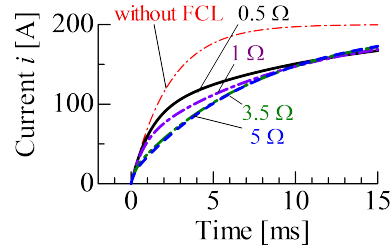


図 5 電流抑制部による直流電流の限流過程

ここで、

$$A = \frac{R_{\text{S}}}{L_{\text{S}} \left(-\frac{1}{\tau_1} + \frac{1}{\tau_2} \right)} \quad (2)$$

$$\tau_1 = \frac{2}{\zeta - \sqrt{\zeta^2 - 4 \frac{R_{\text{S}} R_{\text{FCL}}}{L_{\text{S}} L_{\text{FCL}}}}} \quad (3)$$

$$\tau_2 = \frac{2}{\zeta + \sqrt{\zeta^2 - 4 \frac{R_{\text{S}} R_{\text{FCL}}}{L_{\text{S}} L_{\text{FCL}}}}} \quad (4)$$

$$\zeta = \frac{R_{\text{S}}}{L_{\text{S}}} + \frac{R_{\text{FCL}}}{L_{\text{FCL}}} + \frac{R_{\text{FCL}}}{L_{\text{S}}} \quad (5)$$

4.4.3 限流動作

1 例として、図 4 において、 $E=120 \text{ V}$ 、 $R_{\text{S}}=0.6 \Omega$ 、 $L_{\text{S}}=1.4 \text{ mH}$ とした。図 5 は、限流器の条件として、 L_{FCL} を 3 mH 一定とし、 R_{FCL} を 0.5, 1, 3.5 および 5 Ω と変化させた場合について、電流波形を示している。同図には限流器を取り付けていない場合の電流波形も併記している。図 4 から R_{FCL} がいずれの場合でも限流器がない場合と比較し、 $i(t)$ が低下している。 $t=5 \text{ ms}$ では限流器のない場合には電流値は 176 A であるのに対し、 $R_{\text{FCL}}=0.5, 1, 3.5, 5 \Omega$ のとき、電流値はそれぞれ 124, 111,

101, 100 A となっている。 R_{FCL} を高くすると、 $i(t)$ が小さくなるが、 3.5Ω と 5Ω では電流値に大きな差は見られない。以上から、ここで提案した電流抑制部が、直流電流を抑制できることを示すことができたと言える。

4.5 今後の展望

本研究を通じて、回路構成をさらに適正化できることに気づいた。たとえば、ゲートエミッタ間電圧の時定数、電気接点使用時におけるゲート・エミッタ間電圧の大きさ、電流抑制部の回路構成を適正化できると考えている。これらの適正化によって、遮断性能の大電流化を達成できる。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計1件)

Y. Yokomizu, T. Hayase, Y. Meguro, and T. Matsumura. "A Fundamental Approach to Applying an Insulated-Gate Bipolar Transistor to Current Interruption in a Low-Voltage DC Delivery System", International Transactions on Electrical Energy Systems, Article first published online : 4 JAN 2014, DOI: 10.1002/etep.1830 (2014).

[学会発表](計8件)

難波晃平・横水康伸・松村年郎。「低圧直流システムへの限流器適用による電流抑制効果に関する検討」.平成26年電気学会全国大会講演論文集, 6-269 (2014).愛媛大学(愛媛県松山市).(2014年3月20日発表).

難波晃平・横水康伸・松村年郎。「低圧直流システムへの限流器の適用とその電流抑制効果の基礎検討」.平成25年度電気関係学会東海支部連合大会講演論文集,D4-6 (2013).静岡大学(静岡県浜松市).(2013年9月25日発表).

横水康伸・目黒佳一・松村年郎。「IGBT型直流用モデル遮断器の突入電流遮断限界」.平成25年電気学会全国大会講演論文集, 6-198 (2013年3月20日発表).名古屋大学(愛知県名古屋市).

Y. Yokomizu, Y. Meguro and T. Matsumura. "Fundamental Interruption-Experiment on IGBT-Type Low-Voltage DC Model Circuit Breaker for Various Circuit Time-Constants", Joint Conference of IWHV2012 & JK 2012 on ED&HVE, ED-12-150/SP-12-76/HV-12-79. (November 17, 2012). (Kanazawa, Japan)

横水康伸・目黒佳一・松村年郎。「電気接点併用 IGBT型直流用モデル遮断器による突入電流の遮断基礎実験」.平成24年度電気関

係学会東海支部連合大会講演論文集, F2-3. (2012年9月24日発表).豊橋技術科学大学(愛知県豊橋市).

[図書](計0件)

[産業財産権]

出願状況(計0件)

名称:

発明者:

権利者:

種類:

番号:

出願年月日:

国内外の別:

取得状況(計0件)

名称:

発明者:

権利者:

種類:

番号:

取得年月日:

国内外の別:

[その他]

ホームページ等

6. 研究組織

(1)研究代表者

横水 康伸 (YOKOMIZU Yasunobu)

研究者番号: 50230652

(2)研究分担者

松村 年郎 (MATSUMURA Toshiro)

研究者番号: 90126904