

科学研究費助成事業 研究成果報告書

平成 26 年 6 月 23 日現在

機関番号：26402

研究種目：基盤研究(C)

研究期間：2011～2013

課題番号：23560408

研究課題名(和文)酸化亜鉛透明トランジスタと積層式色分離型光電変換素子からなる光デバイスの創成

研究課題名(英文)Zinc oxide transparent transistor and its application to stacked image sensor

研究代表者

古田 守(FURUTA, MAMORU)

高知工科大学・工学部・教授

研究者番号：20412439

交付決定額(研究期間全体)：(直接経費) 4,100,000円、(間接経費) 1,230,000円

研究成果の概要(和文)：本研究はワイドバンドギャップ酸化物半導体による透明トランジスタの実現に向けたものであり、酸化物半導体や絶縁膜と半導体界面の格子欠陥が電気特性や信頼性に及ぼす影響を明らかにすると同時に欠陥の不活性化手法を検討した。

本研究により可視光照射下においても電気的特性の変化のない、真の透明トランジスタを実現し、透明トランジスタからなる信号読み出し回路を有する新たな積層式色分離型光電変換素子を実証した。

研究成果の概要(英文)：The aim of this research is to achieve transparent thin-film transistor by using wide-gap oxide semiconductors. Based on the analysis of the influence of lattice defects existing in an oxide semiconductor bulk and at an interface between insulator and oxide semiconductor on electrical properties and reliability of the transistor, we investigated the defect passivation method of oxide semiconductors.

As a consequence of this research, transparent thin-film transistor, which was not influenced by visible light irradiation, could be achieved, and the stacked organic image sensor has been successively demonstrated with transparent signal readout circuits.

研究分野：工学

科研費の分科・細目：電気電子工学 電子デバイス・電子機器

キーワード：先端機能デバイス 電子・電気材料 半導体物性 酸化物半導体 透明回路 イメージセンサ

1. 研究開始当初の背景

ワイドギャップ半導体、特に酸化物半導体を用いた透明トランジスタの研究は国内外で活発化している。東工大 細野教授らのグループによる非晶質 In-Ga-Zn-O (IGZO) を半導体を用いた透明トランジスタ (Nature 432, (2004) 488) の発表以降、米国の Mourey らの透明トランジスタによる 15 段リングオシレータの動作 (IEEE trans. on Electron Devices, 57 (2010) 530) 発表等、透明回路の実現に向けた研究が加速している。これらの研究は、酸化物半導体トランジスタによる透明回路実現の可能性を実証した物であるが、実際には光照射を行わない暗状態での動作であり、可視光照射下における特性変化に関して触れられていない。また、IGZO 透明トランジスタにおいても可視光照射下で電圧ストレスを印加する信頼性試験 (NBIS 信頼性試験) において、薄膜トランジスタの特性変動が加速され、信頼性が劣化することが報告されており、実用化に向けた大きな課題と認識されている。

透明回路は可視光照射下で使用されることが多く、光照射下での特性安定性や特性劣化に与える可視光照射の影響とその劣化メカニズム解明と対策は、学術的意義のみならず産業応用上も極めて重要である。

2. 研究の目的

本研究の目的は、ワイドギャップ半導体である酸化物半導体を用い、光学的且つ電気的に透明なトランジスタを創成し、新規光デバイスを創成する点にある。研究代表者が予備的に作製した酸化物半導体薄膜トランジスタは、可視光照射において光リーク電流が生じ、光照射下での電気的透明性が未完成であった。酸化物半導体薄膜中に存在する酸素欠損に代表される格子欠陥、ならびに結晶粒界に存在する欠陥の低減および不活性化手法の研究や新たなトランジスタ構造の提案により、可視光照射下で電気特性が変化しない透明トランジスタ技術を確立する。

また、この光学的且つ電気的に透明なトランジスタを使い、光利用効率に優れ、かつスーパーハイビジョンに向けた高精細化が可能な積層式色分離型光電変換素子からなる光デバイスを創成することが最終目的である。

これまでの光電変換素子 (イメージセンサー) の原理を図 1 に、本研究で実現を目指す新たな光電変換素子の概念図を図 2 に示す。図 1 に示す従来のイメージセンサーは、光学プリズムと 3 枚の撮像素子からなる三板式、カラーフィルターで色分離を行う単板式、に分類できる。民生用には単板式が広く利用されているが、本方式はカラーフィルターにより光の三原色を得るため、原理的に光の利用効率が 1/3 (33.3%) 以下に制限される。このため、高感度と高精細化はトレードオフとなり両立が困難という課題が存在する。

一方で、図 2 に示す、本研究が目指す新構造

イメージセンサーは、赤 (R)、緑 (G)、青 (B) の光の三原色に感度を有する光電変換有機膜と画像読み出し用の透明回路を積層し、厚み方向で色分離を行う新たな方式である。本提案の手法は、原理的には入射光の 100% を利用することができ、従来方式に比較して大幅な光利用効率の向上と高精細化の両立が図れる。本提案の実現には、画像信号読み出し回路には、回路動作に加えて下層の光電変換膜に光を透過させる透明性が要求され、透明トランジスタによりはじめて創成可能な新規機能素子である。

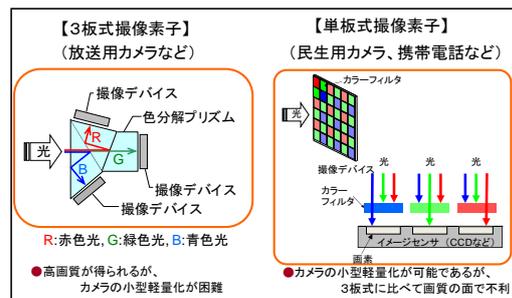


図 1 従来の撮像素子 (三板式と単板式)

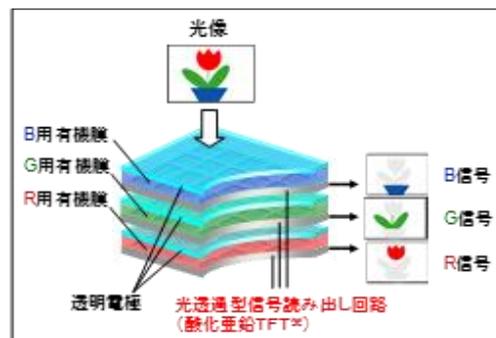


図 2 本研究が目指す光電変換素子の概念図

3. 研究の方法

本研究は酸化物半導体透明トランジスタの実現と、図 2 に示す積層式色分離型光電変換素子からなる光デバイス創成に向け、以下の内容を明らかにすべく研究に取り組んだ。

(1) 光照射下での特性変化を再現可能な薄膜トランジスタデバイスモデルに関する研究

酸素欠損に代表される酸化物半導体格子欠陥やバンドギャップ内の欠陥準位が光リーク電流に及ぼす影響を明らかにする。また、電気特性から抽出した欠陥密度とエネルギー分布を用い、デバイスシミュレーションにより光リーク電流を再現可能な物理モデルを構築する。本研究は研究分担者 木村睦教授が主体的に取り組んだ。

(2) 原子層堆積 (ALD) 法による酸化物半導体のダメージフリー成膜と酸化物トランジスタ応用

一般的に用いられている酸化物半導体の成膜手法であるスパッタリング法に比較して、高エネルギー粒子による成膜時のダメージ低減が期待できる原子層堆積 (ALD) 法を用い、酸化亜鉛薄膜トランジスタの形成に取り

組み、成膜条件や酸化ガス種がトランジスタ特性に与える影響を明らかにする。本研究は研究分担者 浦岡行治教授が主体的に取り組んだ。

以下の項目(3)~(5)は研究代表者が主体的に取り組んだ内容である。

(3) 光照射下における薄膜トランジスタの負バイアスストレス劣化メカニズムの解明

酸化物半導体薄膜トランジスタにおいて、可視光照射下で負のゲート電圧ストレスを印加することにより、トランジスタのしきい値電圧が変化する劣化、NBIS: Negative-gate Bias and Illumination Stress が深刻な劣化モードとなっている。この劣化のメカニズムを明確化し、対策に繋げる。

(4) 酸化物半導体および絶縁膜/半導体界面における欠陥終端処理に関する研究

項目(1)で記載したように、酸化物半導体中や絶縁膜/酸化物半導体界面に存在する格子欠陥はトランジスタ特性や項目(3)に示した NBIS 信頼性に大きく影響する。これら格子欠陥の不活性化処理に関して、欠陥終端手法の開発、およびその効果を検証し、高性能・高信頼性酸化物半導体透明トランジスタを実現する。

(5) 透明回路を用いた光デバイスの創成

項目(1)~(4)の研究により、図2に示す有機光電変換膜と画像読み出し透明回路からなる積層式色分離型光電変換素子を創成し、高画素化の目標である~5万画素相当の画素設計において動作実証し、実用化に向けた課題を明らかにする。

4. 研究成果

以下に研究の方法で記載した個々の項目に関して、研究の成果を示す。

(1) 光照射下での特性を再現可能な薄膜トランジスタデバイスモデルに関する研究

光照射下でのデバイスモデリングに向け、薄膜トランジスタの電気特性(低周波 CV 法)から欠陥準位密度を抽出する手法を開発した。抽出した欠陥密度分布を用いたデバイスシミュレーションにより、光照射下での光リーク電流のメカニズムとして、トランジスタのソース領域における正電荷(ホール)の蓄積と、それによる電極-半導体間のトンネル電流が増大することを明らかにした。

(2) 原子層堆積(ALD)法による酸化物半導体のダメージフリー成膜と酸化物トランジスタ応用

スパッタリング法に比較して成膜ダメージの低減が期待できる原子層堆積(ALD)法を用い、ゲート絶縁膜と酸化亜鉛半導体層の双方を形成した酸化亜鉛薄膜トランジスタに関する研究を実施した。これら研究により、酸化亜鉛形成時の酸化ガスとして従来の酸素や水蒸気(H₂O)に代わり酸素プラズマを用いることで、150°C以下の低温で優れた特性の薄膜トランジスタを実現可能であることを明らかにした。本結果は有機材料やプラス

チック基板上への高性能酸化物半導体トランジスタ実現の可能性を示した結果であり、図2に示すように有機光電変換膜上に透明回路を積層する際に、下層の有機膜にダメージを与えることなく透明回路が作製できることを示しており、今後重要な技術となる。

(3) 光照射下における薄膜トランジスタの負バイアスストレス劣化メカニズムの解明

薄膜トランジスタの光照射下における負ゲートバイアス(NBIS)劣化メカニズムの解明と対策は極めて重要である。そこで、各種ストレス条件下における TFT の劣化と劣化前後で欠陥が生成される場所の特定に関して検討した。

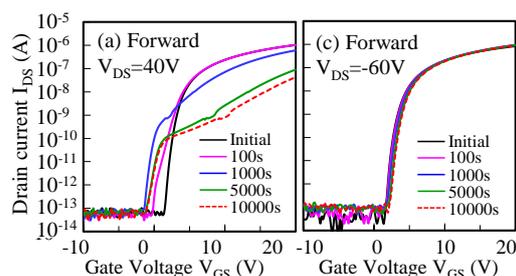


図3 NBIS劣化のドレイン電圧依存性
ドレイン印加電圧 左図+40V 右図-60V

その結果、図3に示すように、光照射下での NBIS 劣化はトランジスタに印加するゲート電圧のみならず、ドレイン電圧にも依存することを明らかにした。これらを基盤としたメカニズム解析の結果、1)劣化には正電荷を帯びた欠陥が強く影響しており、起源は酸素格子欠陥(酸素欠損)と想定されること、2)正電荷を帯びた酸素欠損は電界によりドリフトすること、3)正電荷を帯びた酸素欠損の寿命はチャンネル内の電子濃度に依存しており、欠陥の再結合に十分な電子濃度がチャンネルに存在している場合には劣化が抑制されること、を見いだした。

この結果より、劣化原因の根本的な対策として、以下に示す手法により、酸素格子欠陥の終端(不活性)化処理の研究に取り組んだ。(4) 酸化物半導体および絶縁膜/半導体界面における欠陥終端化処理に関する研究

酸化物半導体中の欠陥終端化技術に関しては、これまで酸素や水蒸気処理による酸素欠損の低減、水素による欠陥補償、等が報告されている。本研究では、酸化物半導体 In-Ga-Zn-O(IGZO)上に形成する酸化シリコン膜 SiO_x の成膜条件を制御することにより IGZO 膜中の水素濃度を変化させ、水素が薄膜トランジスタの特性や信頼性に及ぼす影響を評価した。

図4は二次イオン質量分析法(SIMS)により評価した酸化物半導体 IGZO 中の水素濃度の上層 SiO_x 成膜条件依存性である。IGZO 上への SiO_x 成膜時条件(SiH₄ガス分圧)を変化させることにより、IGZO 中の水素濃度を制御できることが確認できる。

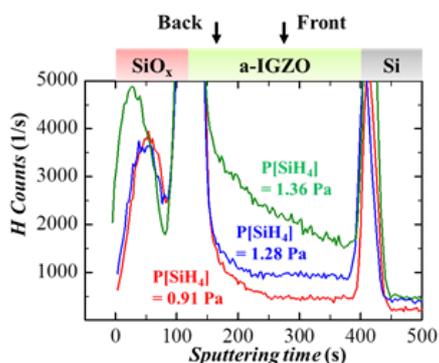


図4 IGZO 中の水素濃度 (SIMS 分析結果)

図4に示す水素濃度を変化させた IGZO 膜を用いて酸化物 TFT を作製し、TFT 特性や信頼性に及ぼす水素の欠陥補償効果を評価した。その結果、IGZO 中の水素濃度を増大させることにより欠陥補償効果が発現し、TFT 特性やバイアスストレス印加における信頼性が向上することが確認できた。しかしながら、水素濃度の増大にともない、チャンネルの導電化によるスイッチング特性の消失といったデメリットも確認され、水素による欠陥補償のみでは研究目標を達成する TFT の実現は困難であるとの結論に至り、新たな手法を検討した。

水素による欠陥補償効果の限界が確認できたことより、次にフッ素 (F) による欠陥補償を検討した。IGZO 中へのフッ素導入手法として、フッ素を含有する窒化シリコン膜 (SiNx:F) を IGZO 膜上に形成し、熱処理により SiNx:F 中のフッ素を IGZO 中に拡散させる手法により、酸化物半導体 IGZO 中へフッ素を導入した。

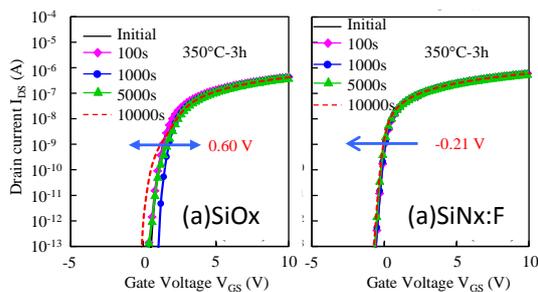


図5 (a)水素終端, (b)フッ素終端した IGZO TFT の正ゲートバイアスストレスによるトランジスタ特性の変化

図5 (a)および(b)に水素終端およびフッ素終端した IGZO を用いた TFT における正ゲートバイアスストレス信頼性評価結果を示す。図5 (a)に示す水素終端ではストレス時間と共に特性の変化が見られ信頼性が充分でないのに対し、図5 (b)に示すフッ素終端した IGZO TFT では信頼性に格段の向上が確認でき、電圧ストレス印加時間に対して特性の変化は無視できるレベルに収まることが確認できた。図5に示すように IGZO 中の欠陥をフ

ッ素終端することで図5に示した正ゲートバイアスストレス信頼性の向上が確認できたため、光照射下での NBIS 信頼性ならびに光リーク電流の照射波長依存性を評価した。その結果、光照射下における NBIS 劣化は照射光の光子エネルギーが 2.7eV (青色照射) でほぼ抑制できることを確認した。また、光リーク電流の増大も見られず、研究目標である可視光照射時の光リーク電流 10^{-12} A 以下を実現した。

(5) 透明回路を用いた光デバイスの創成

上記(1)~(4)の研究成果により、研究の数値目標である、“可視光照射下におけるトランジスタの光リーク電流を 10^{-12} A 以下に抑制”を実現することができた。この成果を用いて、NHK 放送技術研究所のご協力得て、目標とする解像度に相当する $50 \mu\text{m}$ ピッチの画素密度を持つ、積層型色分離式イメージセンサーの実証を行った。図6は IGZO 薄膜トランジスタを用いた信号読み出し透明回路の顕微鏡写真である。トランジスタのみならず全ての電極配線も透明材料から形成しており、透明回路の可視光透過率は80%以上である。

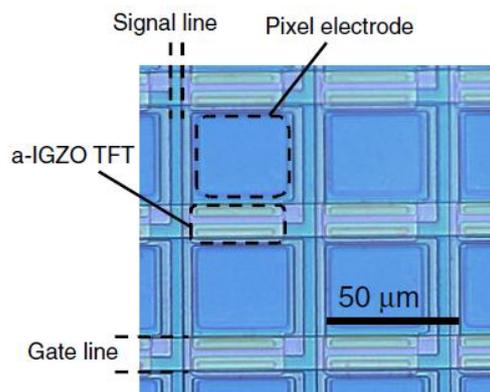


図6 作製した IGZO 透明トランジスタ信号読出回路

作製した透明回路上に赤色光にのみ感度を有する有機光電変換膜である ZnPc 膜を形成し、透明回路を信号読み出し回路と動作させた撮像実験の結果を図7に示す。撮像画素数は 128×96 の 12,288 画素であるが、50,000 画素の 1/4 部分を切り出した検証モデルである。図7に示したように十分な撮像結果が得られており、作製した透明信号読み出し回路が光照射下においても機能していることを示している。単層での撮像結果が確認できたことより、今後は青色・緑色用のセンサーを積層することで図2に示すイメージセンサーの実現に向けた研究を継続していく計画である。

上記に示したように、本研究の遂行により、当初掲げた数値目標は全て達成した。また、ならびに透明回路を用いた光デバイスの創成に関し、全てにおいて目標の達成もしくはそれ以上の研究成果を得ることができた。

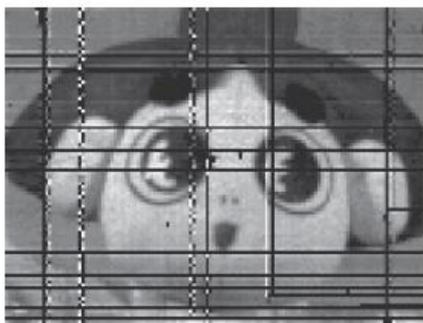


図7 実証したイメージセンサーの撮像例

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文]

(研究期間総計 33 件、内査読論文 32 件)
スペースの関係で代表例 12 編を記載

- ① D. Wang, M. Furuta, 他計 5 名(5 番)
“Suppression of degradation induced by negative gate bias and illumination stress in amorphous InGaZnO thin-film transistor by applying negative drain bias, ACS applied Materials and Interfaces, **6** pp. 5713-5718 (2014) (査読論文) DOI: 10.1021/am500300g
- ② M. Furuta, 他計 5 名(1 番) “High performance solution-processed InGaZnO thin-film Transistor fabricated by ozone-assisted atmospheric pressure mist deposition”, Journal of Display Technology (IEEE), in-press (査読論文) DOI: 10.1109/JDT.2013.2294967
- ③ M. P. Hung, M. Furuta, 他計 4 名(4 番)
“Negative bias illumination stress induced electron trapping at back-channel interface of InGaZnO thin-film transistor”, Electrochemical and Solid-State Letters, **3(3)** pp. Q13-Q16 (2014) (査読論文) DOI: 10.1149/2.010403ssl
- ④ S. Urakawa, M. Furuta, Y. Uraoka, 他計 11 名(8 番) “Thermal analysis of amorphous oxide thin-film transistor degraded by combination of joule heating and hot carrier effect”, Applied Physics letters, **102**, pp.053506-1~3 (2013) (査読論文) DOI: 10.1063/1.4790619
- ⑤ S. Tomai, M. Furuta, 他計 10 名(10 番)
“The deterioration phenomenon of amorphous InSnZnO transistors derived from the process of annealing”, Electrochemical and Solid-State Letters, **2(12)** pp. P107-P109 (2013) (査読論文) DOI: 10.1149/2.003312ssl
- ⑥ T. Kawaharamura, M. Furuta, 計 4 名(4 番) “Growth and electrical properties of AlOx grown by mist chemical vapor deposition”, AIP Advances, **3** pp. 032135-1~9 (2013) (査読論文) DOI: 10.1063/1.4798303
- ⑦ M. Furuta, 他計 5 名(1 番) “Electrical properties of thin-film transistor with an Indium-Gallium-Zinc Oxide channel and Aluminum oxide gate dielectric stack formed by solution-based atmospheric pressure deposition”, IEEE Electron Device Letters, **33** pp. 851-853 (2012) (査読論文) DOI: 10.1109/LED.2012.2192902
- ⑧ S. Shimakawa, M. Furuta, 他計 8 名(8 番)
“Photoleakage current of TFTs with ZnO channels formed at various oxygen partial pressure under visible light irradiation”, Japanese Journal of Applied Physics, **51** pp. 03CB04-1~4 (2012) (査読論文) DOI:10.1143/JJAP.51.03CB04
- ⑨ T. Sakai, M. Furuta, 他計 7 名(7 番) “A 128×96 Pixel, 50 μm Pixel Pitch Transparent Readout Circuit using InGaZnO4 Thin Film Transistor Array with Indium-Tin-Oxide Electrodes for Organic Image Sensor”, Japanese Journal of Applied Physics, **51** pp.010202-1~3 (2012) (査読論文) DOI:10.1143/JJAP.51.010202
- ⑩ M. Kimura, M. Furuta, 他計 9 名(2 番)
“Extraction of Trap Densities in ZnO Thin-film Transistors and Dependence on Oxygen Partial Pressures during Sputtering of ZnO Films”, IEEE Trans. Electron Devices, **58** pp. 3018~3024 (2011) (査読論文) DOI:10.1109/TED.2011.2158546
- ⑪ M. Kimura, M. Furuta, 他計 9 名(2 番)
“Trap Densities in ZnO Thin-Film Transistors with SiOx Gate Insulators by Several Deposition Conditions”, Electrochemical and Solid-State Letters, **14** pp. H365-H367 (2011) (査読論文) <http://dx.doi.org/10.1149/1.3601058>
- ⑫ Y. Kawamura, Y. Uraoka, 他計 5 名(5 番)
“ZnO Thin Film Fabricated by Plasma-Assisted Atomic Layer Deposition”, Japanese Journal of Applied Physics, **50** pp.04DF05-1~4 (2011) (査読論文) DOI: 10.1143/JJAP.50.04DF05

[学会発表] (研究期間総計 50 件)
スペースの都合上、研究代表者の招待講演 6 件を記載。

- ① M. Furuta, 計 7 名 (1 番), "Negative bias with illumination stress induced state creation in a-InGaZnO TFT", International Conference of Semiconductor Technology for ULSI and TFT, (2013, Grenoble, France)
- ② M. Furuta, 計 1 名 (1 番), "High performance oxide Thin-Film Transistor fabricated using atmospheric pressure deposition method", International Conference on Advanced Materials, (2013, Qingdao, China)
- ③ M. Furuta, 計 2 名 (1 番), "Atmospheric pressure Processed InGaZnO Thin-film transistors", IEEE International Meeting for Future of Electron Devices, Kansai, (2013, Osaka, Japan)
- ④ M. Furuta, 計 3 名 (1 番), "Solution-Based Atmospheric Pressure Deposition Method for Oxide TFTs", The 19th International Display Workshops, (2012, Kyoto, Japan)
- ⑤ M. Furuta, 計 1 名 (1 番), "Oxide Thin-Film Transistors for Flat Panel Displays and Transparent Electronics", 20th International Conference on Composites or Nano Engineering, (2012, Beijing, China)
- ⑥ M. Furuta, 計 7 名 (6 番), "Color Image Sensor with Vertically-stacked Organic Photoconductive Films", The 18th International Display Workshops (IDW' 11) (2011) (Nagoya, Japan)

[図書] (計 2 件)

- ① 古田 守、川原村 敏幸、テクノタイムス社、月刊ディスプレイ (2013 年 10 月号)、"溶液プロセスによる酸化物半導体 TFT の大気圧形成技術", pp. 17-22 (総ページ数 6)
- ② 川原村 敏幸、古田 守、応用物理学会、応用物理 (2014 年 9 月号掲載決定)、"ミスト化学気相成長法を用いた大気圧薄膜形成と酸化物機能デバイスのグリーンプロセス化" (総ページ数 5) 掲載決定

[産業財産権] 該当無し

[その他]

ホームページ等

高知工科大学 古田研究室

<http://www.env.kochi-tech.ac.jp/m-furuta/>

本研究の詳細に関する公開

<http://www.env.kochi-tech.ac.jp/m-furuta/research01.html>

6. 研究組織

(1) 研究代表者

古田 守 (FURUTA, Mamoru)

高知工科大学・環境理工学群・教授

研究者番号：20412439

(2) 研究分担者

浦岡 行治 (URAOKA, Yukiharu)

奈良先端科学技術大学院大学

物質創成科学研究科・教授

研究者番号：20314536

木村 睦 (KIMURA, Mutsumi)

龍谷大学・理工学部・教授

研究者番号：60368032