

## 科学研究費助成事業（学術研究助成基金助成金）研究成果報告書

平成25年6月10日現在

機関番号：11501  
研究種目：若手研究（B）  
研究期間：2011～2012  
課題番号：23700003  
研究課題名（和文） 生体情報処理を実現するエネルギー効率の高いしきい値回路の設計とその限界  
研究課題名（英文） Energy-Efficient Threshold Circuits for Biological Information Processing, and its Limitations  
研究代表者 内沢 啓（UCHIZAWA KEI）  
山形大学・大学院理工学研究科・准教授  
研究者番号：90510248

## 研究成果の概要（和文）：

本研究では、神経回路網の理論モデルである「しきい値回路」に着目し、脳が行なう生体情報処理に係る単純なタスクに対して、パルス発生量の少ないしきい値回路の設計を与えることを目指した。その結果、視覚情報処理に関わるタスクに対して、パルス発生量、素子数の少ないしきい値回路の設計を与えることに成功した。またこの成果に付随して、パルス発生量の少ないしきい値回路を設計するためには、並列計算時間、や回路を構成する素子のファンインという2つのパラメータを犠牲にせざるをえない場合があることを、数学的に厳密に示した。

## 研究成果の概要（英文）：

We consider a threshold circuit as a theoretical model of a neural network, and construct threshold circuits with low firing activity that computes a simplified task for biological information processing. Then we provide an explicit construction of a threshold circuit computing a simplified task for visual information processing. Moreover, we prove that there are explicit tasks which any energy-efficient threshold circuit needs a certain amount of depth or fan-in to compute.

## 交付決定額

（金額単位：円）

	直接経費	間接経費	合計
交付決定額	2,900,000	870,000	3,770,000

## 研究分野：情報学

科研費の分科・細目：情報学基礎・情報学基礎理論

キーワード：計算理論

## 1. 研究開始当初の背景

脳の神経回路網によって実現される情報処理を電気工学的に捉えると、回路網を構成する神経細胞間のパルス（電気信号）のやりとりによって情報処理が行われていると解釈できる。近年の生理学分野の研究により、

脳に供給されるエネルギーには限りがある一方、このパルスの発生には大きなエネルギーが必要であることが明らかになった。理論計算機科学の視点からこの事実を言い換えれば、脳にとってパルスの発生はエネルギーの面でコストが高く、限られた計算資源のひ

とつとなつていけると言える。結果として、情報処理の過程で発生するパルスの発生量を小さく抑えることは、神経回路網の重要な設計思想の一つとなつていけると考えられている。

一方で、しきい値回路は神経回路網のモデルとして古くから理論計算機科学の分野で研究がなされ、その計算能力に関する結果が多く得られてきた。しかし過去の研究では主にしきい値回路の規模（即ち、素子数や段数）が計算資源として捉えられており、素子数や段数をどこまで小さくできるのか、という問題が研究の対象となつていた。上記の生理学的背景に基づいて、情報処理の際に必要なパルスの発生量を計算資源として捉える計算モデルは、2006年の論文にて我々が研究を始めるまで、これまでほとんど検討されてこなかった。

## 2. 研究の目的

これまでの研究では、理論計算機科学分野で活発に研究がなされているタスクを対象にして、パルス発生量の少ない回路の設計が行われてきた。これは、同分野で育まれてきたしきい値回路に関する知識や研究手法を活かすためであるが、一方でそれらのタスクは理論計算機科学の研究から生まれたものであり、実際に脳で行われている情報処理のどのような場面で現れるか明らかでない。そこで我々は、脳が実際に行なっている具体的な情報処理を対象にして研究を進展させることで、パルス発生量を小さく抑えるために神経回路網が採用している回路構造の意味や、情報処理の仕組みを明らかにできるのではないかと、という着想を得た。

期間内には特に、生体情報処理と関連のある具体的なタスクを対象にして、エネルギー効率の高い回路の設計を与えることによって、パルス発生量を小さく抑えるために神

経回路網が採用している回路構造や、情報処理の仕組みを明らかにすることを目的とした。

## 3. 研究の方法

実際の生体情報処理に関わるタスクに着目し、それらのタスクを処理するしきい値回路の設計を具体的にを行うことにより、研究を行った。特定の関数に着目して設計に取り組むことで、パルスの発生量を少なく抑える一般的な回路構造の手がかりを掴むことができると考えた。

具体的には、2001年に提案された視覚情報処理に関わるタスクを対象に、パルス発生量の小さいしきい値回路の設計を行った。これらのタスクは、1次元上、又は2次元上に配置された特徴検出器の検出結果を入力として、その2つの特徴の相対的な位置関係を検知するものである。

## 4. 研究成果

まず平成23年度において、パルス発生量の少ないしきい値回路の回路設計全般に対して参考になる、下記2つの基礎的な成果を得た。

(1) 大部分の情報処理タスクについて、パルス発生量を回路の規模に依存しない定数にまで小さく抑えるためには、回路の並列計算時間を回路規模のほぼ線形程度にまで大きくせざるをえないことを数学的に厳密に証明した。即ち、パルス発生量の少ない回路を設計するためには、回路の並列計算時間を大幅に犠牲にせざるをえないことが明らかになった。またその副次的な成果として、パルス発生量を小さく抑えるために過去の研究の中で開発され、利用されてきた既存の回路設計手法が、多くの情報処理タスクに対し

て適用できないことを示した。この既存の設計手法においては、決定木の種類である「線形決定木」を活用し、目的の情報処理タスクを実現する内部ノード数の少ない線形決定木を設計することが、設計の要となっている。しかし本結果では、この内部ノード数の少ない線形決定木の計算能力には限界があり、多くの情報処理タスクを原理的に実現できないことを厳密に示した。

(2) 剰余関数と呼ばれる具体的な関数に対して、しきい値回路のパルス発生量と回路を構成する素子のファンインの間にトレードオフの関係があることを厳密に証明した。即ち、パルス発生量を小さく抑えたしきい値回路の設計を行うためには、大きなファンインが必要であり、また、ファンインを小さく抑えたしきい値回路を設計するためには、大きなパルス発生量が必要となる。本結果は、パルス発生量とファンインの関係を明らかにした初めての結果である。

この結果は、パルス発生量の少ないしきい値回路を設計するためには、ファンインという別のパラメータを大きくする必要があるという基本的な性質を示唆している。

回路設計の指針となる上記2つの成果に基づいて、最終年度にあたる平成24年度は、特に視覚情報処理に関わるタスクに対して、下記2つの成果を得た。

(3) 1次元配列上に配置された局所特徴検出器の検知信号を入力として、検知された局所特徴の相対的な位置関係を検査するタスクに着目し、このタスクを処理するパルス発生量の少ないしきい値回路の設計を与えた。我々が構成を与えたしきい値回路は、既存の回路設計と比較して、格段にパルス発生量が

少ない。さらに、素子の個数や素子間の接続構造、接続強度の大きさなどを厳密に与えたものであり、回路の具体的な構造や、設計の背後にあるアルゴリズムを明らかにしていると言える。

またこの回路設計は、素子数を大きく設定することによって、パルス発生量を小さく抑えることができるという特徴を持っている。これは、パルス発生量と素子数の間に、トレードオフの関係があることを示唆する結果と言える。

(4) 2次元配列上に配置された局所特徴検出器の検知信号を入力として、検知された局所特徴の相対的な位置関係を検査するタスクに着目し、既存の回路設計と比較して、素子数が顕著に少ないしきい値回路の設計を与えた。(3)の結果と同様に、我々の構成した回路設計は、素子の個数や素子間の接続構造、接続強度の大きさなどを厳密に与えたものであり、回路の具体的な構造や、設計の背後にあるアルゴリズムを明らかにしていると言える。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計11件)

- [1] Akira Suzuki, Kei Uchizawa and Xiao Zhou, “Energy and Fan-in of Logic Circuits Computing Symmetric Boolean Functions,” *International Journal of Foundations of Computer Science*, to appear, DOI: 10.1142/S0129054113400029. 査読有
- [2] Kei Uchizawa, Takanori Aoki, Takehiro Ito, Akira Suzuki and Xiao Zhou, “On the Rainbow Connectivity of Graphs: Complexity and FPT Algorithms,”

- Algorithmica, to appear, DOI: 10.1007/s00453-012-9689-4. 査読有
- [3] Akira Suzuki, Kei Uchizawa and Xiao Zhou, “Energy and Fan-in of Logic Circuits Computing Symmetric Boolean Functions,” *Theoretical Computer Science*, to appear, DOI: 10.1016/j.tcs.2012.11.039. 査読有
- [4] Akira Suzuki, Kei Uchizawa and Xiao Zhou, “Energy-Efficient Threshold Circuits Detecting Global Pattern in 1-Dimensional Arrays,” *Springer, Lecture Notes in Computer Science*, 7876, 248-259, DOI: 10.1007/978-3-642-38236-9\_23, 2013. 査読有
- [5] Kei Uchizawa, Takanori Aoki, Takehiro Ito and Xiao Zhou, “Generalized Rainbow Connectivity of Graphs,” *Springer, Lecture Notes in Computer Science*, 7748, 232-244, DOI: 10.1007/978-3-642-36065-7\_22, 2013. 査読有
- [6] Kei Uchizawa, Zhenghong Wang, Hiroki Morizumi, Xiao Zhou, “Complexity of Counting Output Patterns of Logic Circuits”, *Conferences in Research and Practice in Information Technology (CRPIT)*, 141, 37-42. 2013. 査読有
- [7] Kei Uchizawa, Xiao Zhou, “Energy-Efficient Threshold Circuits Computing Comparison Functions,” *Interdisciplinary Information Sciences*, 18, 161-166, DOI: 10.4036/iis.2012.161, 2012. 査読有
- [8] Akira Suzuki, Kei Uchizawa, Takeaki Uno, “Hitori Number,” *Springer, Lecture Notes in Computer Science*, 7288, 334-345, DOI: 10.1007/978-3-642-30347-0\_33, 2012. 査読有
- [9] A. Suzuki, K. Uchizawa and X. Zhou, “Energy and Fan-In of Threshold Circuits

Computing Mod Functions,” *Springer, Lecture Notes in Computer Science*, 6648, 154-163, DOI: 10.1007/978-3-642-20877-5\_16, 2011. 査読有

- [10] K. Uchizawa, T. Aoki, T. Ito, A. Suzuki, and X. Zhou, “On the Rainbow Connectivity of Graphs: Complexity and FPT Algorithms,” *Springer, Lecture Notes in Computer Science*, 6842, 86-97, DOI: 10.1007/978-3-642-22685-4\_8, 2011. 査読有
- [11] Bounds for Linear Decision trees via An Energy Complexity Argument,” *Springer, Lecture Notes in Computer Science*, 6907, 568-579, DOI: 10.1007/978-3-642-22993-0\_51, 2011. 査読有

[学会発表] (計 3 件)

- [1] Akira Suzuki, Kei Uchizawa, Xiao Zhou, Energy-efficient threshold circuits detecting global pattern in 1-dimensional arrays, LA Symposium 2012, S21, 2013年1月28日～30日.
- [2] 八島 大樹, 内沢 啓, 周 暁, 関数  $P^n_D$  を計算するしきい値回路, LA シンポジウム 2012, S20, 2013年1月28日～30日.
- [3] Kei Uchizawa and Eiji Takimoto, Lower Bounds for Linear Decision Trees via An Energy Complexity Argument, 電子情報通信学会, 情報・システムソサイエティ, コンピューテーション研究会, 2011年9月6日, 函館市立図書館.

## 6. 研究組織

### (1) 研究代表者

内沢 啓 (UCHIZAWA KEI)  
山形大学・大学院理工学研究科 (工学系)・  
准教授

研究者番号 : 90510248