

## 科学研究費助成事業（学術研究助成基金助成金）研究成果報告書

平成25年 6月 5日現在

機関番号：13901

研究種目：若手研究(B)

研究期間：2011 ~ 2012

課題番号：23760030

研究課題名（和文）

収差補正電子顕微鏡と第一原理計算による立方晶SiC/Si界面の三次元原子配列解析

研究課題名（英文） Three-dimensional analysis of atomic arrangements in cubic SiC/Si interfaces by aberration-corrected TEM and ab initio calculations

研究代表者

山崎 順 (YAMASAKI JUN)

名古屋大学・エコトピア科学研究所・助教

研究者番号：40335071

研究成果の概要（和文）：

収差補正透過型電子顕微鏡観察と独自に開発した偽像処理法を組み合わせることにより、3C-SiC/Si(001)界面の原子配列構造を明らかにした。また{111}積層欠陥と界面の接合領域の原子配列構造を解析し、積層欠陥エッジは30°ショックレー部分転位であること、および格子歪みが大きく緩和されていることを明らかにした。エピタキシャル界面形成初期の炭化プロセス中に既に大量の積層欠陥が発生していることも明らかとなり、積層欠陥形成メカニズムのモデルを提案することに成功した。

研究成果の概要（英文）：

Three-dimensional atomistic structure of the 3C-SiC/Si(001) interface was clarified by utilizing aberration-corrected TEM and a newly-developed image processing method to eliminate artificial image contrast. We clarified also that the edge of a {111} stacking fault starting at the interface was a 30° Shockley partial dislocation. The lattice strain around the dislocation has been minimized by a neighboring interfacial step. It was also clarified that a lot of stacking faults had been generated in the initial stage of the growth, that is, during the carbonization process of the silicon surface. Based on the results, we succeeded in proposing a model for the generation mechanism of the stacking faults.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
交付決定額	3,400,000	1,020,000	4,420,000

研究分野：工学

科研費の分科・細目：応用物理学・工学基礎、薄膜・表面界面物性

キーワード：3C-SiC/Si(001)界面、界面構造解析、収差補正透過型電子顕微鏡、偽像処理、第一原理計算、積層欠陥、ミスフィット転位、界面ステップ

## 1. 研究開始当初の背景

シリコンカーバイド(SiC)は、シリコンに替わる次世代の高圧・高速デバイス用材料として期待されている。中でも立方晶SiC(3C-SiC)はSiウェハ上にヘテロエピタキシャル成長可能であり、大口径化や製造コスト抑制、既存の半導体プロセスとの可換性の面で有利であり、中耐圧の高速デバイス材料

として期待されている。現状の最大の問題点は高密度に形成される積層欠陥であり、リーク電流増加、キャリア移動度低下、および絶縁破壊電圧低下を引き起こす。これらはSi基板との界面から発生しており、欠陥抑制に向けた生成メカニズム解明のためには界面での原子配列構造解明が必須である。

## 2. 研究の目的

収差補正透過型電子顕微鏡 (収差補正 TEM) を用いて 3C-SiC/Si(001) 界面を観察し、エピタキシャル構造および積層欠陥の付け根の構造を原子レベルで解明する。得られた実験結果をもとに、積層欠陥密度低減のためのプロセス改善に向けた知見を取得する。

## 3. 研究の方法

近年の収差補正装置の登場により TEM 像分解能は 1 Å まで向上し、界面ぼやけ効果 (delocalization 効果) も抑制されることとなった。しかし引き替えに像コントラストの低減を招き、原子位置と対応しない偽像の問題が顕在化することとなった。本研究では独自に考案した手法 [1, 2] を用いてこの偽像を取り去り、非常に高い信頼度の構造決定を行う。Si 基板表面の炭化処理および化学気相成長法 (CVD) により形成された 3C-SiC/Si(001) 界面および積層欠陥との接合部の原子配列構造を、[110], [100], [001] 方向から観察した。

## 4. 研究成果

(1) 積層欠陥の無い領域のエピタキシャル界面構造を [110], [100] 両方向から観察し、偽像処理を施すことによって各方向からの投影原子配列を確定することに成功した (図 1)。どちらの投影像においても界面領域に特徴的な原子配列が確認され (図中の楕円)、Si 格子に対して 4 倍、SiC 格子に対して 5 倍の長周期を持つ界面遷移層が形成されていることが明らかとなった。

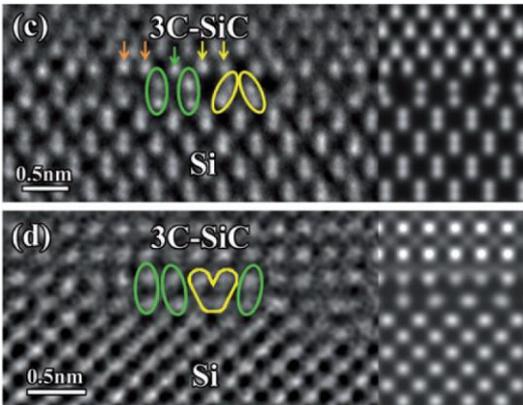


図 1: 3C-SiC/Si(001) エピタキシャル界面の原子配列の観察 [発表論文③より]。各図の右側領域は、構造モデルを用いた電子顕微鏡像シミュレーション。

この 2 方位からの実験結果が互いに矛盾しないように、かつ 4 族半導体元素の特徴である  $sp^3$  結合配位を大きく崩すことなく原子配置を最適化した結果、界面遷移構造の 3 次元原子配列構造を決定することに成功した (図

2)。

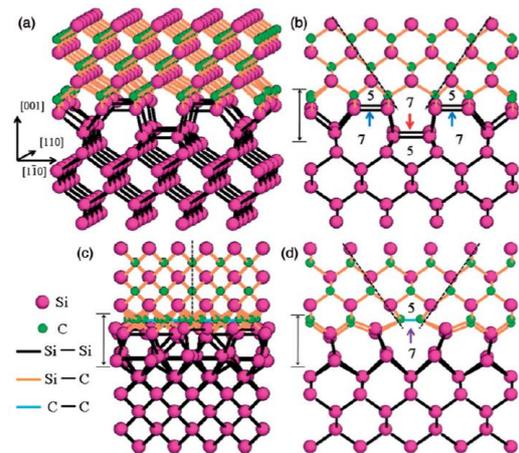


図 2: 3C-SiC/Si(001) 界面の 3 次元原子配列モデル [発表論文③より]。(b), (c), (d) はそれぞれ [110], [100], [1-10] 方向から見た原子配列。

この構造モデルを [110], [100] の両方向から投影した原子配列構造 (図 2(b), (c)) をもとに行った電子顕微鏡像シミュレーションは、図 1 右側に示すように実験像と非常によい一致を示した。この構造モデルでは全ての原子が  $sp^3$  結合配位に近い結合でつながっており、ダングリングボンドが存在しないため、安定な構造であると考えられる。エネルギー的な妥当性は、第一原理計算によっても確認され、原子座標の最適化もなされた。これまでこの界面に関しては、分解能の足りない電子顕微鏡像や、理論計算のみに基づく構造モデルなどが様々に提案されていたが、本研究結果により最終結論が得られたものと言える。

(2) 図 2 の界面原子配列をミスフィット転位の観点から理解するために、上下結晶の格子面のつながりを詳細に検討した。その結果、この界面は  $\langle 110 \rangle$  方向に走る Lomer 転位と  $\langle 100 \rangle$  方向に走る刃状転位の 2 次元ネットワークによってヘテロエピタキシャル接合さ

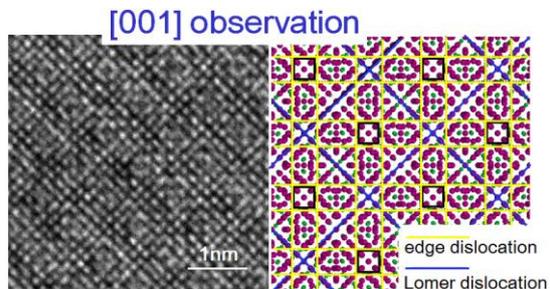


図 3: [001] 方位からの界面観察 (プランビュー観察) と構造モデルに基づくミスフィット転位の 2 次元ネットワーク表示 [発表論文①より]。

れていることが明らかとなった(図3)。これは [001] 方位からのプランビュー観察結果とも一致していた。この Lomer 転位芯の原子配列は従来転位論に基づき類推されていたものではあるが、本研究で初めて実験的に直接観察された。

(3) エピタキシャル接合の原子配列構造が判明したため、次に積層欠陥と界面の接合構造を<110>方向から観察した。この結果、図4に示すように、接合部は常に界面ステップと同じ位置に現れることが明らかとなった。従来 Si 基板上的 3C-SiC 膜に発生する積層欠陥に関しては、界面側に 90 度ショックレ部分転位が形成されていると考えられてきた。しかし図4において、(1-1)面のスタッキング順序と転位芯まわりの(-111)面の抜けを具体的に確認したところ、実際は 30° 部分転位が形成されていることが判明した。

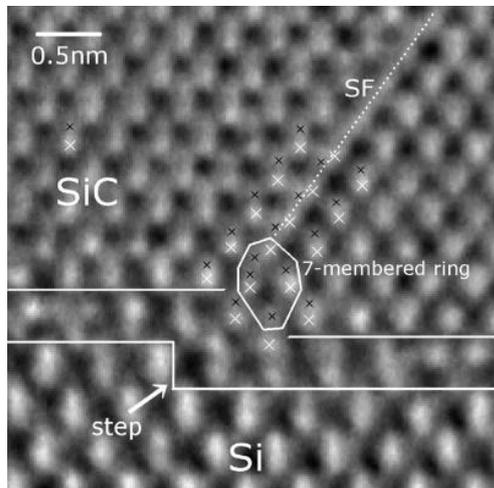


図4：界面ステップと隣接した積層欠陥(SF)の終端構造[発表論文①より]。

(4) 通常、界面ステップの両側では SiC と Si の格子定数差から歪みが生じてしまい、歪みエネルギーが蓄積されてしまう。今回、図4のように界面ステップと隣接して{111}積層欠陥が形成されている構造について、近傍の結晶格子の歪みを解析した。その結果、界面ステップと積層欠陥が隣接することにより、界面平行方向にも界面垂直方向にも格子ミスマッチが大きく緩和されていることが明らかとなった(図5)。このように周囲の歪みエネルギーを大幅に低減していることが、界面ステップ近傍から積層欠陥が発生する主要な原因であることが判明した。

(5) 膜成長中における積層欠陥同士の消滅機構は、undulation 基板上的 3C-SiC 膜において積極活用されている。該当すると思われるイントリンシック型積層欠陥同士の対消滅部分を観察した結果を図6に示す。従来こ

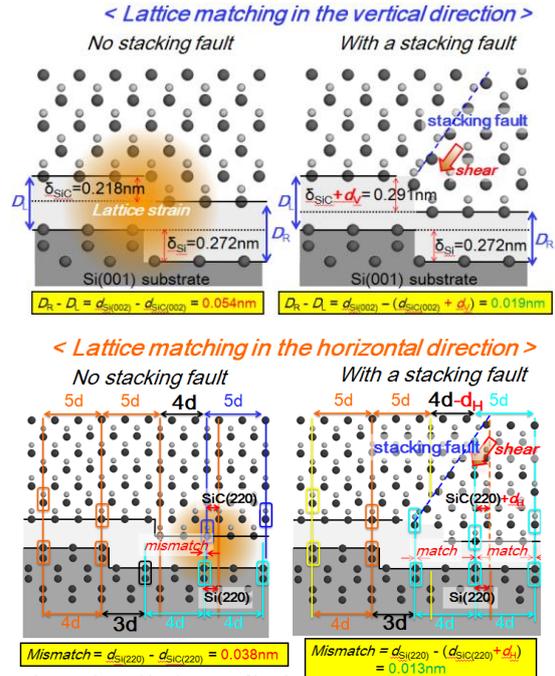


図5：積層欠陥により界面ステップ近傍の格子歪みが緩和される機構の模式図説明。

の消滅部分には Stair-rod 転位が形成されていると考えられてきたが、本研究ではその原子配列構造を直接観察することに成功した。一方、エクストリンシック型や双晶が絡んだ場合、対消滅はほとんど発生しないことが確認された。この結果に基づき、イントリンシック型以外の積層欠陥を作り出さないような界面制御が本質的に重要であることを結論づけた。

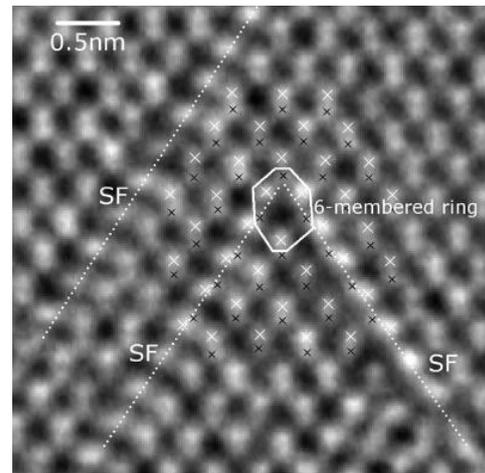


図6：イントリンシック型積層欠陥の対消滅分の観察[発表論文①より]。

(6) 成膜プロセス中における積層欠陥形成時期を調べるため、エピタキシャル膜形成の初期段階にあたる炭化プロセス途中で中断した試料の電子顕微鏡観察を行った。その結果、シリコン表面が数 nm 炭化された時点で、

既に大量の積層欠陥が発生していることが判明した。このことは、CVD により膜が堆積していく過程ではなく、炭化反応により Si 表面が浸食されていく過程において積層欠陥が発生することを示す重要な結果である。

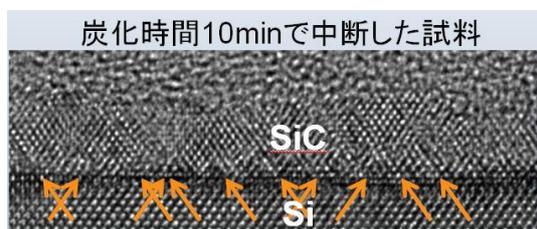


図 7: 炭化プロセス途中で中断した SiC 膜の電子顕微鏡像。矢印で示した位置に大量の積層欠陥が発生。

(7) 図 5 で考察した積層欠陥と界面ステップの結合によるエネルギー的安定性、そして図 7 の結果が示す形成時期の情報に基づき、図 8 に示す積層欠陥生成メカニズムを提案した。2 つの形成過程が共存している可能性が有り、その一つである「初期 Si 表面に存在する欠陥がきっかけとなるモデル」((d)→(e)→(f)→(c)) の場合、成膜前の表面処理を改善することにより積層欠陥数を減らすことが可能と考えられる。一方、「界面ステップによる歪みによって積層欠陥が誘起されるモデル」((a)→(b)→(c)) の場合、臨界膜厚以下で炭化プロセスから CVD プロセスにスイッチすることにより積層欠陥数の低減が期待できると結論された。

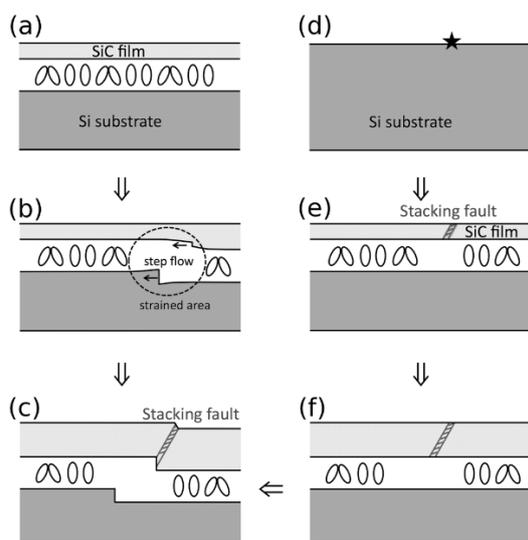


図 8: 積層欠陥生成の 2 つのメカニズム [発 表論文①より]。

本研究で得られた成果をまとめた最終結論は、図 8 に示す積層欠陥形成メカニズムの解明であり、それに基づいたプロセス改善の指針を導き出すことに成功した点である。今

後の展望として、本研究の成果を踏まえたプロセス改善を試験することにより、積層欠陥密度を大きく低減した 3C-SiC 膜の生成を達成することが期待される。

#### <参考文献>

- [1] J. Yamasaki, T. Kawai, and N. Tanaka, Journal of Electron Microscopy, 54(3) (2005) 209-214.  
 [2] J. Yamasaki, T. Kawai, Y. Kondo, and N. Tanaka, Microscopy and Microanalysis, 14(1) (2008) 27-35.

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 3 件)

- ① J. Yamasaki, S. Inamoto, Y. Nomura, H. Tamaki, and N. Tanaka “Atomistic structure analysis of stacking faults and misfit dislocations at 3C-SiC/Si(001) interface by aberration-corrected transmission electron microscopy”, Journal of Physics D: Applied Physics 45 (2012) 494002. 査読あり doi:10.1088/0022-3727/45/49/494002  
 ② S. Harada, Alexander, K. Seki, Y. Yamamoto, C. Zhu, Y. Yamamoto, S. Arai, J. Yamasaki, N. Tanaka, and T. Ujihara “Polytype Transformation by Replication of Stacking Faults Formed by Two-Dimensional Nucleation on Spiral Steps during SiC Solution Growth”, Crystal Growth & Design, 12 (2012) 3209-3214. 査読あり dx.doi.org/10.1021/cg300360h  
 ③ S. Inamoto, J. Yamasaki, H. Tamaki, and N. Tanaka “Atomic arrangement at the 3C-SiC/Si(001) interface revealed utilizing aberration-corrected transmission electron microscope”, Philosophical Magazine Letters 91(9) (2011) 632-639. 査読あり DOI: 10.1080/09500839.2011.600730

[学会発表] (計 10 件)

- ① 山崎順、稲元伸、田中信夫: 「収差補正 TEM 像による Si 基板上 high-*k* 絶縁膜の膜厚測定」、日本顕微鏡学会第 69 回学術講演会、2013 年 5 月 20~22 日、大阪  
 ② 山崎順、稲元伸、野村優貴、石田篤志、秋山賢輔、平林康男、田中信夫: 「3C-SiC/Si(001) 界面における積層欠陥の収差補正 TEM 解析」、第 60 回応用物理学会春季学術講演会、2013 年 3 月 30

- 日、神奈川工大
- ③ J. Yamasaki, S. Inamoto, Y. Nomura and N. Tanaka : "Atomistic Structure Analysis of 3C-SiC/Si(001) Interface and Stacking Faults by Aberration-Corrected Transmission Electron Microscopy, Microscopy & Microanalysis 2012, 30 July - 2 Aug. 2012, Phoenix, USA.
- ④ 野村優貴、稲元伸、山崎順、田中信夫 : 「積層欠陥と 3C-SiC/Si(001) 界面の接合部の収差補正 TEM 解析」、日本顕微鏡学会第 68 回学術講演会、2012 年 5 月 14 ~16 日、つくば国際会議場
- ⑤ Y. Nomura, J. Yamasaki, S. Inamoto, K. Okazaki-Maeda, and N. Tanaka, "Atomistic interfacial structure of 3C-SiC/Si(001) and stacking faults studied by aberration-corrected transmission electron microscopy", The 3rd International Symposium on Advanced Microscopy and Theoretical Calculations (AMTC3), 9-11 May. 2012, Gifu.
- ⑥ J. Yamasaki, S. Inamoto, H. Tamaki, and N. Tanaka, "Interface Atomistic structure of 3C-SiC/Si(001) Revealed by Aberration-Corrected Transmission Electron Microscopy and a New Image Processing Method", International Symposium on Role of Electron Microscopy in Industry Toward Genuine Collaboration Between Academia and industry, 19-20 Jan. 2012, Nagoya
- ⑦ J. Yamasaki, S. Inamoto, H. Tamaki, and N. Tanaka, "Atomic Arrangement at 3C-SiC/Si(001) Interface Revealed by Aberration-Corrected Transmission Electron Microscopy and a New Image Processing Method", International Symposium on EcoTopia Science 2011, 9-11 Dec. 2011, Nagoya.
- ⑧ J. Yamasaki, S. Inamoto, H. Tamaki, K. Okazaki-Maeda, and N. Tanaka, "Analysis of Atomic Arrangement at 3C-SiC/Si(001) Interface by Aberration-Corrected Transmission Electron Microscopy and a New Image Processing Method", 15th International Conference on Thin Films (ICTF15), 8-11 Nov. 2011, Kyoto.
- ⑨ J. Yamasaki, S. Inamoto, H. Tamaki, K. Okazaki-Maeda, and N. Tanaka,

"Analysis of Atomic Arrangement at 3C-SiC/Si(001) Interface by Aberration-Corrected Transmission Electron Microscopy and a New Image Processing Method", 12th KIM-JIM symposium, 6 Nov. 2011, Okinawa.

- ⑩ J. Yamasaki, S. Inamoto, H. Tamaki, and N. Tanaka, "Analysis of Atomic Arrangement at 3C-SiC/Si(001) Interface by Aberration-Corrected Transmission Electron Microscopy", 2011 International Conference on Solid State Devices and Materials (SSDM 2011), 28-30 Sep. 2011, Nagoya.

[その他]

ホームページ情報

<http://sirius.cirse.nagoya-u.ac.jp/~tanakalab/research/researches/SiC.html>

## 6. 研究組織

### (1) 研究代表者

山崎 順 (YAMASAKI JUN)

名古屋大学・エコトピア科学研究所・助教  
研究者番号 : 40335071

### (2) 研究分担者なし

### (3) 連携研究者なし