## 科学研究費助成事業

研究成果報告書

科研費

平成 2 7 年 6 月 1 9 日現在 機関番号: 8 2 6 4 5 研究種目:基盤研究(C) 研究期間: 2012~2014 課題番号: 2 4 5 6 0 4 3 5 研究課題名(和文)放射線による過渡的な局所昇温現象とそのソフトエラー耐性への影響 研究課題名(英文)Radiation-induced increase in local temperature and its effects on soft error tolerance 研究代表者 小林 大輔(Kobayashi, Daisuke) 独立行政法人宇宙航空研究開発機構・宇宙科学研究所・助教

研究者番号:90415894

交付決定額(研究期間全体):(直接経費) 4,000,000円

研究成果の概要(和文):放射線が原因となって起きる「ソフトエラー」と呼ばれる電子デバイスの誤動作現象を取り 扱った.放射線がデバイスに侵入すると物質中に電子ならびに正孔が発生し,これがノイズとなってデバイスが誤動作 する.その際に伴う物質の温度上昇の効果について検討した.熱注入を容易に取り扱うために,雰囲気温度制御モデル を考案した.200 nm SOI-CMOS回路技術を例に昇温現象の効果を調べた所,この現象を取り入れることでノイズが大き くなることがわかった.すなわち,この現象を取り入れていない見積りは,回路のソフトエラー耐性を実際より高く評 価している可能性がある.ただし,その差は10%程度に留まることが明らかになった.

研究成果の概要(英文): A radiation strike may lead to a malfunction of semiconductor devices. It is often called "soft error", which is triggered by the carriers such as electrons and holes generated in the struck materials. The struck of radiation may also deposit the thermal energy. It increases the local temperature of the struck materials. This temperature increase is studied with the technology of numerical device simulation in conjunction with a newly developed model: an ambient-temperature control model. An analysis with an circuit example in a 200-nm SOI-CMOS technology reveals that the local temperature increase leads to the enlargement of the noise signal. This indicates that the circuit soft-error tolerance estimated without the temperature increase may be higher than it really is. It is, nonetheless, demonstrated that the difference is small, less than 10%.

研究分野:電子デバイスの信頼性

キーワード:電子デバイス・機器 放射線 ソフトエラー 熱

2版

#### 1.研究開始当初の背景

(1) ソフトエラーへの懸念

ソフトエラーとは放射線によって引き起こ される半導体デバイスの一時的な誤動作で ある.放射線が半導体デバイスに侵入すると, その電離作用によって電荷(電子・正孔)が 発生し,これがノイズとなってデバイスが誤 動作する.微細化によるノイズマージン低下 の結果,これまで問題にならなかった小さな ノイズでもソフトエラーが起こるようにな ってきた.今日に至っては,厳しい放射線環 境に晒される宇宙用途は元より地上用途で あっても,この現象がもたらす影響の評価・ 対策が欠かせない [1-3].

(2)過渡的で局所的な昇温効果への懸念 放射線が電子デバイスを通過した際,エネル ギーの大半は電離を介して素子に与えられ る.励起された電子のエネルギーの一部はフ ォノン散乱により格子へと輸送され,温度上 昇をもたらす.これは空間的にも時間的にも 局在した熱注入と見なすことができるが,こ の熱注入に伴うデバイスの過渡的で局所的 な昇温現象がソフトエラー耐性に及ぼす影 響は議論されていない.事実,半導体デバイ スシミュレータを用いた放射線効果の議論 は広くなされているものの,この昇温現象は モデルとして取り込まれていない.その効果 を検討し明らかにする必要がある.

2.研究の目的

放射線による過渡的な局所昇温現象がソフ トエラー耐性に与える影響を明らかにする.

3.研究の方法

(1)想定事例

研究を進めるに当たり,事例を図1の様に想定した.半導体デバイスとして,CMOS 論理回路の基本であるNOTゲートを想定した. 入力が接地されて論理0になっておりNMOSはオフ状態とする.このNMOSに放射線が当たった場合を考える.出力は電源電圧で一定のはずだが,放射線によるノイズ電荷が収集されることで,電圧が一時的に低下する.このノイズパルスをSET(Single Event Transient)パルスと呼ぶ.ソフトエラーには幾つかの種類が存在するが,突き詰めればSETパルスが起源であるものが多い.

SET パルスの時間幅は,デバイスが異常状態にある期間を差す.ソフトエラーが起きる頻度,すなわち耐性は,このパラメータに一般的には比例する.そこで,本研究では,この時間幅が,局所的な昇温効果の有無によってどう変わるか調べた.

デバイスの製造プロセスとしては, CMOS 技術のうち SOI 技術を想定した.SOI 技術は 耐放射線性に優れた回路を実現するのにし ばしば使われている.一方で,この技術で作 られた素子は,素子が熱伝導性の悪い絶縁体 で覆われるため,昇温現象の効果が他の技術



図1:想定事例.入力0のNOTゲートを 想定し,オフ状態のNMOSに放射線が当 たった場合を考える.出力は電源電圧で一 定のはずだが,放射線によるノイズ電荷が 収集されることで,電圧が一時的に低下す る.このスパイクノイズをSETパルスと 呼ぶ.

(バルク技術)に比べて顕著に出ると予想される.

入射する放射線としては, 線に代表され る重イオンを想定した.地上環境においては 中性子を考慮する必要があるが,その場合も, ソフトエラーを引き起こす本質的な要因は, 中性子とシリコンの核反応によって生成さ れる重イオンにある.重イオンの効果を明ら かにできれば,その手法を地上環境にも応用 できると考えた.

### (2)手法

近年の半導体デバイスシミュレータでは,昇 温現象は取り込まれてはいないが,放射線に よるノイズ電荷の発生を模擬して SET パル スを計算できるものが多い.また,ハイドロ ダイナミックモデルやエネルギーバランス モデルなどと呼ばれる熱輸送モデルを用い て,熱の輸送を取り扱えるものも多い.そこ で,ここに放射線がもたらす熱注入を取り込 めば良いと考えた.すなわち,重イオン放射 線が貫通した直後のデバイスの温度分布を 求め,それを半導体デバイスシミュレータに 初期条件として与えて,熱輸送モデルと連結 した SET シミュレーションを行えば良い. この方法を検討していったところ,重イオン が作る時空間的に局在化した温度分布をそ のまま現在のデバイスシミュレータに初期 条件として与えるのは困難が伴うことがわ かった.そこで,後述する雰囲気温度制御モ デルを発想し,これを用いて昇温効果を議論 した.

4.研究の成果

(1) 雰囲気温度制御モデルによる推定方針

我々は,2008年から2009年にかけて実施し た文部科学省科学研究費補助金(若手(B)) 課題番号20760228の研究において, SOI-CMOS回路におけるSETパルスの時間 幅は,発生したノイズ電荷の放出過程に強く 依存している事を明らかにした(例えば文献



図 2: エネルギー付与の空間分布(動径方 向). LET 40 MeV・cm<sup>2</sup>/mg を持つ 322-MeV<sup>84</sup>KrがSi薄膜に照射した場合を PHITS コードで計算した.なお,ここで用 いた LET = 40の値は宇宙放射線を議論す るのにしばしば使われる値である.

[4]). これは主に拡散現象で決まっており, 拡散が妨げられると時間幅が長くなる.一般 に,半導体デバイスでは温度が上昇するとフ ォノン散乱によって拡散が妨げられるよう になる.したがって,温度上昇を実際より高 めに導入することは,SETパルスを長めに 推定ことになる.SETパルス幅の長さに比例 して,ソフトエラーが起きやすくなるので, その時間幅を長めに推定することは,デバイ スの信頼性の観点では悲観的に推定するこ とを意味する.この性質に着目して,本研究 では,できるだけ悲観的な推定となるように 仮定をおきながら計算を簡略化する方針を 採用した.

モデル化

想定した SOI-CMOS 素子の具体的な大きさ などを決めるために ,素子は文献[5]にあるよ うな 200 nm 完全空乏型 SOI-CMOS 技術に よるものとした.この技術の素子では,チャ ネル Si 領域(ボディ領域)が主に放射線に反 応する領域(SV)であることが知られている. これを厚さ  $t_{SOI} = 50$  nm で,長さ L = 200 nm, 幅 W = 200 nm の SOI 薄膜とする.この中央 に,ある LET (Linear Energy Transfer) [MeV・cm<sup>2</sup>/mg]の線エネルギー付与を持つ放 射線が垂直に入射したとする.

LET は放射線が電離を介して固体に付与 する単位長さ当たりのエネルギーである.50 nm程度の薄膜であれば軌跡方向のLETの変 化は無視できる.そのため付与するエネルギ ーEは, $E = \rho$  LET tsoiと書ける.ここで $\rho$ はSiの密度である.動径方向について LET は情報を与えないので PhiTs コード[6]で検 討した.図2に結果を示す.LET は宇宙放射 線の効果を議論するのにしばしば使われる 40 MeV・cm<sup>2</sup>/mg とした.200 nm 程度の広 さがあればエネルギーの大半がその領域に 付与されることがわかる(r = 100 nm で 7割). そこで,悲観的な推定となるように,動径方 向のエネルギーのはみ出しはなくエネルギ ー*E*が全てSVに付与されるとした.そして,



図 3 : 昇温現象の効果 . (a) 雰囲気温度制 御モデルの実装例 .( b)昇温現象がもたら す SET パルスの変化 .(c)LET 依存性 .

計算を簡略化するために, E は SV に一様分 布すると仮定する[仮定(\*)].なお,ここで用 いた「全ての E が SV に一様分布する」と言 う考え方は,類似例が文献[7]に認められる. 更に, E の全てが温度上昇 T に寄与したと 考えると,当該 SV の体積(LWtson)と比熱 c を用いて

T = ElpcLWtsoi [K] … (式 1) と記述できる.

次に,SV が酸化膜に囲まれていることや Si 薄膜における熱伝導率の急激な減少[8]を 考慮して放熱を無視した.これにより 図3(a) の様に,放射線が当たった素子の雰囲気温度 を Tだけ上昇させて,それを維持したシミ ュレーションを行えばよい.これは既存の半 導体デバイスシミュレーションに容易に実 装できる.時空間での温度変化を無視したこ とで,計算が簡便になっている.更に,温度 上昇を式1で解析的に与えた事から素子サイ ズ依存性なども議論しやすい.

過渡的な局所昇温現象がソフトエラー耐 性に与える影響 図 3(b,c)は提案したモデルを用いた半導体デ バイスシミュレーションの結果である.なお, 二次元シミュレーションの結果であるため tw の絶対値については議論しない方が良い が,相対的には良いと考えて以下議論する.

図 3(b)は LET 40 MeV・cm<sup>2</sup>/mg の場合の 結果である .NOT ゲートの出力電圧 Vo の時 間発展を示している.本来 VDD (2.0 V) で 一定のはずであるが,放射線によって変化す る様子が見てとれる、パルス状のノイズであ りこれが SET パルスである.昇温現象の導 入によりこの変化は大きくなることが確認 できる 時間幅 tw に着目すると長くなること が認められる.図 3(c)は twの LET 依存性を 示す.昇温現象の効果は LET が大きいほど 顕著で最大で 10%程度であることがわかっ た.ソフトエラー耐性は tw に比例して低下す ることと合わせると,昇温現象を取り入れて いない現在のシミュレーションは 10%程度 楽観的な結果を与えていることが示唆され た.

解析的に解く可能性

SOI-CMOS 回路における  $t_w$  は拡散過程によって支配されている.そこで拡散過程だけで 単純に現象を記述できると仮定すると, $t_w$  は 拡散係数 D に反比例すると言える.文献[9] より,拡散係数 D は p 型半導体の場合  $T^{-2.2}$ の依存性を示す.そこで式1で求めた Tと を合わせると,LET 40 MeV・cm<sup>2</sup>/mg の場合,  $t_w$  は 15%程度伸びると見積ることができた. これは半導体デバイスシミュレーションの 結果とほぼ一致しており,数値計算技術によ らずとも解析的に見積ることができる可能 性が示唆された.この方法がどのような場合 に使えるか明らかにすることが今後の課題 として残された.

(2)提案手法の適用可能性

前節で提案した手法では,[仮定(\*)]の通りエ ネルギーEがSVに一様分布すると仮定して いる.実際の熱注入が時空間で局在している のに対し,提案モデル(「一様モデル」とす る)ではこれを均している.この点について 詳しく検討した.

放射線による温度上昇を拡散方程式に由 来するガウス型モデルとして記述する方法 がある[10].このガウス型モデルと我々の一 様モデルを比較した.計算体系は前節と同じ である.ただし,ガウス型モデルの計算では Si薄膜の幅 Wと長さLは無限と仮定した.

二つのモデルで温度分布を推定して比較 した結果を図4に示す.ガウス型モデルには, 初期の幅roとして50nm[11]を用い,熱伝導 率Aとして0.55W/cm・K[8]を用いた.図よ り100psより前では一様モデルによる温度 推定が下回る.この場合,悲観的な推定を与 えたとは単純に言えない.SETパルスの時パ ラメータと合わせて検討する必要があるこ とがわかった.これは複雑であり,見通しよ く説明できる方法の作成が今後の課題とし



型モデルと一様モデルでの比較.LET 40 MeV·cm<sup>2</sup>/mg の場合

て残された.一例として,ここでは次の様に 考えた.ガウス型モデルは空間的に裾を引く が,簡単のためにピーク温度だけに注目する. このピーク温度は時々刻々と減少する.前節 (1) に示した通り,各時刻における拡散係数 をこの温度から求めることができる.図3(b) に示した通り twick 300ps 程度であるので, この期間の実効的な拡散係数を数値積分の 手法で求め,前節(1) に示した方法で twiの 変化を見積ると12%という結果を得た.これ は前節(1) の結果と一致しており,そこで得 られた一様モデルの推定は悲観的であると 言ってよさそうである.

式1のような解析式を得たという利点を活かして,我々の一様な推定が悲観的であると 簡単に言い切れる範囲を検討した.ガウス型 モデルにおいて初期ピーク温度を To とする.

 $T \ge T_0$ が成立する場合,我々のモデルは温度を常に高めに与えたことになり,悲観的な見積りを保証する. $T_0$ は $E/\pi\rhoc n^2 t_{SOI}$ と記述でき,式1と比較して $LW \le \pi n^2$ を得る.したがって,おおよそ $L(=W) \sim r_0$ となる系においては,提案手法が悲観的な見積を与えると言って良いことがわかった.

< 引用文献 >

[1] 堀切「ソフトエラー対策,待ったなし SRAM や論理回路が俎上に」『日経エレクトロ ニクス』pp.63-70,2005年7月.

[2] 戸坂「知っておきたいソフト・エラーの 実態 歴史と評価方法,対策まで」『日経エレ クトロニクス』 pp. 145-156, 2005 年 7 月.
[3] M. Santarini, "Cosmic radiation comes to ASIC and SOC design," in *EDN*, pp. 46-56, May 2005.

[4] D. Kobayashi, K. Hirose, V. Ferlet-Cavrois, D. McMorrow, T. Makino, H. Ikeda, Y. Arai and M. Ohno,

"Device-Physics-Based Analytical Model for Single-Event Transients in SOI CMOS Logic, "*IEEE Trans. Nucl. Sci.* 56, pp. 3043-3049, 2009.

[5] 廣瀬和之,小林大輔「宇宙で活躍する半 導体デバイス」応用物理 83(8), 8 月,pp. 655-659, 2014. [6] T. Sato, K. Niita, N. Matsuda, S. Hashimoto, Y. Iwamoto *et al.*, "Particle and Heavy Ion Transport Code System, PHITS, Version 2.52, " J. Nucl. Sci. Technol. 50 pp. 913-923, 2013. [7] N.Z. Butt and M. Alam, "Modeling Single Event Upsets in Floating Gate Memory Cells, "in Proc. IEEE Int. Reliability Physics Symp. (IRPS), 2008, p. 547. [8] 内田健 「シリコンナノ構造デバイスの キャリア輸送特性と熱配慮設計」 応用物理 **83**(4), pp. 262-267, 2014. [9] S.M. Sze and K.K. Ng, "Physics of Semiconductor Devices, " (John Wiley & Sons, Inc., Hoboken, NJ, 2007). [10] A.D. Touboul, A. Carvalho, M. Marinoni, F. Saigne, J. Bonnet and J. Gasiot, "Structural defects in SiO<sub>2</sub>-Si caused by ion bombardment", in Defects in Microelectronic Materials and Devices, Ed. by D.M. Fleetwood, S.T. Pantelides and R.D. Schrimpf, (CRC Press, 2009) Chap. 18 p. 533. [11] P. Oldiges, R. Dennard, D. Heidel, B. Klaasen, F. Assaderaghi and M. leong, "Theoretical Determination of the Temporal and Spatial Structure of -Particle Induced Electron-Hole Pair Generation in Silicon, " IEEE Trans. Nucl. Sci., 47(6), pp. 2575-2579, 2000. 5.主な発表論文等 (研究代表者、研究分担者及び連携研究者に は下線) 〔雑誌論文〕(計0件) [学会発表](計2件) 小林大輔,伊藤大智,廣瀬和之「放射線に よる局所昇温現象を考慮したソフトエラー シミュレーションの適用可能性」第 62 回応 用物理学会春季学術講演会,東海大学湘南キ ャンパス(神奈川県平塚市).2015年3月11 日-14日,12p-A27-12. 小林大輔,伊藤大智,廣瀬和之「放射線に よる局所昇温現象を考慮したソフトエラー シミュレーション」第75回応用物理学会秋 季学術講演会,北海道大学札幌キャンパス (北海道札幌市). 2014 年 9 月 17 日-20 日, 19p-A15-12.

[產業財産権] 出願状況(計0件) 取得状況(計0件)

#### 〔その他〕 なし.

6.研究組織
 (1)研究代表者
 小林 大輔(KOBAYASHI, Daisuke)
 独立行政法人宇宙航空研究開発機構・宇宙
 科学研究所・助教
 研究者番号:90415894

# (2)研究分担者

なし

 (3)連携研究者 廣瀬和之(HIROSE, Kazuyuki)
 独立行政法人宇宙航空研究開発機構・宇宙 科学研究所・教授 研究者番号:00280553