科学研究費助成事業

研究成果報告書



平成 26 年 6月 6日現在

機関番号: 1 2 6 0 8
研究種目: 挑戦的萌芽研究
研究期間: 2012 ~ 2013
課題番号: 2 4 6 5 6 2 0 2
研究課題名(和文)高速性と低消費電力性を両立するフッ化グラフェンデバイスの創製
研究課題名(英文)Study on fluorinated graphene devices to achieve high-speed and low-power consumptio n
研究代表者
波多野 睦子(Hatano,Mutsuko)
東京工業大学・理工学研究科・教授
研究者番号:0 0 4 1 7 0 0 7
交付決定額(研究期間全体):(直接経費) 3,100,000円、(間接経費) 930,000円

研究成果の概要(和文):高速性と低消費電力性を両立するグラフェンをベースとしたデバイスの実現を目的とし、新 規な2次元カーボン膜であるフッ化グラフェンの作製プロセスを構築し、その特異なキャリア輸送機構の解明と電界で の制御性を検証した。キャリアの輸送は2次元の可変領域ホッピングで説明でき、電気抵抗はグラフェンと比較すると 最大2桁以上増大し、ゲート電圧により局在(絶縁体的)-非局在(金属的)転移が起こることがわかった。

研究成果の概要(英文):Fluorinated graphene has the possibility to achieve high-speed and low-power consu mption devices. We propose a highly controlled fluorination method utilizing fluorine radicals in Ar/F2 p lasma. Onset of transition from insulating to metallic conduction is observed in dilute fluorinated graphe ne. Highly fluorinated graphene shows electron-hole asymmetry in transport properties and local resistivit y maximum at the hole conduction region, which are presumably caused by the existence of resonant fluorine impurities. Drastic change of the asymmetric feature occurs after removing fluorine atoms and creating st ructural defects by thermal annealing. These results suggest that the type of impurities or defects in gra phene is detectable by examining asymmetry in transport properties. Moreover, fluorinated graphene FETs wi th ionic liquid gating were fabricated and lower voltage operation and higher on/off ratio were confirmed.

研究分野:工学

科研費の分科・細目: 電気電子工学・電子・電気材料工学

キーワード: グラフェン 低消費電力デバイス 化学修飾グラフェン

1.研究開始当初の背景

IT 機器の消費電力量の急増は世界全体の 課題であり、機器を構成する電子デバイスの 省エネが必須である。現在の Si CMOS ロジッ クにおける消費電力は,電源電圧の2乗に比 例するためその低減が有効であるが、ゲート 遅延時間が増加やリーク電流の増大が課題 である。高移動度のグラフェンは、次世代デ バイス材料として期待され、活発な研究が行 われている。しかしグラフェン自体はバンド ギャップを持たず、従ってオン/オフ比が高い スイッチング動作ができず、ロジック応用の 障害になっている。ロードマップ(Novoselov, Nature 490, 192, 2012.)でも FET の実用化 を 2030 年とし、高オン/オフ比の必要性を問 題提起している。従来、ナノリボンや積層グ ラフェンによるバンドギャップ形成によっ てデバイス性能の向上が図られているが、高 速性と低電力性の両立が難しい。本研究では、 グラフェンに化学修飾を行うことにより、バ ンドギャップを制御する新規デバイスを開 発する。

2.研究の目的

本研究は、低消費電力スイッチングデバイ スをターゲットとして、新規な2次元カーボ ン膜であるフッ化グラフェン膜を創製、その 特異なキャリア輸送機構と制御性を解明し、 高速性と低消費電力性を両立するデバイス の実現を目的とする。目的の達成に向け、制 御性が高いフッ化グラフェンの作製プロセ スの構築、膜の構造やバンドギャップなどの 電気、光物性を解析方法、イオン液体を用い た膜へのキャリア注入方法を確立し、デバイ ス特性の電界制御を実現する。格子の結合状 態を変化させることによってバンド構造を 制御し、金属 絶縁体転移を起こすという現 象であり、学術的にも新規な物理や量子機能 デバイスに繋がる可能性がある。

3.研究の方法

図1にフッ化グラフェンの構造および第一 原理計算により導出した電子状態密度をグ ラフェンと比較して示す。グラフェン(上図) は sp²結合でありバンドギャップは有さない。 一方、ダイヤモンドシート(下図)は sp³結 合で非線形なバンド構造となり、バンドギャ ップ(> 2eV)が誘起される。sp³結合性の度 合いはフッ素の修飾基の量により可変であ り、精密な修飾技術によりバンドギャップの 連続的な制御が可能になると期待できる。

フッ化グラフェンの電子状態密度とは 機械的剥離法により形成した高品質グラフ ェンをもとに作製した。SiO₂(285 nm)/Si 基 板上にバルクグラファイトをテープにより 剥離し、基板に転写することによって単層、 二層グラフェンを形成した。単層および二層 グラフェンはラマンスペクトルの 2D ピーク により判別することができる。XPS 測定に用 いた大面積グラフェンは、銅箔上に CVD で合 成された単層グラフェンを転写したものを 使用した。フッ化処理には RIE 装置を用いた (図2)。Ar/F2 (90%/10%)プラズマを RF パワ -5 W, 圧力 0.1 Torr, 流量 75 sccm で放電 させた。反応時間を 30s から 30min まで変化 させた。プラズマの発光分析を行い、フッ素 に起因するピークを確認している。グラフェ ンへのイオン衝突によるダメージを防ぐた めに、基板を裏返しに置く系とした。これに よって、イオン照射を防ぎ、フッ素ラジカル によるフッ化を行うことができる。フッ化の 様子は、顕微ラマン分光および XPS によって 行った。





Ar/F₂ gas



4.研究成果

図 3(a) にフッ化処理前後の単層グラフェ ンのラマンスペクトルを示す。フッ化前の状 態では、2 つの大きなピーク(G, 2D ピーク) が観察されている。1580 cm⁻¹付近の G ピーク はグラフェンシートの面内振動に起因する ものであり、2700 cm⁻¹付近の 2D ピークは二 重共鳴からくるものである。フッ化処理後に ラマンスペクトルの様子は大きく変化する。 特に、1350 cm⁻¹付近に D ピークが現れるのが 特徴である。一般的に、D ピークはグラフェ ンの sp2 結合の構造が欠陥などにより乱れる ことにより上昇する。本研究の場合、グラフ ェン表面にフッ素原子が化学結合し、sp2 か ら sp3 結合に変化したことが D ピークの原因 である。

フッ化時間を増やすことにより、Dピーク および 2D ピークの強度が変化していく(図 3(c),3(d))。反応時間が増えるにつれ、Dピ ーク強度は 3min で最大値となるカーブを描 くのに対して、2Dピーク強度は単調に減少し ている。短時間のフッ化では、フッ素がグラ フェンに結合するに従いDピーク強度は上昇 するが、ある量に達するとグラフェン自体の 構造が崩れ、Dピークの起源であるフォノン 散乱プロセスが起こりにくくなる。そのため、 Dピークは減少していくと考えられる。一方、 2Dピークは欠陥起因ではないため、グラフェ ン構造の乱れに従い単調に減少する。

単層グラフェンに加え、二層グラフェンの フッ化も実施した(図3(b))。単層グラフェ ンに比べ、長時間のフッ化でもDピーク強度 はGピークの半分程度である。これは、二層 グラフェンは単層グラフェンよりも構造の うねが少なくフッ素ラジカルとの反応が起 き難いことが要因と考えられる。





フッ化の均一性を評価するために、ラマン マッピング測定を行った。図4(b)はDピーク 強度をマッピングしたものである。グラフェ ンの層数に依存して、Dピーク強度がはっき りと変化している。図4(c)に強度プロファイ ルを示す。層数が変化するところで、階段状 にDピーク強度が変化している。単層領域に おいて、内側は均一であり、エッジで強度が 高くなっている。フッ化前ではエッジはDピ ークを示さないので、エッジ部のフッ化度合

が多いと考えられる。



フッ化されていることは反応の可逆性を 評価することでさらに明らかにすることが できる。フッ素原子はアニールによってグラ フェンから脱離させることができる。Ar ガス 雰囲気化、300 のアニール処理前後のラマ ンスペクトルを図4に示す。アニール後では、 Dピーク強度が減少し、2Dピーク強度は増加 していることから、フッ素がグラフェンから 脱離していることがわかる。残っているDピ ークは、フッ素が取れるときに生成された欠 陥からのものであると考えられる。フッ化プ ロセス中に基板を裏返させずに行った場合、 アニール後でも非常に大きなDピークを持っ ている。つまり、表面配置であるとイオン衝 突によりグラフェンに多くの格子欠陥が導 入されるため、高精度にフッ化を行うには裏 面配置が重要である。



XPS 測定により、フッ化グラフェン中のフ ッ素濃度の評価を行った。図6は3minフッ 化後のXPSスペクトルである。明確なF1sピ ークとC1sのピークシフトが見られ、これは フッ素原子およびC-F結合の存在を示してい る。ピーク解析から、F/C比は0.17となり、 6個の炭素原子に対して1個のフッ素原子が ついていることに対応する。



図 6 フッ化グラフェン(3min)の XPS スペ クトル

Si 基板上の SiO2 (厚さ 200nm)をゲート 絶縁膜とし、その上にフッ化グラフェンのチ ャネル、さらにソース・ドレイン電極(Ti/Au) を形成することにより、バックゲート構造の トランジスタを作製し、輸送特性を評価した。 図7は未フッ化および0.5-30minフッ化処理 グラフェンの抵抗率とゲート電圧の温度依 存性を示している。未フッ化グラフェンの抵 抗率は温度依存性をほとんど示さないのに 対して、フッ化グラフェンデバイスでは、温 度の減少にともない抵抗率が上昇している。 これは絶縁体に対応する挙動であり、2次元 の可変領域ホッピングでよく説明できる。興 味深いことに、高フッ化グラフェンではディ ラック点以外に局所的に抵抗率が高くなる 点が正孔領域に存在している。この非対称性 はフッ素原子による共鳴散乱が原因である と考えられる。吸着したフッ素原子はディラ ック点から少し離れたところに不純物準位 を形成し、エネルギー依存のキャリア散乱を 起こす。その結果、電子正孔領域に非対称 性が生じる。

非対称性がフッ素原子由来であることを 証明するために、アニールによってフッ素を 脱離させた後に輸送特性を評価した(図8)。 上述したように、アニールによって2Dピー クが鋭くなりフッ素が脱離していることが わかる。輸送特性では、正孔領域に存在して いた局所的な抵抗率の増加が消えている。そ の代り、電子領域に抵抗率の上昇点が見られ る。この非対称性も共鳴散乱によるものだと 考えられるが、この場合はフッ素ではなく脱 離時に形成された格子欠陥が起因している と推測できる。つまり、グラフェンの輸送特 性から化学結合した原子や構造欠陥の種類 を特定できる可能性を示唆している。



図 7 未フッ化およびフッ化グラフェンの輸 送特性の温度依存性





デバイス化への重要な課題はキャリア注入法であり、イオン液体を用いた電気化学ゲート電界制御による高効率なキャリア注入方法を検討した(図9)。イオン液体にはEME-TFSI(ガラス転移温度:180K)を用い、フッ化グラフェンとの反応は起こらないことを確認している。図10にゲート電圧に対する抵抗の変化をイオン液体とバックゲートと比較して示す。イオン液体による低電圧駆動および高キャリア密度誘起を検証することができた。また室温ではオン/オフ比は約

1桁(11.8)と高くなり、さらに液体窒素温 度77Kでは120に向上することがわかった。 今後は本研究で得られた知見を発展させ、 グラフェンチャネルのバリアとしてフッ化 グラフェンを用いたデバイスを実現し、低消 費電力と高速を両立したトランジスタを実 現していく。







図 10 イオン液体ゲートによる低電圧化と オンオフ比の向上

5. 主な発表論文等 (研究代表者、研究分担者及び連携研究者に は下線)

[雑誌論文](計3件) Kosuke Tahara, <u>Takayuki Iwasaki</u>, Satoko Furuyama, Akihiro Matsutani, <u>Mutsuko Hatano</u> "Asymmetric transport property of fluorinated grapheme" Applied Physics Letters, 查読有, 103, 2013, 143106-1,4, DOI:org/10.1063/1.4823798 Akihiro Matsutani, Kosuke Tahara, Takayuki Iwasaki, Mutsuko Hatano, "Fluorination of Graphene by Reactive Ion Etching System Using Ar/F2 Plasma" Japanese Journal of Applied Physics, 查読有, 52, 2013, 06GD11-1,3, DOI: 10.7567/JJAP.52.06GD11 Kosuke Tahara. Takavuki lwa**s**aki. Akihiro Matsutani, Mutsuko Hatano "Effect of radical fluorination on mono- and bi-layer graphene in Ar/F2 plasma " Applied Physics Letters, 查 読有, 101, 2012, 163105, DOI: 10.1063/1.4760268

[学会発表](計15件)

成木航、田原康佐、岩崎孝之、古山聡子、 松谷晃宏、波多野睦子、横型フッ化グラ フェングラフェンヘテロ構造の作製、 第 61 回応用物理学会春季学術講演会、 2014年3月17日~2014年3月20日、青 山学院大学相模原キャンパス(神奈川県) 田原康佐、岩崎孝之、松谷晃宏、山口智 弘、石橋幸治、波多野睦子、フッ化グラ フェンの磁気抵抗効果、第74回応用物理 学会秋季学術講演会、2013年9月16日 ~2013 年 9 月 20 日、同志社大学京田辺 キャンパス(京都府) Furuyama, Kosuke Tahara, Satoko Takayuki Iwasaki, Akihiro Matsutani, Mutsuko Hatano, "Low Temperature Transport Properties of Fluorinated Graphene FET Controlled by Ionic Liquid Gating " 2013 JSAP-MRS Joint Symposia, 2013 年 9 月 16 日 ~ 2013 年 9 月 20 日, 同志社大学京田辺キャンパス (京都府) Tahara. lwa**s**aki, Kosuke Takayuki Satoko Furuyama, Akihiro Matsutani, "Asymmetric Mutsuko Hatano, transport properties in fluorinated JSAP-MRS grapheme " 2013 Joint Symposia, 2013 年 9 月 16 日 ~ 2013 年 9 月 20 日, 同志社大学京田辺キャンパス (京都府) Kosuke Tahara, Takayuki Iwasaki, Akihiro Matsutani, Tomohiro Yamaguchi, Koji Ishibashi, Mutsuko Hatano, "Magnetotransport properties of fluorinated grapheme " RPGR2013, 2013 年9月9日~2013年9月13日, 東京工 業大学大岡山キャンパス(東京都) Mutsuko Hatano, "Monolaver diamond FETs consist of fluorinated graphene channel " International Conference on Semiconductor technology for ultra large scale integrated circuits and thin film transistors(招待講演), 2013 年7月7日~2013年7月12日,

Villard-de-Lans(フランス (グルノーブ ル) Takavuki Iwasaki. "Crvstal and Twisted Graphene Layers on Metal Films" Collaborative Conference on Materials Research(招待講演), 2013 年 6 月 24 日 ~2013年6月28日, Ramanda Plaza (韓 国) Kosuke Tahara, Takayuki Iwasaki, Satoko Furuyama, Akihiro Matsutani, Mutsuko Hatano, "Characteristics of Fluorinated Graphene Field Effect Transistors " Compound Semiconductor Week 2013. 2013 年 5 月 19 日~2013 年 5 月23日, Kobe Convention Center (兵庫 県) 田原康佐、<u>岩崎孝之</u>、古山聡子、松谷晃 宏、波多野睦子、フッ化グラフェン FET の温度特性、第60回応用物理学会春季学 術講演会 2013 年 3 月 27 日~2013 年 3 月 30日、神奈川工科大学(神奈川県) 古山聡子,田原康佐,<u>岩崎孝之</u>,松谷晃 宏,<u>波多野睦子</u>、イオン液体ゲートを用 いたフッ化グラフェン電界効果トランジ スタ、第60回応用物理学会春季学術講演 会、2013年3月27日~2013年3月30日、 神奈川工科大学(神奈川県) Satoko Furuyama, Kosuke Tahara, Takayuki Iwasaki, Akihiro Matsutani, "Fluorinated Mutsuko Hatano, Graphene FETs Controlled by Ionic Liquids Gate. The 9th International Thin-Film Transistor Conference" 2013年3月27日~2013年3月30日, 東 京大学(東京都) Kosuke Tahara. <u>Takayuki Iwa</u>saki, Satoko Furuyama, Akihiro Matsutani, Mutsuko Hatano, "Carrier Transport Properties of Fluorinated Graphene" IEEE EDS WIMNACT-37, Future Trend of Nanodevices and Photonic, 2013年2月 18日, 東京工業大学(東京都) Kosuke Tahara, Takayuki Iwasaki, Akihiro Matsutani, Satoko Furuyama, Yasuhide Ohno, Kazuhiko Matsumoto, Mutsuko Hatano. "Fluorination of Mono- and Bi-layer Graphene by Ar/F2 Plasma" 2012 MRS Fall Meeting, 2012 年11月25日~2012年11月30日, Hynes Convention Center (アメリカ) Akihiro Matsutani, Kosuke Tahara, Takayuki Iwasaki, Mutsuko Hatano, "Fluorination Process of Graphene using Ar/F2 Plasma " MNC 2012, 25th International Microprocesses and Nanotechnology Conference, 2012 年 10 月 30 日~2012 年 11 月 2 日, 神戸メリ ケンパークオリエンタルホテル(兵庫県) 田原康佐、岩崎孝之、松谷晃宏、古山聡 子、大野恭秀、松本和彦、波多野睦子、

フッ化グラフェンのキャリア輸送特性, 第 73 回応用物理学会秋季学術講演会、 2012年9月11日~2012年9月14日、松 山大学 (愛媛県) 〔図書〕(計0件) 〔産業財産権〕 出願状況(計0件) 名称: 発明者: 権利者: 種類: 番号: 出願年月日: 国内外の別: 取得状況(計0件) 名称: 発明者: 権利者: 種類: 番号: 取得年月日: 国内外の別: [その他] 6.研究組織 (1)研究代表者 波多野 睦子(HATANO Mutsuko) 東京工業大学・大学院理工学研究科・教授 研究者番号:00417007 (2)研究分担者 岩崎 孝之(IWASAKI Takayuki) 東京工業大学・大学院理工学研究科・助教 研究者番号: 80454031