

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 4 日現在

機関番号：12608

研究種目：若手研究(B)

研究期間：2012～2014

課題番号：24760291

研究課題名(和文)ミリ波帯超高速無線通信に向けた高効率アンテナ一体型チップに関する研究

研究課題名(英文)High efficiency on-chip antennas for millimeter-wave high speed wireless communications

研究代表者

平野 拓一(Hirano, Takuichi)

東京工業大学・理工学研究科・助教

研究者番号：60345361

交付決定額(研究期間全体)：(直接経費) 3,500,000円

研究成果の概要(和文)：本研究はミリ帯オンチップアンテナの高効率化に関するものである。ミリ波帯オンチップアンテナは放射効率の低さが問題となっているが、それはシリコン基板の表面および、シリコン基板の導電率が大きいことが原因である。本課題では、最初に電磁界解析モデルの高精度化を試みた。また、アンテナ付近にウェル生成禁止レイヤを用いる方法およびHe-3イオンビームを照射して導電率を下げる方法で放射効率を改善する手法を試みた。40%程度の放射効率を得られた。

研究成果の概要(英文)：Radiation efficiency enhancement of a millimeter-wave on-chip antenna was investigated in this theme. Low radiation efficiency of an on-chip antenna is due to high conductivity of the silicon substrate. High precision electromagnetic simulation model was investigated at first. Two methods, 1) use of well protection layer, 2) He-3 ion beam irradiation, were performed to improve radiation efficiency. Radiation efficiency of 40% was obtained by He-3 ion irradiation.

研究分野：無線通信工学

キーワード：CMOS ミリ波 オンチップアンテナ 放射効率 シリコン基板 イオン照射 電磁界シミュレーション

1. 研究開始当初の背景

近年、シリコン CMOS 技術の微細化による FET 動作周波数の向上に伴って、低コスト化が期待される CMOS チップを用いたミリ波帯 RF 回路の研究が盛んである。図 1 に示すようなシリコン基板上に作成されたオンチップアンテナは接続損失の低減、および製作の簡易化の点で非常に有望であるが、シリコン基板の損失のために放射効率が非常に低いという問題点がある。しかし、シリコンチップ表面の微細構造は非常に複雑なため、詳細な検討は行われていなかった。

チップ表層のウェル構造は非常に薄いため、電子顕微鏡 SEM 画像の撮影や他の手法を用いての電気定数の予測は不可能である。申請者は専門の電磁界シミュレーション技術を活かして反射係数のずれを検討したところ、損失の主要因はシリコン基板の表面にある厚さ $1\ \mu\text{m}$ 、導電率 $10^5\ \text{S/m}$ 程度の導電層(図 2)であることがわかった。この層の存在を仮定するとオンチップダイポールアンテナの放射効率は 1%以下の大きな損失であることがわかった。

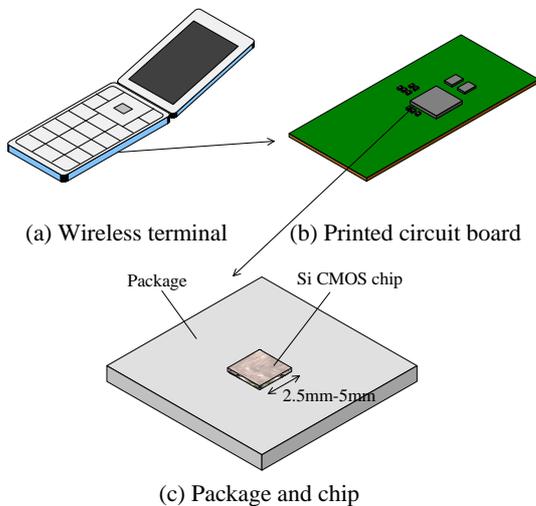


図 1 オンチップダイポールアンテナ

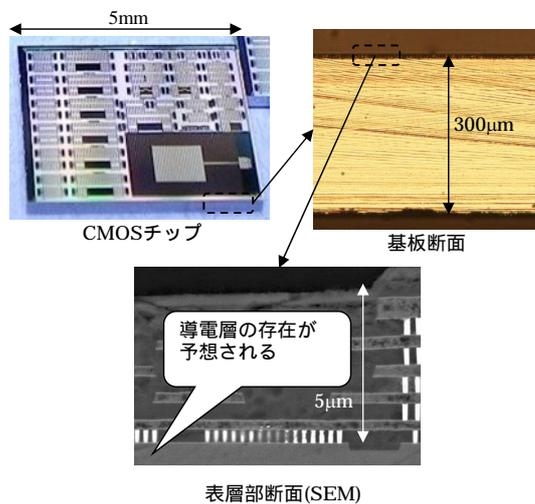


図 2 シリコン表面の導電層

2. 研究の目的

本研究課題では次項の内容について研究を行う。

(1) 通常用いられるシリコン CMOS 基板の表層部に、高い導電率を有する導電層が存在することを測定およびシミュレーションで確認する。また、導電層の存在により、オンチップダイポールアンテナの放射効率が 1%以下となることを検証する。

(2) 導電層を除去した高効率なオンチップアンテナの開発に向けた研究を行う。導電層がある場合、放射効率はどうしても 1%以下となってしまうが、導電層を除去することで放射効率を 50%程度まで高める。

原理の解明(1)および特性の改善策の提案(2)を行い、科学および技術の発展に寄与することを目的としている。

3. 研究の方法

研究計画の概要を以下にまとめる。次の項目について検討を行う。

(1) シリコン CMOS 基板の表層部の高導電率薄層の存在を確認するために、2つのダイポールアンテナを近接配置して透過係数 S_{21} を測定し、従来よりも大幅に導電層の厚さと導電率の予測精度を向上させる。更なる確認のために、チップ断面の電子顕微鏡 SEM 画像撮影を行って断面構造の確認を行う。

(2) シリコン基板表面の導電層を除去して高効率オンチップアンテナの開発を行う。シリコン基板表面の導電層を除去する方法としては、1)ウェル生成禁止を指定する方法(図 3-1)、2)イオンビーム照射により、シリコン基板自体の導電率を上げる(図 3-2)、という2つの方法を考えている。

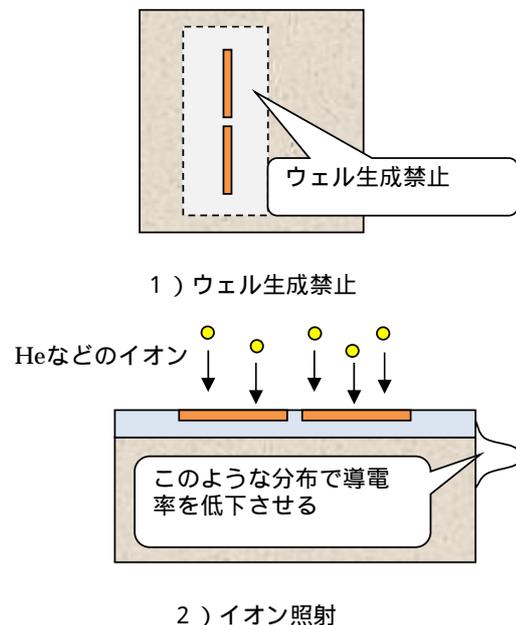
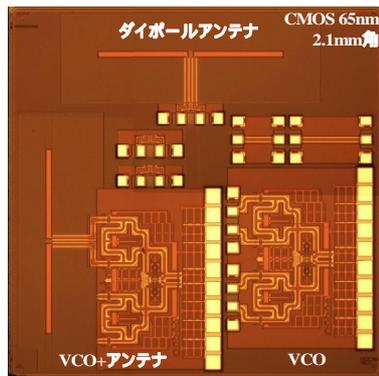


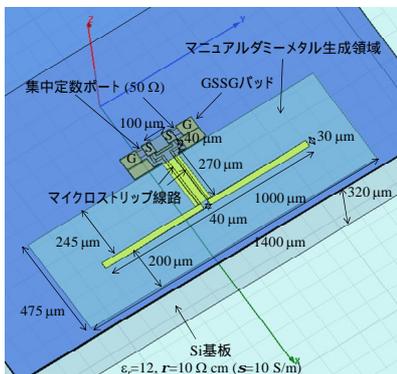
図 3 シリコン表面の導電層の対策方法

4. 研究成果

本研究に先立って、チップ測定に用いる GSG (Ground-Signal-Ground)パッドの高精度な電磁界解析モデルを構築した。そして、図 4(a)のオンチップダイポールアンテナ(設計周波数 60GHz)の電磁界シミュレーションモデルを、図 4(b)のように作成して解析した。図 5 に反射係数の周波数特性の実験値と計算値の比較を示す。シリコン基板上オンチップダイポールアンテナの下には薄い導電層を仮定するとの周波数特性は、測定値と非常によく一致することが確認できた。計算による損失の内訳を表 1 に示す。このアンテナはウェル生成禁止を指定する方法(図 3-1)を用いたものであり、放射効率の計算値は 3.4%であった。また、実験では VCO の出力をプローブで受信した電力と、VCO+アンテナにホーンアンテナを近づけて受信した放射電力(の最大値)を比較すると、少なくとも 1%以上の電力が放射されている(放射効率 1%以上)ことが確認できた。図 6 はシリコン基板の導電率による放射効率の変化を示す。今回使用したシリコンチップのシリコンの導電率は $10\Omega\text{cm}$ (導電率 10S/m)であるが、もし表面に導電層がないとすると 20%の放射効率を実現できることがわかる。シリコン基板の導電率が $1\text{k}\Omega\text{cm}$ (導電率 0.1S/m)となるとシリコン基板での損失が無視できて 90%を超える放射効率となることが計算で予想できる。



(a) Chip photo



(b) Analysis model

図 4 差動入力オンチップダイポールアンテナの設計例(左)とその計算機上でのモデル化

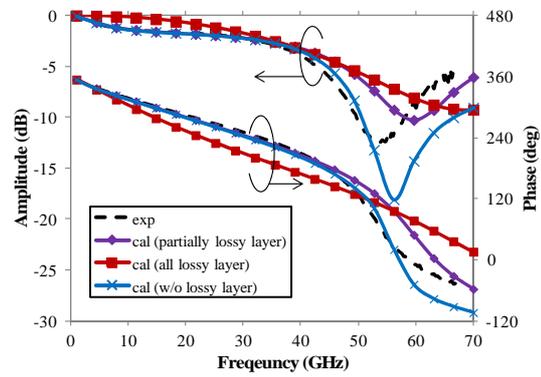


図 5 図 4 に示すオンチップダイポールアンテナの反射係数の周波数特性

表 1 損失の内訳

		Ratio (%)
Radiation		3.4
Loss	Al (conductor)	6
	Well (conductive layer)	20.6
	Si substrate	70
Total		100

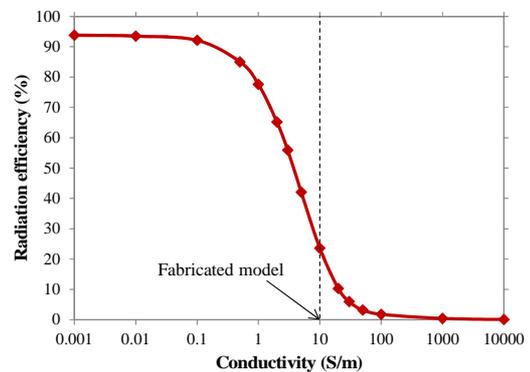


図 6 シリコン基板の導電率による放射効率の変化

次に、チップ断面の SEM 画像を用いることで、電磁界解析モデルの精度を大きく改善した例を示す。図 7 に 5GHz 帯 2nH スパイラルインダクタの解析モデルを示す。図 8 にスパイラルインダクタのチップ写真および断面の SEM 画像を示す。図 9 に反射係数の周波数特性の計算および実測の比較を示す。振幅・位相とも計算と実測はよく一致している。図 10 にオープンパターンの S パラメータを用いてパッド部をディエンベディングしたインダクタンス L および Q 値を示す。図 10 中に示すような型回路の Port2 を短絡して、Port1 から見込んだ場合のインダクタンス値を抽出した。S パラメータの計算および実測の差は小さいが、Q 値($\omega L/R$)は無視できない差になっているが、傾向はよく一致している。

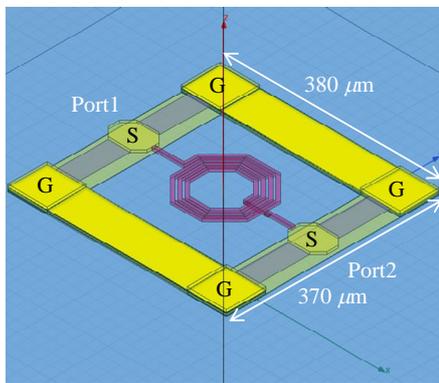
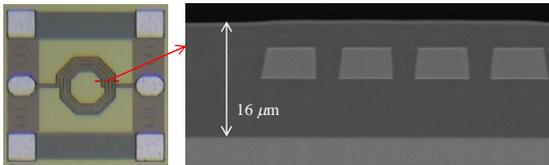


図 7 スパイラルインダクタ(設計周波数 5GHz)



(a) Chip photo (b) SEM photo

図 8 スパイラルインダクタのチップ写真および断面の SEM 画像

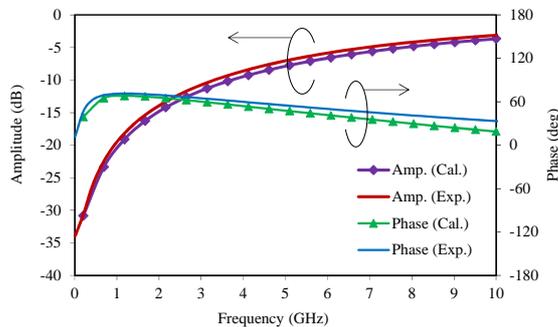


図 9 スパイラルインダクタの反射係数の周波数特性

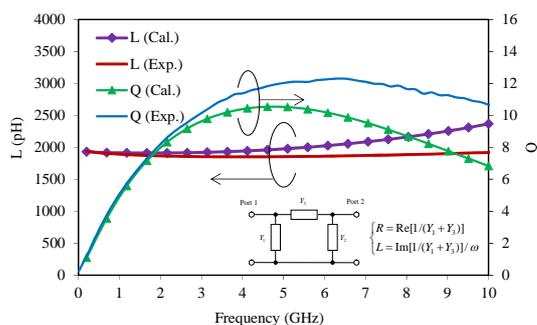


図 10 スパイラルインダクタのインダクタンスと Q 値

次に、図 11 に示す系を用いてアンテナの利得測定を行った。2.5cm 離して同一のアンテナを配置し、プローブステーションの金属板による反射を考慮したフリスの伝達公式から利得を見積もった。導電率 $10\Omega\text{cm}$ (導電率 10S/m) のシリコン基板を用いたときの利得は -5dBi 程度(ダイポールアンテナの利得は無損失では 2dBi 程度なので放射効率 20%)であった。また、図 3-2 のヘリウム 3 (^3He)

を照射する方法でシリコン基板の表面付近を導電率 $1\text{k}\Omega\text{cm}$ (導電率 0.1S/m)以上にした場合の利得は -2dBi (放射効率 40%)程度となることを実験で確認した。高効率なミリ波帯オンチップアンテナを実現できる可能性が示された。

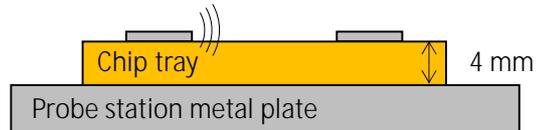
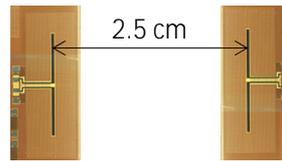


図 11 アンテナ利得の測定

図 11 の利得測定はアンテナ間の距離の測定が困難、また、最大放射方向を向けることが困難などの課題がある。そこで、短縮距離における利得測定法の検討を行い、シミュレーションでアルゴリズムおよび精度を確認した。オンチップアンテナの利得測定にはまだ課題があるが、高精度に利得を測定できる手法として将来有望であり、現在も検討中である。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

(雑誌論文)(計4件)

1. R. WU, W. DENG, S. SATO, T. HIRANO, N. LI, T. INOUE, H. SAKANE, K. OKADA, A. MATSUZAWA, "A 60-GHz CMOS Transmitter with Gain-Enhanced On-Chip Antenna for Short-Range Wireless Interconnections," *IEICE Trans. Electronics*, Vol.E98-C, No.4, pp.304-314, April 2015.
http://search.ieice.org/bin/summary.php?id=e98-c_4_304
2. 矢尾 裕樹, 平野 拓一, 広川 二郎, 安藤 真, "材料への微細空孔生成による低損失化の電磁界シミュレーション," *電子情報通信学会論文誌 C*, Vol. J97-C, No.12, pp.535-541, Dec. 2014.
http://search.ieice.org/bin/summary.php?id=j97-c_12_535
3. T. Hirano, J. Hirokawa, M. Ando, "Errors in Shortened Far-Field Gain Measurement Due to Mutual Coupling," *IEEE Transactions on Antennas and Propagation*, vol.62, no.10, pp.5386-5388, DOI: 10.1109/TAP.2014.2342757, Oct. 2014.
4. T. Hirano, K. Okada, J. Hirokawa, and M.

Ando, "Electromagnetic simulation modeling of silicon substrate for 60 GHz on-chip differential-feed dipole antenna," Applied Physics Letters (APL), Vol.103, No.12, 122101, DOI: 10.1063/1.4821295, September 2013.

[学会発表](計22件)

1. 飯田雄貴・平野拓一・広川二郎・安藤真, "距離を短縮した利得測定における最小二乗カーブフィッティングを用いた誤差の低減手法に関する検討," 電子情報通信学会総合大会講演論文集, B-1-211, 立命館大(滋賀県), 2015年3月13日.
2. T. Hirano, Y. Iida, J. Hirokawa, and M. Ando, "Gain Measurement of a Horn Antenna by Shortened Far-Field Technique with Averaging," The 2014 IEEE International Conference on Antenna Measurements and Applications (CAMA), Session: SP142.3, Juan-Les-Pins, France, Nov. 17, 2014.
3. 平野拓一・李寧・岡田健一・松澤昭・広川二郎・安藤真・井上剛・坂根仁, "5GHz帯CMOSオンチップスパイラルインダクタの電磁界解析," 電子情報通信学会ソサイエティ大会講演論文集, C-15-9, 徳島大(徳島県), 2014年9月23日.
4. 飯田雄貴・平野拓一・広川二郎・安藤真, "10GHz帯ホーンアンテナの短縮遠方利得測定," 電子情報通信学会ソサイエティ大会講演論文集, B-1-59, 徳島大(徳島県), 2014年9月24日.
5. 飯田雄貴・平野拓一・安藤真・広川二郎, "透過係数の距離特性の最小二乗近似曲線を用いた短縮距離における遠方利得測定の誤差の低減," 電子情報通信学会技術研究報告, vol. 114, no. 218, AP2014-96, pp. 23-26, 東工大(東京都), 2014年9月18日.
6. 平野拓一, 広川二郎, 安藤真, "損失性媒質中におけるアンテナの利得計算に関する一検討," 電子情報通信学会技術研究報告, vol. 114, no. 143, EST2014-29, pp. 113-116, 室蘭工大(北海道), 2014年7月17日.
7. T. Hirano, J. Hirokawa, and M. Ando, "Measurement Technique for Gain and Distance and Numerical Simulation with a Dipole Antenna," Proc. of IEEE AP-S International Symposium, Session: 116.3, Memphis, TN, USA, July 7, 2014.
8. N. Li, K. Okada, T. Inoue, T. Hirano, Q. Bu, A.T. Narayanan, T. Siriburanon, H. Sakane, A. Matsuzawa, "High-Q Inductors on Locally Semi-Insulated Si Substrate by Helium-3 Bombardment for RF CMOS Integrated Circuits," IEEE Symposium on VLSI Technology (VLSI Technology), pp.189-190, Hilton Hawaiian Village in Honolulu, Hawaii, USA, June 12, 2014.
9. R. Wu, W. Deng, S. Sato, T. Hirano, N. Li, T. Inoue, H. Sakane, K. Okada, A. Matsuzawa, "A 17-mW 5-Gb/s 60-GHz CMOS Transmitter with Efficiency-Enhanced On-Chip Antenna," IEEE Radio Frequency Integrated Circuits Symposium (RFIC), RTUIF-2, pp.381-384, Tampa, FL, USA, June 2, 2014.
10. 矢尾裕樹・平野拓一・広川二郎・安藤真, "材料への微細空孔生成による低損失化の電磁界シミュレーション," 電子情報通信学会総合大会講演論文集, C-15-8, 新潟大(新潟県), 2014年3月18日.
11. 平野拓一, 広川二郎, 安藤真, "電磁界シミュレーションによる短縮遠方利得測定法の相互結合による誤差の評価," 電子情報通信学会技術研究報告, vol.113, no.487, AP2013-191, pp.37-40, 郡山市労働福祉会館(福島県), 2014年3月11日.
12. 矢尾裕樹・平野拓一・李寧・岡田健一・松澤昭・広川二郎・安藤真・井上剛・正岡章賀・坂根仁, "Heイオン照射によるシリコン基板高抵抗化の電磁界シミュレーションの基礎検討," 電子情報通信学会技術研究報告, vol.113, no.396, EST2013-110, pp.181-185, 同志社大学烏丸キャンパス(京都府), 2014年1月24日.
13. 矢尾裕樹・平野拓一・岡田健一・広川二郎・安藤真, "オンチップアンテナのイオン照射を想定した基板の高抵抗化による放射効率改善の電磁界シミュレーション," 電子情報通信学会技術研究報告, vol.113, no.300, AP2013-104, pp.25-30, 松江テルサ(島根県), 2013年11月20日.
14. Y. Yao, T. Hirano, K. Okada, J. Hirokawa, M. Ando, "60 GHz On-Chip Loop Antenna Integrated in a 0.18 μm CMOS Technology," Proc. of International Symposium on Antennas and Propagation (ISAP), FA-2B-4, Nanjing, China, October 23-25, 2013.
15. 矢尾裕樹・平野拓一・岡田健一・広川二郎・安藤真, "シリコン基板の部分的な高抵抗化によるCMOS基板上オンチップダイポールアンテナの放射効率改善の基礎検討," 電子情報通信学会ソサイエティ大会講演論文集, B-1-90, 福岡工大(福岡県), 2013年9月18日.
16. 平野拓一・広川二郎・安藤真, "微細構造の実効誘電率計算のための静電界解析," 電子情報通信学会技術研究報告, vol. 113, no. 141, EST2013-14, pp. 13-18, 稚内総合文化センター(北海道), 2013年7月18日.

17. T. Hirano, K. Okada, J. Hirokawa, M. Ando, "Evaluation of Effective Permittivity and Permeability for Dummy Metal Fills in a CMOS Chip Using Capacitor and Inductor Model," Proc. of URSI Commission B International Symposium on Electromagnetic Theory (EMTS), paper no.: 23PM3B-03, pp.695-697, International Conference Center Hiroshima (ICCH), Hiroshima, Japan, May 20-24, 2013. (invited)
18. T. Hirano, K. Okada, J. Hirokawa, M. Ando, "Approximate Evaluation of Effective Permittivity for Metal Dummies in a CMOS Chip Using Electrostatic Capacitor Model," 7th European Conference on Antennas and Propagation (EuCAP), Session: Tue_Wall7.9, pp.1181-1183, Gothenburg, Sweden, April 9, 2013.
19. 矢尾裕樹・平野拓一・岡田健一・広川二郎・安藤真, "Si CMOS 基板上の導電層を考慮したオンチップループアンテナの特性評価及び Si 基板導電率の影響評価," 電子情報通信学会総合大会講演論文集, B-1-68, 岐阜大(岐阜県), 2013年3月22日.
20. T. Hirano, T. Yamaguchi, N. Li, K. Okada, J. Hirokawa, M. Ando, "60 GHz On-Chip Dipole Antenna with Differential Feed," Asia-Pacific Microwave Conference (APMC), 2D4-01, pp.304-306, Kaohsiung, Taiwan, December 4-7, 2012.
21. 平野拓一, 岡田健一, 広川二郎, 安藤真, "Si CMOS 基板上ミリ波帯オンチップダイポール・ループ・パッチアンテナの放射効率の電磁界シミュレーション," 電子情報通信学会技術研究報告, vol.112, no.257, EST2012-57, pp.55-60, 東北学院大学多賀城キャンパス(宮城県), 2012年10月25日.
22. 平野拓一・山口達也・李寧・岡田健一・広川二郎・安藤真, "60 GHz 帯差動励振オンチップダイポールアンテナの反射係数の電磁界解析および測定結果," 電子情報通信学会ソサイエティ大会講演論文集, C-15-2, 富山大(富山県), 2012年9月13日.

〔図書〕(計 0 件)

〔産業財産権〕

出願状況(計 0 件)

取得状況(計 0 件)

〔その他〕

学会誌記事:

平野拓一, 平田晃正, "マイクロ波・ミリ波

分野における実測困難な問題へのシミュレーション技術の応用," 電子情報通信学会誌, マイクロ波・光デバイス分野におけるシミュレーション技術の進展小特集, Vol. 96, No. 6, pp.401-405, 2013年6月.

個人の研究紹介のページ:

<http://www-antenna.ee.titech.ac.jp/~hira/research/>

6. 研究組織

(1) 研究代表者

平野 拓一 (HIRANO, Takuichi)
東京工業大学・大学院理工学研究科・国際
開発工学専攻・助教
研究者番号: 60345361

(2) 研究協力者

安藤 真 (ANDO, Makoto)
東京工業大学・大学院理工学研究科・電気
電子工学専攻・教授
研究者番号: 90159533

(3) 研究協力者

広川 二郎 (HIROKAWA, Jiro)
東京工業大学・大学院理工学研究科・電気
電子工学専攻・教授
研究者番号: 00228826

(4) 研究協力者

岡田 健一 (OKADA, Kenichi)
東京工業大学・大学院理工学研究科・電子
物理工学専攻・准教授
研究者番号: 70361772

(5) 研究協力者

矢尾 裕樹 (YAO, Yuki)