

平成 26 年 6 月 5 日現在

機関番号：14401

研究種目：研究活動スタート支援

研究期間：2012～2013

課題番号：24810017

研究課題名(和文) グラフェンナノポアデバイスの開発

研究課題名(英文) Development of Graphene Nanopore Devices

研究代表者

横田 一道 (YOKOTA, Kazumichi)

大阪大学・産業科学研究所・助教

研究者番号：50633179

交付決定額(研究期間全体)：(直接経費) 2,000,000円、(間接経費) 600,000円

研究成果の概要(和文)：本研究の目的は、グラファイトの一原子層であるグラフェンを用いて、グラフェン極薄膜電極を有するナノポアデバイスを開発し、電界効果でグラフェン電極のフェルミ準位を変調することで、ナノポアを通過する一分子の単分子電気伝導機構を明らかにすることである。そのために、電極材料としてグラフェンを用いた面内型グラフェンナノポアデバイスについてその設計指針を確立するとともに、その設計指針を基にデバイスの作製に成功した。

研究成果の概要(英文)：This research aimed to investigate the electrical conduction of single-molecules passing a nanopore by developing in-plane graphene nanopore devices of which extremely thin electrodes are formed by graphene, single-atomic layer of graphite. The conduction mechanism of molecules can be evaluated through the electrical modulation of the Fermi level of the graphene electrodes. By the theoretical calculations of the electronic structure of graphene, the promising structural design of graphene for in-plane graphene nanopore devices was found and the device fabrication was demonstrated on the basis of the obtained guideline for the graphene structure.

研究分野：化学

科研費の分科・細目：マイクロ・ナノデバイス

キーワード：マイクロ・ナノデバイス グラフェン 1分子計測

1. 研究開始当初の背景

ナノポアデバイスとは、生体中のチャネルタンパクを模した一分子スケールの細孔(ナノポア)を用い、ナノポアを通過する一分子を電気的に検出するデバイスである。イオン電流検出型のナノポアデバイスでは、ナノポアを通じたイオン電流阻害から一分子の通過が検出される。固体材料を用いたイオン電流検出型ナノポアデバイスは、ハーバード大学の Golovchenko らによって初めて報告されたが (Nature, 412 (2001) 166)、その動作原理上、一分子での分子種の識別は困難であることが指摘されていた。申請者の所属する研究グループでは、世界に先駆けてトンネル電流検出型のナノポアデバイスを開発することで一核酸塩基分子識別に成功し (Nat. Nanotechnol. 5 (2010) 286)、一分子識別・検出デバイスへの道を切り開いた。現在、国内外で、イオン電流検出型とトンネル電流検出型デバイスの激しい開発競争が繰り返られている。

一方、グラフェンはマンチェスター大学の Novoselov, Geim らによって発見されて以降 (Science, 306 (2004) 666)、その特異な電子的・物理的性質のため爆発的に研究が広がった新物質である (A. K. Geim, K. S. Novoselov, Nat. Mater. 6 (2007) 183)。特に、一原子層という極薄膜の状態で安定に存在し得るという点は、他の物質に類を見ない特長である。

近年、一分子分解能の検出・識別デバイスの開発を目指して、これら2つの研究を融合させる動きが見られつつあり、イオン電流検出型のグラフェンナノポアデバイスが Golovchenko らによって報告された (Nature, 467 (2010) 190)。しかし、トンネル電流検出型のグラフェンナノポアは、理論計算によって一分子識別・検出の可能性が示されているものの (H. W. Ch. Postma, Nano Lett. 10 (2010) 420)、その実験的実証には至っていない。

2. 研究の目的

本研究の目的は、グラフェン極薄膜電極を用いたナノポアデバイスを開発し、電界効果でグラフェン電極のフェルミ準位を変調することで、ナノポアを通過する一分子の単分子電気伝導機構を明らかにすることである。

具体的には、グラファイトの一原子層であるグラフェンを用いた極薄膜電極(膜厚: ~1nm)を有するナノポアデバイスを開発することによって、従来の金電極では達成しえない高空間分解能のトンネル電流型ナノポアデバイスを開発し、一分子解像度の分子検出・識別を行う。更に、グラフェンの零ギャップ半導体という電子特性を利用し、従来の金属電極では実現不可能であった、電界効果による電極のフェルミ準位の制御を行い、一分子がナノポアを通過する際に得られる電流の伝導メカニズムを解明する。

3. 研究の方法

本研究の目的は、グラフェン極薄膜電極を用いたナノポアデバイスを開発し、電界効果でグラフェン電極のフェルミ準位を変調することで、ナノポアを通過する一分子の単分子電気伝導機構を明らかにすることである。

本研究で研究対象とする面内型ナノポアデバイスでは、ナノポアサイズは電極厚さによって決定される。しかし、従来の金電極ではオーミックを維持するために15nm以上の膜厚が必要であった。面内型グラフェンナノポアでは極薄膜のグラフェン電極を用いることによってより小さなサイズのナノポア作製が可能となる。(図1)

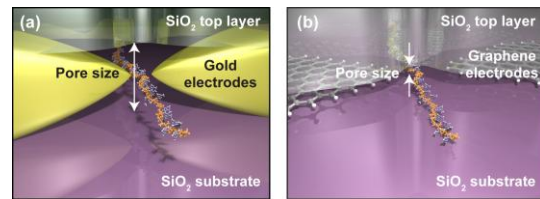


図1. (a)従来の金属電極を用いた面内型ナノポアデバイスと(b)面内型グラフェンナノポアの概略図。面内型グラフェンナノポアではグラフェンの層数制御によりポアサイズが制御可能となる。

面内型ナノポアグラフェンデバイスの作製と評価は以下に示す手順によって行う。

(1) まず層数制御されたグラフェンを用いてグラフェン Field Effect Transistor (FET) を作製する。このとき、FET 伝達特性曲線からグラフェンのキャリア密度や移動度等の伝導特性を見積っておく。

(2) 作製したグラフェン FET の上面に SiO₂ をパターニングする。この上部 SiO₂ 層は、エッチングによって狭窄グラフェンを形成する際のマスク層になるとともに、面内型ナノポア形成時のキャップレイヤーとしての役割を有する。

(3) 反応性イオンエッチングによってグラフェンに狭窄構造を導入する。

(4) Electro-migration (EM) 法によってグラフェンの狭窄部を破断し、面内グラフェンナノポアデバイスを作製する。

(5) 開発する面内グラフェンナノポアデバイスを用いて、グラフェン電極のフェルミ準位の電界制御を行いながら単分コンダクタンス測定を行うことにより、一分子がナノポアを通過する際に得られる単分子電気伝導とその伝導メカニズムを解明する。

4. 研究成果

本研究ではまず、面内型グラフェンナノポ

アデバイスの電極として望ましいグラフェン構造を明らかにするため、狭窄部を導入したグラフェンナノリボンについて、その電子状態計算を行った。計算は、ナノサイズグラフェンの電子状態に大きく影響するグラフェンの終端幾何構造（アームチェア端・ジグザク端）を考慮したものとした。

化学的に安定であるアームチェア端構造のグラフェンナノリボンにたいして、60度の角度で狭窄部を導入した場合、全てがアームチェア端構造の狭窄グラフェンが得られる。この構造では0.88 eVの大きなバンドギャップが生じ、その価電子帯波動関数の振幅は狭窄部で減衰した [図 2. (a) 及び (b)]。一方、狭窄部の角度が90度の場合では、狭窄部の片側がジグザク端の構造が得られる。この時バンドギャップは0.05 eVにとどまり、狭窄部付近においてもジグザク端に沿って価電子帯波動関数の大きな振幅が見られた [図 2. (d) と (e)]。これらの電子状態に対応して、60度狭窄構造ではフェルミ準位における電子の透過率は 10^{-3} と小さく [図 2. (c)]、一方で90度狭窄構造での透過率は ~ 0.9 と大きな値となった [図 2. (f)]。

面内型ナノポアデバイスにおける電極としてグラフェンを利用する場合、バンドギャップが小さく、且つプローブ電極となる狭窄部分での電子状態密度が高い構造が望ましい。よって、狭窄部にジグザク端が導入された90度狭窄構造を有するグラフェン構造が電極として有望と考えられる。

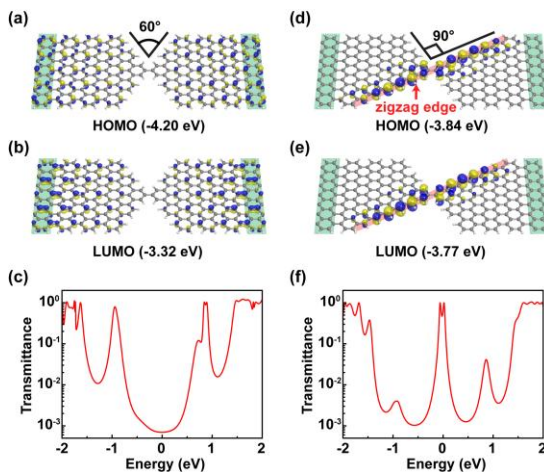


図 2. 60度狭窄構造グラフェンの(a)HOMO、(b)LUMO、及び(c)電子透過率の計算結果。(d)、(e)、及び(f)は、90度狭窄構造グラフェンについての対応する結果。

次いで、上記の電子状態計算を基に狭窄構造を有するグラフェン FET の作製を行った。作製したグラフェン FET の上部には90度狭窄構造を有する SiO₂ 層を電子線リソグラフィとスパッタリング法によって形成した [図 3. (a)]。この SiO₂ 層をマスクとして、酸素プラズマによる反応性イオンエッチングを行う事により、90度狭窄構造のグラフェン

FET を作成した [図 3. (b)]。

作製した狭窄グラフェンの FET 伝達特性では、エッチング前のグラフェン FET に比べて電荷中性点の位置が 20V 程シフトしており [図 3. (c)]、これは酸素プラズマ処理に伴うグラフェンの酸化によって $1.3 \times 10^{12} / \text{cm}^2$ のホールキャリアがグラフェンにドーパされた結果であると言える。また、エッチング後の狭窄構造グラフェンにおいても、図 3. (d) に示す出力特性のように線形な電流電圧特性は保持されていた。これらの結果は、トンネル電流によって分子識別を行う面内型ナノポアデバイスの電極として、狭窄グラフェンが使用可能であることを示唆するとともに、電界によるキャリア変調も可能であることを示している。

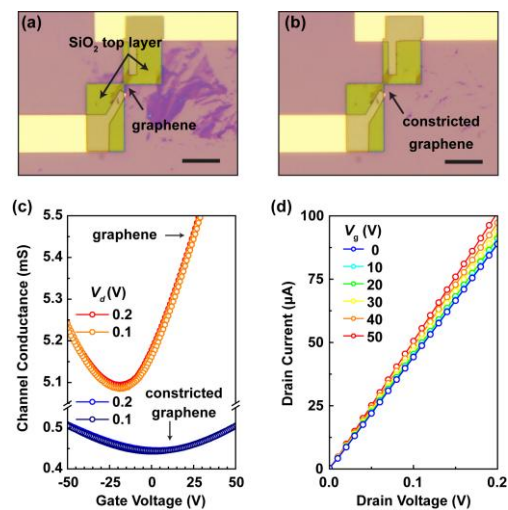


図 3. (a) プラズマエッチング前と (b) プラズマエッチング後の光学顕微鏡像。エッチング後の中央部に狭窄構造グラフェンが作製されている。(c) それぞれの FET 伝達特性曲線と、(d) 狭窄構造グラフェンの出力特性。

酸素プラズマエッチングによる影響を評価するために電子状態計算を行った。エッジ炭素の-OH 基終端によって $0.57e$ の正電荷がグラフェンに移動した。一方で、その価電子帯・伝導体波動関数の振幅は保持されていることが分かった [図 4. (a) 及び (b)]。これらは、酸素プラズマ加工によるホールドーパとオーミック伝導の実験結果によく対応している。更に、この時の狭窄部を介した電子の透過率も 0.9 と高いまま維持されていた [図 4. (c)]。一般に、酸化グラフェンでは面内での酸化反応によってグラフェンが絶縁化してしまうが、本作製プロセスでは上部 SiO₂ 層によって面内炭素は保護されているため、酸化はエッジ炭素のみであると考えられる。以上の結果は、作製した狭窄グラフェンでは、酸化の影響下でも電極として使用可能であることを示している。これは、大気中や或いは溶液中における利用の可能性を開くものであり、生体分子の一分子計測まで含めた広い範囲に応用可能であるという、非常に重要

な知見である。

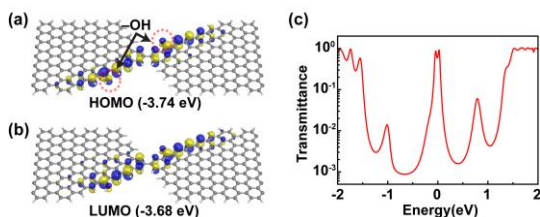


図4. エッジ酸化された90度狭窄グラフェンの(a)HOMO、(b)LUMO、及び電子透過率の計算結果。

最後に面内ナノポア構造の作製のため、EM法による狭窄グラフェンの電気破断を行った。その結果、狭窄グラフェンの電気伝導は5mA付近から徐々に減少しはじめ、次いで離散的な減少過程を経てゼロとなった。よって、このグラフェン狭窄部の破断は、イオン化機構による狭小化とそれに続く切断現象として理解できる。また、破断直前の量子化コンダクタンス($\sim 1G_0$; $G_0=77.5\mu S$ はコンダクタンスの量子化単位)は、理論計算によって得られた高い電子透過率の結果と一致している。更に、このような量子化伝導過程を経ての破断は、ナノスケールでのグラフェンギャップ電極—ナノポア構造の形成を示唆しており、世界で初めて面内型グラフェンナノポアデバイス構造作製に成功したと言える。

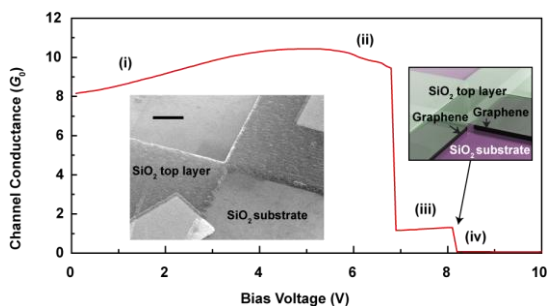


図5. EM法による狭窄グラフェンの接合破断過程。挿入図は電子顕微鏡像。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 1件)

- ① Kazumichi Yokota, Kazuyuki Takai, Yasuhiko Kudo, Yoshiaki Sato, Toshiaki Enoki, Polaron coupling in graphene field effect transistors on patterned self-assembled monolayer, Phys. Chem. Chem. Phys. 査読有, 16巻, 2014, 4313-4319, 10.1039/c3cp54669a

[学会発表] (計 6件)

- ① 横田一道、一分子トンネル電流検出におけるナノギャップ電極間分子挙動、第61回

応用物理学会春季学術講演会、2014年3月19日、青山学院大学相模原キャンパス

- ② 横田一道、組み込み電気泳動電極を有する面内型ナノポアデバイスの開発、第74回応用物理学会学術講演会、2013年9月16日、同志社大学京田辺キャンパス

- ③ Kazumichi Yokota, Carrier Control of Graphene via Self-assembled Monolayers, The 5th International Conference on Recent Progress in Graphene Research 2013, 2013年9月10日、東京工業大学大岡山キャンパス

- ④ 横田一道、面内型グラフェンナノポアデバイスに向けた狭窄グラフェンナノ加工、第60回応用物理学会春季学術講演会、2013年3月29日、神奈川工科大学

- ⑤ 横田一道、面内型ナノポアデバイスの開発、第2回ナノスケール分子デバイスセミナー、2013年3月14日、化学会館

- ⑥ 横田一道、面内型グラフェンナノポアデバイスにおける狭窄グラフェン電子状態、第73回応用物理学会学術講演会、2012年9月12日、松山大学

[その他]

ホームページ等

<http://www.bionano.sanken.osaka-u.ac.jp>

6. 研究組織

(1) 研究代表者

横田 一道 (YOKOTA, Kazumichi)

大阪大学・産業科学研究所・助教

研究者番号：50633179