

	研究代表者	大阪大学・大学院工学研究科・教授 渡部 平司 (わたなべ へいじ)	研究者番号：90379115
	研究課題情報	課題番号：24H00046 キーワード：パワーエレクトロニクス、炭化ケイ素、MOS構造、界面制御	研究期間：2024年度～2028年度

なぜこの研究を行おうと思ったのか（研究の背景・目的）

●研究の全体像

電気エネルギーの利用では、様々な発電様式で作られた電力が家庭や工場に届けられている（図1参照）。パワーデバイスは電力の変換や制御を行う素子であり、電気エネルギーの高効率利用に不可欠である。従来のパワーデバイスの多くはシリコン半導体を用いられてきたが、その性能限界が近づいている。発電から消費までには複数回の電力変換が行われるが、シリコン半導体パワーデバイスでは電力変換の度にエネルギー損失が生じるため、原発数基分のエネルギー損失が生じているとの試算もある。一方、電気自動車の普及や新幹線をはじめとする鉄道、さらには様々な産業機器への応用に際しても、パワーデバイスのさらなる高効率化と小型化が望まれている。従って、パワーエレクトロニクス分野はカーボンニュートラル実現に向けたコア技術であり、近年益々注目を集めている。

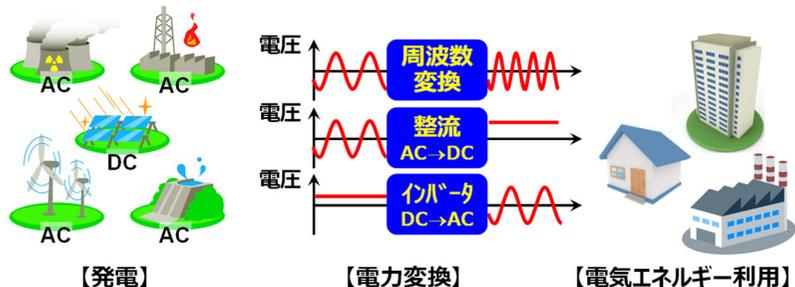


図1 電気利用に際しての発電から消費の流れ

炭化ケイ素（SiC）半導体は、従来のシリコン半導体と比較して優れた材料物性を有しており、次世代のパワーデバイス用材料として期待されている。図2に示すように、シリコンの10倍に近い絶縁破壊耐圧を有し、熱伝導率も高く、デバイスの冷却効率にも優れている。右図は一般的なスイッチング素子（MOS型電界効果トランジスタ；MOSFET）であり、シリコン半導体では高電圧を遮断するために非常に厚いドリフト層が必要であるが、SiCを用いることでその厚さを1/10にまで薄層化可能であり、導通時のエネルギー損失を大幅に低減できる。さらに、スイッチング素子（MOSFET）や整流器に加えて周辺素子の小型化も可能となる。この様に、SiCパワーデバイスの広範な普及が社会に及ぼす影響は計り知れない。

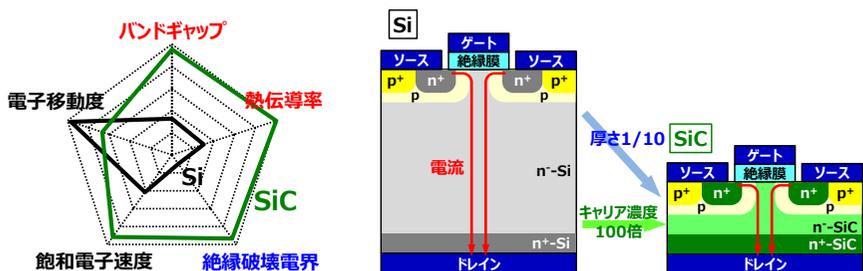


図2 炭化ケイ素半導体の材料物性とパワーデバイス応用に際しての優位性

●本研究が取り組む課題

図2に示した電界効果トランジスタでは、絶縁膜と半導体の界面（MOS界面）の電子の流れをゲート電極に印加する電圧で制御する。絶縁膜としてはSiC基板を酸化して得られたSiO₂膜を用いているが、SiO₂/SiC界面には電気的な欠陥が多く存在する。図3に示すように、界面欠陥に電子が捕獲されたり、欠陥の影響で電子が散乱されるとトランジスタの性能が劣化する。また、SiO₂絶縁層の膜質が悪いとゲート電圧印加時に絶縁破壊が生じ、デバイス動作に致命的なダメージを与える。さらに、MOS界面での電荷捕獲に伴ってトランジスタ動作（閾値電圧）が変動し、フェールセーフの観点からも大きな問題となっている。

本研究では、SiCパワーデバイスの性能と信頼性向上に向けてMOS界面に代表される異種材料界面の理解を深めると共に、界面特性改善に向けた革新技術の創出を目指す。SiO₂/SiC界面欠陥の起源については、SiC基板の熱酸化に際して界面に偏析した炭素関連欠陥の影響が指摘されているが、電子捕獲や散乱現象を全て説明するには至っていない。また、信頼性劣化機構についても学理の構築が進んでおらず、本研究提案ではSiCヘテロ界面科学の深化と界面制御技術の構築を目指す。

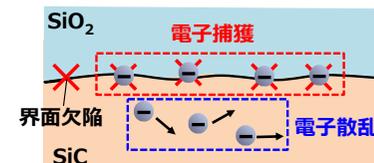


図3 SiC MOS界面特性の劣化

この研究によって何をどこまで明らかにしようとしているのか

●研究手法と実施体制

本研究では、SiC MOS界面物性の理解と、SiCパワーデバイスの社会実装に向けた高品質MOS構造形成技術の構築に取り組む（図4参照）。SiC MOS界面欠陥の起源を明らかにするために、計算科学をベースとした界面構造や物性の予測と理解に加え、各種の物理分析やMOSデバイスの電気特性評価を実施する。第一原理計算を通じてSiO₂/SiC界面や欠陥構造、さらには界面欠陥の光物性を予測する。また、MOSキャパシタやMOSFETの評価では、低温を含む温度可変での電気特性評価や、磁場中での低温ホール効果測定、さらには発光解析を実施する。特に、SiC MOS界面での電子捕獲や散乱機構は未だに未解明であり、これらの機構解明を目的とした専用のMOSデバイスを試作して低温での動作解析を実施すると共に、理論計算や物性評価からの情報を統合して、新たなSiC界面科学を構築する。

一方、上記の物性情報に基づいて新規MOS構造形成技術の開拓にも取り組む。SiC基板の熱酸化で形成したSiO₂/SiC界面では、炭素関連欠陥の発生は不可避であり、従来技術では熱酸化界面の欠陥を窒素等の異種元素で電気的に不活性化する方法を中心に検討されてきた。本研究では、MOSデバイスの作製においてSiC基板の酸化を伴わない新プロセスの構築を目指す。具体的には、SiC表面の酸化を伴わない条件で高品質な絶縁膜を堆積または接合して理想MOS構造を形成する。これらの新技術開発では、高品質な絶縁膜の堆積技術の開発に加えて、プラズマを利用したSiC表面の安定化や超平坦表面の創成を通じてMOSデバイスを作製し、新技術の優位性をデバイス性能で実証することを目指す。

本研究課題は、大阪大学と産業技術総合研究所との連携で実施する。大阪大学ではSiC MOSデバイスの試作が可能な最先端クリーンルーム施設を活用すると共に、各種の物性解析や電気特性評価に加えて、理論研究を推進可能な体制が整っている。また、産業技術総合研究所はSiCウエハの加工から実デバイス試作までを一貫通貫で実施可能であり、両研究機関は多くの連携実績を有している。

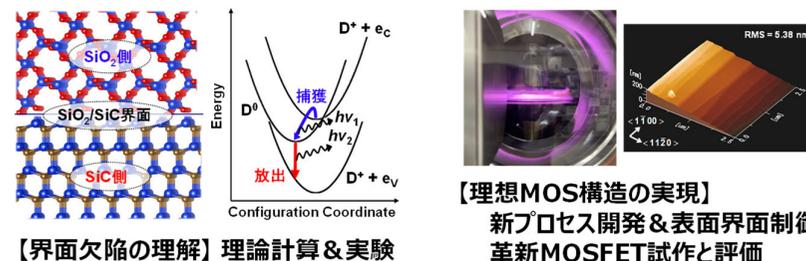


図4 本研究での実施項目の概念図