科学研究費助成事業 研究成果報告書



平成 28 年 6 月 6 日現在

機関番号: 12608

研究種目: 基盤研究(B)(一般)

研究期間: 2013~2015

課題番号: 25280013

研究課題名(和文)次世代リソグラフィ技術に対応した物理設計技術開発

研究課題名(英文)Physical Design Technology Development for Advanced Lithography

研究代表者

高橋 篤司 (Takahashi, Atsushi)

東京工業大学・理工学研究科・教授

研究者番号:30236260

交付決定額(研究期間全体):(直接経費) 10,200,000円

研究成果の概要(和文):本研究は,ウエハ上に微細な回路パターンを実現するための次世代リソグラフィ技術として有望な2回露光技術,側壁プロセス技術などを効果的に用いて,高性能な集積回路を効率よく実現するために必要となる物理設計技術として,パターン分割アルゴリズム,折れ曲がり制約付最短路アルゴリズム,光強度分布見積もりアルゴリズムなど,製造と設計の双方に親和性の高い実用に十分耐え得る様々な物理設計技術を開発した.

研究成果の概要(英文): Advanced lithography such as double exposure techniques, self-aligned processes realizes a tiny circuit pattern on a wafer but requires various physical design technologies to realize high performance integrated circuits efficiently. In this research, various physical design technologies for advanced lithography such as pattern decomposition algorithm, shortest path algorithm with turn prohibition constraints, and intensity distribution estimation algorithm are developed.

研究分野: 設計自動化

キーワード: 計算機システム 設計技術 設計工学 製造容易化 リソグラフィ

1.研究開始当初の背景

集積回路の微細化の進展は目覚ましく,その進展の継続のために様々な製造技術の開発が続いていた.同様に設計技術も発展を遂げていたが,回路の大規模化による設計ルーとの増大や微細化の進展による設計ルーとの複雑化により,回路設計の困難さは増しいた.集積回路が十分な競争力を含めたトータルよく実現しなければならず,そのためにでなり、設計技術の開発を続けるだけでなよく,それらの取捨選択を適切に行うとともは、それらの開発の方向性を適切に設定しなければならないと認識されつつあった.

我々は,微細化に伴う遅延や遅延変動の増 大に対処するためのクロック分配技術や耐 遅延変動特性を向上させる回路設計技術,パ ッケージやボードなどを含めた集積システムとしての性能を高めるための配線シオ技術 の開発など,様々な観点での協調設計技術 を開発してきたが,低コストで高性能な設計を りまれるといった考え方をより強化しまま 造が容易であるとともに,設計が容易と製造 が容易であるとともに,設計が容易と製造 がさらに協調することが重要であると考え ていた.

2.研究の目的

本研究は,ウエハ上に微細な回路パターンを実現する次世代のリソグラフィ技術に着目し,次世代リソグラフィ技術と設計技術の協調を実現するための実用的な設計フローを構築することを目的とした.

ボトルネックとなる特徴をより正確に同定することで,必要となる技術開発のポイント,方向性が明確になり,実用的な設計フローの構築が加速される.また,それぞれの次世代リソグラフィ技術に対応した実用のな設計フローを構築することで,集積回路の各層の特徴に応じていないなどではでなく,設計容易性を向上させるための次世代リソグラフィ技術の開発ポイントを明確にすることも目的と

した.

3.研究の方法

(1) 次世代リソグラフィ技術の中で最も基本的である複数回露光技術に対して,設計フロー構築のための重要な技術の一つである回路パターン分割技術について研究開発を進めた.

大規模な回路パターンへ基本アルゴリズムをそのまま適用することは、計算時間やメモリ量の観点から困難であるため、回路パターンを予め小規模なパターンに分割するなど、大規模な回路パターンを扱うためのアルゴリズムの開発、およびその評価を行うためのプロトタイププログラムの改良を行った.

また,適切な回路パターン分割を得るために,分割の評価方法について,回路パターンに挿入するスティッチや,分割間の合わせズレに起因する歩留り低下を抑制するためのコストなど,さまざまな状況に応じた評価関数について検討した.

さらに,分割問題は基本的にはNP困難問題で厳密解を実時間で得ることは困難であるため,半正定値計画法に基づく近似解法や発見的手法を組合せ,短時間により良い分割を得るための方法について研究開発を進めた.

(2) 微細な回路パターンを化学的な処理によって実現する側壁プロセス技術を利用する場合に必要となる側壁プロセス技術に対応した配線生成手法について研究開発を進めた.

側壁プロセスで実現できる回路パターンで接続要求を実現するために,配線を特殊な配線グリッドを用いて生成する手法が提案されていたが,対応できる接続要求には制限があったため,より一般的な接続要求に対応するための手法について検討した.

また,側壁プロセスを2回施すSAQP(Self-Aligned Quadruple Patterning)の配線設計において、SAQP用グリッドを用いた場合,折れ曲がり制約を満たす配線を生成する必要があることはわかっていたが、制約を満たす配線を効率よく生成するための方法は未開発であった.そのため折れ曲がり制約付の配線問題の計算複雑度について様々な観点から検討を行うとともに、SAQP配線を効率よく生成するための配線手法について研究開発を進めた.

(3) 微細化にともない設計ルールは複雑化し、高密度なマスク設計では、設計ルールに従うマスクを用いたとしても必ずしもウエハ上に適切なパターンが生成されず、リソグラフィシミュレーションによりマスクの妥当性を検証し、必要に応じて回路パターンを修正する方法がとられるようになっている.そのため、マスク設計期間の短縮のため修正を局所的な範囲に抑えるためのマスク設計フローについて研究開発を進めた.また、リソグラフィシミュレーションで光強度分布

を求めるための計算時間の増大が,マスク設計,検証の効率を下げていたため,光強度分布を効率よく見積もる手法,および,その見積もり手法を効果的に用いてマスクを効率よく設計をするための手法について,研究開発を進めた.

(4) 次世代リソグラフィ技術として様々な候補が検討されており,実用的な設計フローの構築のためには,それらの特色を十分考慮して適切に技術を選択していかなければならない,そのための調査研究を進めた,

4. 研究成果

本研究は,次世代リソグラフィ技術のための実用的な設計フローを構築するために必要となる様々な設計技術を開発した.

- (1) 次世代リソグラフィ技術の中で最も基 本的である複数回露光技術に対して必要と なる,回路パターン分割技術として様々な設 計技術を開発した.まず,2回露光技術のた めの基本アルゴリズムを,グラフ構造の特徴 を利用して問題を分割する手法を用いるこ とで,大規模な回路パターンへ適用すること を可能にした.また,スティッチの面積など を分割の評価に用いることを可能にするこ とで,スティッチによる歩留まりの低下を抑 えることが可能となり,得られる分割の品質 の向上が達成できることを確認した.さらに, 2 回露光を含む複数回露光のための設計技術 として,半正定値計画法を用いたパターン分 割手法,2回露光の後にカット工程を導入す る場合のパターン分割手法,および,パター ン分割の効率化のための後処理手法を提案 し,その効果を確認した。
- (2) 側壁プロセス技術のための配線生成手法を開発した.まず,側壁プロセスに適合した配線を,2 色グリッドを用いて生成する手法を,多様な入力に対応するとともにより信頼性が高い配線を生成するよう改良を加え,実験により効果を確認した.また,側壁プロセスを 2 回施す SAQP の配線設計において,SAQP 用グリッド上での折れ曲がり制約付配線問題に対する最短路アルゴリズムを開発し,そのアルゴリズムを,複数ネットを実現するための引き剥がし再配線手法に組み込むことで,SAQP に対応した配線を効率よく生成できることを確認した.
- (3) 高密度なマスク設計では,設計ルールに従うマスクを用いたとしても必ずしもウェストに適切なパターンが生成されず,大ミ時間を必要とするリソグラフィシミュレーションによりマスクの修正が終見されるとマスクの修正が修理に抑えるために基本的がで表別でありまった。また,類似マスクのシミュレーション結果やマスクパター

ンの特徴などを利用して光強度分布を効率よく見積もる手法を開発した.マスク設計時間の短縮を実現することで,次世代リソグラフィにおいても効果を発揮することが期待される.

(4) EUV や自己組織化技術など他の次世代リソグラフィ技術の調査を行い,セルベース設計導入の効果について検討するとともに,3次元構造を次世代リソグラフィ技術で実現するために,それら技術を適材適所で効果的に使うための設計技術開発が急務であることを確認した.

5. 主な発表論文等

[雑誌論文](計30件)

Yukihide Kohira, Chikaaki Kodama, Tomomi Matsui, Atsushi Takahashi, Shigeki Nojima, and Satoshi Tanaka. Yield-aware mask assignment by positive semidefinite relaxation in triple patterning using cut process. Journal of Micro/Nanolithography, MEMS, and MOEMS (JM3), 查読有, 15 巻, 2016. 1-7

DOI:10.1117/1.JMM.15.2.021207 http://t2r2.star.titech.ac.jp/rrws/ file/CTT100703816/ATD100000413/

Ahmed Awad, Atsushi Takahashi, and Chikaaki Kodama. A Fast Manufacturability Aware Optical Proximity Correction (OPC) Algorithm with Adaptive Wafer Image Estimation. Proc. Design, Automation and Test in Europe (DATE2016), 查読有, 2016 巻, 2016, 49-54

http://ieeexplore.ieee.org/xpls/abs all.jsp?arnumber=7459279

Takeshi Ihara, Toshiyuki Hongo, Atsushi Takahashi, and Chikaaki Kodama. Grid-based Self-Aligned Quadruple Patterning Aware Two Dimensional Routing Pattern. Proc. Design, Automation and Test in Europe (DATE2016), 查読有, 2016 巻, 2016, 241-244

http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=7459312

Chikaaki Kodama, Hirotaka Ichikawa, Koichi Nakayama, Fumiharu Nakajima, Shigeki Nojima, Toshiya Kotani, Takeshi Ihara, and <u>Atsushi Takahashi</u>. Self-Aligned Double and Quadruple Patterning Aware Grid Routing Method. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD), 查読有,34 巻, 2015,

753-765

DOI:10.1109/TCAD.2015.2404878

Takeshi Ihara, <u>Atsushi Takahashi</u>, and Chikaaki Kodama. Effective Two-Dimensional Pattern Generation for Self-Aligned Double Patterning. Proc. International Symposium on Circuits and Systems (ISCAS2015), 查読有, 2015 巻,2015, 2141-2144 DOI:10.1109/ISCAS.2015.7169103

Yukihide Kohira, Chikaaki Kodama,

Tomomi Matsui, Atsushi Takahashi, Shigeki Nojima, and Satoshi Tanaka. Yield-aware mask assignment using positive semidefinite relaxation in LELECUT triple patterning. Proc. SPIE Design-Process-Technology Co-optimization for Manufacturability IX, 查読有, 9427 巻, 2015, 1-9 DOI:10.1117/12.2085285 http://t2r2.star.titech.ac.jp/rrws/file/CTT100684777/ATD100000413/

Yukihide Kohira, Tomomi Matsui, Yoko Yokovama, Chikaaki Kodama, Atsushi Takahashi, Shigeki Nojima, Satoshi Tanaka. Fast Mask Assignment usina Positive Semidefinite LELECUT Relaxation in Triple Patterning Lithography. Proc. Asia and South Pacific Design Automation Conference 2015 (ASP-DAC2015), 查読 有. 2015 巻. 2015. 665-670 DOI:10.1109/ASPDAC.2015.7059084

Tomom i Yukihide Matsui. Kohira. Chikaaki Kodama. Atsushi and Takahashi. Positive Semidefinite Relaxation and Approximation Triple Patterning Algorithm for Lithography. Algorithms and Lecture computation, Notes in Computer Science, 查読有, 8889 巻, 2014. 365-375

DOI:10.1007%2F978-3-319-13075-0_29

Ahmed Awad, Atsushi Takahashi, Satoshi Tanaka, and Chikaaki Kodama. A Fast Process Variation and Pattern Fidelity Aware Mask Optimization Algorithm. Proc. IEEE/ACM 2014 International Conference on Computer-Aided Design (ICCAD2014), 查読有, 2014 巻, 2014, 238-245 DOI:10.1109/ICCAD.2014.7001358

Yukihide Kohira, Yoko Yokoyama,

Chikaaki Kodama, Atsushi Takahashi, Shigeki Nojima, and Satoshi Tanaka. Yield-aware decomposition for LELE double patterning. Proc. SPIE Design-Process-Technology Co-optimization for Manufacturability VIII, 查読有, 9053 巻, 2014, 1-10 DOI:10.1117/12.2046263 http://t2r2.star.titech.ac.jp/rrws/file/CTT100668909/ATD100000413/

Yoko Yokoyama, Keishi Sakanushi, Yukihide Kohira, Atsushi Takahashi, Chikaaki Kodama, Satoshi Tanaka, and Shigeki Nojima. Localization concept of re-decomposition area to fix hotspots for LELE process. Proc. SPIE Design-Process-Technology Co-optimization for Manufacturability VIII, 查読有, 9053 巻, 2014, 1-8 DOI:10.1117/12.2046180 http://t2r2.star.titech.ac.jp/rrws/file/CTT100668908/ATD100000413/

[学会発表](計36件)

Ahmed Awad, Atsushi Takahashi, and Chikaaki Kodama. A Fast Manufacturability Aware Optical Proximity Correction (OPC) Algorithm with Adaptive Wafer Image Estimation. Design, Automation and Test in Europe (DATE2016), 2016年3月15日,ドレスデン(ドイツ)

Takeshi Toshiyuki Ihara. Hongo, Atsushi Takahashi, and Chikaaki Kodama. Grid-based Self-Alianed Quadruple Patterning Aware Dimensional Routing Pattern. Design, Automation and Test in Europe (DATE2016), 2016年3月15日, ドレス デン(ドイツ)

Ahmed Awad, Atsushi Takahashi, and Chikaaki Kodama. A Fast Lithographic Mask Manufacturing Cost Aware Optical Proximity Correction (OPC) Algorithm With Process Variability Consideration. IEEE/ACM the Workshop on Variability Modeling and Characterization (VMC2015), 2015 年11月5日,オースチン(米国)

Takeshi Ihara, <u>Atsushi Takahashi</u>, and Chikaaki Kodama. Effective Routing Pattern Generation for Self-Aligned Quadruple Patterning. Design Automation Conference 2015 (DAC2015),

2015年6月10日, サンフランシスコ(米国)

Takeshi Ihara, <u>Atsushi Takahashi</u>, and Chikaaki Kodama. Effective two-dimensional pattern generation for self-aligned double patterning. IEEE International Symposium on Circuits and Systems (ISCAS2015), 2015 年 5 月 27 日, リスボン(ポルトガル)

Yukihide Kohira, Yoko Yokoyama, Chikaaki Kodama, Atsushi Takahashi, Shigeki Nojima, and Satoshi Tanaka. Yield-aware decomposition for LELE double patterning. SPIE Design-Process-Technology Co-optimization for Manufacturability VIII, 2014 年 2 月 27 日, サンノゼ(米国)

Yoko Yokoyama, Keishi Sakanushi, Yukihide Kohira, Atsushi Takahashi, Chikaaki Kodama, Satoshi Tanaka, and Shigeki Nojima. Localization concept of re-decomposition area to fix hotspots for LELE process. SPIE Design-Process-Technology Co-optimization for Manufacturability VIII, 2014年2月27日,サンノゼ(米国)

Yukihide Kohira, Yoko Takekawa, Chikaaki Kodama, Atsushi Takahashi, Shigeki Nojima, and Satoshi Tanaka. Minimum Cost Stitch Selection in LELE Double Patterning. Design for Manufacturability and Yield 2013 (DFM&Y2013), 2013年6月3日,オースチン(米国)

Yoko Takekawa, Chikaaki Kodama, Atsushi Takahashi, Yukihide Kohira, Satoshi Tanaka, Keishi Sakanushi, Jiro Higuchi, and Shigeki Nojima. A Study of Robust Stitch Design for Litho-etch-litho-etch Double Patterning. Design for Manufacturability and Yield 2013 (DFM&Y2013), 2013 年 6 月 3 日, オースチン (米国)

6.研究組織

(1)研究代表者

高橋 篤司 (TAKAHASHI ATSUSHI) 東京工業大学・大学院理工学研究科・教授 研究者番号:30236260

(2)研究分担者

小平 行秀 (KOHIRA YUKIHIDE) 会津大学・コンピュータ理工学部・上級准 教授

研究者番号: 00549298