

科学研究費助成事業 研究成果報告書

平成 28 年 5 月 25 日現在

機関番号：12501

研究種目：基盤研究(C) (一般)

研究期間：2013～2015

課題番号：25420244

研究課題名(和文) 主回路をユニット化した超多レベルフライングキャパシタマルチレベルインバータの開発

研究課題名(英文) Development of Flying Capacitor Multilevel Inverters with Higher Number of Output Levels Introducing Modularized Construction

研究代表者

佐藤 之彦 (Sato, Yukihiro)

千葉大学・工学(系)研究科(研究院)・教授

研究者番号：50205978

交付決定額(研究期間全体)：(直接経費) 4,000,000円

研究成果の概要(和文)：多様な用途の交流電源として広く用いられている電力変換器であるインバータの出力波形改善策として、出力電圧レベルの数を飛躍的に多くするための主回路のユニット化に基づく実装方式を開発した。小型化の点で優位性のあるフライングキャパシタ方式を対象とし、5レベルのユニットを組み合わせることで、最大で三相25レベルのインバータを実現し、波形改善効果の検証、効率や温度上昇の検証、パワー半導体デバイスとフライングキャパシタの耐圧設計の指針の検討、負荷を含めた効率改善や応答改善の検討を行った。これらの結果より、インバータの出力波形を飛躍的に改善するとともに出力電力あたりの小型化が達成できる方式を確立できた。

研究成果の概要(英文)：Inverters are widely used as AC power supply in various kinds of applications. As a method to realize improvement of the inverters, a novel method of implementation based on modularized structure which enables a higher number of output levels. From the view point of higher power density, flying capacitor multilevel inverters are focused on. Combining 18 main circuit modules of a 5 level inverter, multilevel inverters with various numbers of levels up to a three phase 25 level inverter have been realized. Effectiveness on output waveform improvement, efficiency, temperature rise, rated voltage selection of power devices and flying capacitors, total efficiency and performance including loads are investigated comprehensively. From these results, a method to realize extreme improvement of output waveforms and higher power density has been developed.

研究分野：パワーエレクトロニクス

キーワード：半導体電力変換器 マルチレベル 高パワー密度 出力波形改善 集積化

1. 研究開始当初の背景

近年、二酸化炭素排出量削減やエネルギー資源の有効利用の観点から、電気エネルギーの有効利用や再生可能エネルギーによる発電のさらなる普及に対する要求が高まってきた。こうした状況に加えて、東日本大震災に続いて発生した原子力発電所の事故に端を発して、2007年に策定された「エネルギー基本計画」の見直しが進められている。こうした動きの中で、省エネルギー化の一層の推進、再生可能エネルギーの大量導入を早期に実現することが強く求められている。これらを実現していく上で、直流電源から任意の電圧、周波数、位相の交流電力を発生することのできるインバータの果たすべき役割は、これまでも増して拡大していくと考えられる。すなわち、モータを応用したシステムの高効率化、太陽光や風力などの再生可能エネルギー発電システムから得られる電力の系統連系、自然エネルギーの時間的変動を補償するためのエネルギー蓄積要素の交流電力ネットワークへのインターフェイスなどに、これまで以上に普及の促進を図る必要がある。そのためには、これまでインバータの導入対象を狭めてきた電磁ノイズ、高調波、設置スペース、コストなどの問題を、さらに高いレベルで解決していく必要がある。

本研究は、これらの課題の解決策として、高調波や電磁ノイズの発生を原理的に低減できるマルチレベル方式のインバータについて、出力レベル数を飛躍的に増やすことによる出力フィルタの削減、素子への印加電圧が低いことによる発生損失の低減と効率の改善、放熱責務の軽減による装置の小型化を実現する。これにより、小容量の用途にも適用可能なマルチレベルインバータを実現し、インバータの利用範囲の一層の拡大に寄与するものである。

インバータの出力高調波の影響を軽減するには、スイッチング周波数を高めることが有効である。昨今のパワー半導体素子の高速化の動きにも牽引されて、インバータを高スイッチング周波数化する検討が進められている。申請者もプロジェクトへの参画や、科学研究費補助金の研究などを通して、高スイッチング周波数のパルス幅変調(PWM)制御技術について研究を行ってきた。図1は、出力側に高調波フィルタと電磁障害(EMI)防止用フィルタを接続したインバータの構成図を示したものである。従来形の2レベルインバータの出力電圧波形は、図1の下側の四角内に示した2値的なパルス列であり、多量の高調波成分を含み、スイッチングによる電圧変化幅が大きいことから、電磁ノイズの発生も大きい問題があった。これに対して、同図の上側の四角内に示したマルチレベル方式のインバータの出力電圧波形は階段状の波形であり、スイッチングによる高調波が少なく、電圧変化幅が小さいため電磁ノイズの発生も少ない。これまで、マルチレベル変換器

は、素子の所要耐圧を低くできるメリットから、大容量の分野を中心に種々の方式が検討され、実用化されてきた。本研究では、マルチレベル化をクリーンなインバータを実現する技術と位置付け、小容量の用途においても実用可能なマルチレベル方式を確立することを目的とする。そのためには、素子数が多くなることによるデメリットを軽減できる新たな主回路の実装方法を開発する必要がある。

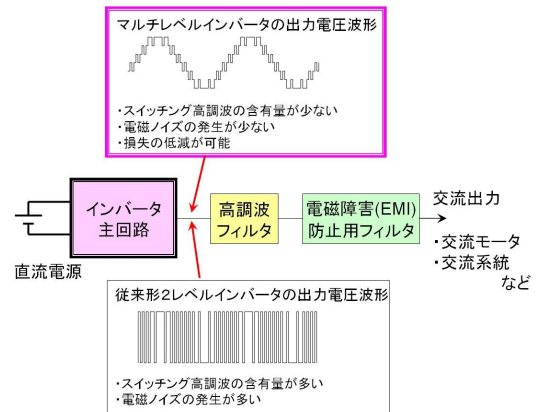


図1 マルチレベル方式のメリット

図2に、代表的なマルチレベルインバータの1相分の主回路構成を5レベルの場合を例に示す。申請者は、2006年よりマルチレベル変換器に関する一連の研究を開始しており、その主な研究成果として、22件の論文発表および2件の特許出願の実績がある。申請者は、当初、3レベルインバータとして実用化が先行しているダイオードクランプ方式(図2の左)を対象に、超多レベル化を検討してきた。しかし、分圧コンデンサの電圧維持のための電圧均一化回路が不可欠であり、その所要処理電力が過大となる問題が明らかとなった。このため、動作原理上、主電流がコンデンサを通過するため、その小型化

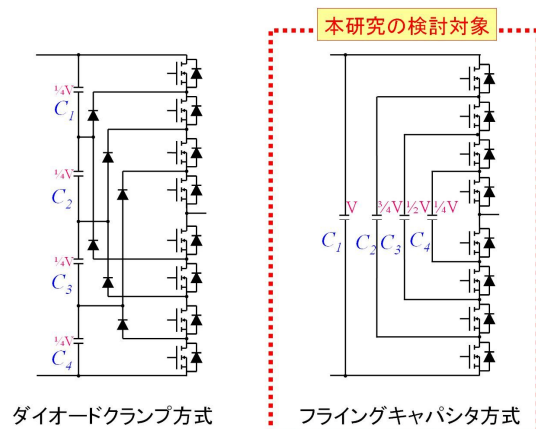


図2 代表的なマルチレベル方式(1相分)

が困難との予想から、当初の検討対象から外していたフライングキャパシタ方式（図2の右）を検討対象に加える方針転換を行った。申請者が平成21年度に予備検討を行った結果、基本的に有用な方式であることが確認できたため、さらに詳細に検討する必要があると判断した。このため、平成22年度から平成24年度までの期間において、申請者を研究代表者として、科学研究費補助金（基盤研究（C）（一般）, 課題番号 22560264, 「集積化を指向した低ノイズ高パワー密度フライングキャパシタコンバータ」）を受け、以下の点を明らかにした。

- ・適切な変調方式を適用することによりフライングキャパシタの所要体積が実用的な範囲に収まること

- ・フライングキャパシタの電圧の自己バランス作用が存在し、実用上最も懸念される電圧バランスの問題を実用的に解決し得ること

- ・出力550W規模の7レベルインバータを試作した結果、同容量の現行の2レベルインバータを上回る97.8%の効率と2.35W/ccのパワー密度を実現でき、高パワー密度化に対しても有用であること

これらの成果から、フライングキャパシタ方式は、十分な実用性を持つ方式であるとの結論に至った。

2. 研究の目的

本研究は、この研究成果を踏まえた次のステップとして、一般的な交流電源として用いることのできる高品位の出力電圧波形を、出力フィルタを用いることなく実現することを目的とする。そのためには、全高調波ひずみ率を5%以下に低減する必要があり、これまでの検討によればレベル数を25レベルに超多レベル化する必要がある。この具体的な実現方法として、レベル数の増加に伴い使用素子数が増加することの対策として、主回路を複数のユニットに分割する方式を開発するとともに、各ユニットにアルミベースの多層基板の技術を応用することにより、ゲートドライブ回路などの周辺回路を含めた小型化を実現する。

本研究は、25レベルのフライングキャパシタマルチレベルインバータを実現し、出力フィルタを用いることなく5%以下の全高調波ひずみ率を実現することを最終目標とする。この25レベルに及ぶ超多レベル化には、申請者がこれまでに実績を持っている7レベル程度の回路の実装技術の延長線上では達成困難な課題があるため、これらを解決すべく、最終的に以下の事項を研究期間内に達成することを目的とした。

- ・主回路とゲートドライブ回路などの周辺回路をユニット化し、それを複数個組み合わせることにより多様な出力レベル数のインバータを構成でき、放熱にも配慮した拡張性の高い実装方法を実現する。

- ・超多レベル化に伴って顕在化するパワー半

導体デバイスのオン電圧や寄生要素の影響を明らかにし、出力レベル数に見合った全高調波ひずみ率の低減を実現するための実装面での指針を得る。

- ・以上の結果を集約して、出力1~2kW程度の容量の25レベルのフライングキャパシタマルチレベルインバータを試作し、所期の全高調波ひずみ率の低減、高効率化および高パワー密度化が達成できることを実証する。

3. 研究の方法

本研究では、出力レベル数が25レベルの超多レベルフライングキャパシタインバータの実現を目的として、ユニット化による実装方式の開発を行うものである。具体的には、第1次試作から第3次試作の3回にわたる試作を通して、寄生インダクタンスや寄生キャパシタンスの最小化などの回路実現上の諸課題の解決、所期の出力波形改善や損失の低減が可能であるかの確認、主回路のパワー半導体デバイスの放熱などの熱マネジメントの面での妥当性の確認などを着実に積み上げることとした。第1次試作では、現有のプリント基板加工機を用いて、5レベルインバータの主回路に相当する基本ユニットを開発することとした。第2次試作では、この基本ユニットを放熱に優れたアルミニウム材を用いた基板として外注して製作し、複数のユニットを組み合わせる回路を構成することに起因する問題点を洗い出し、基本ユニットの設計に修正を加えることとした。第3次試作では、第2次試作で改良した基本ユニット18個により25レベルの三相インバータを構築し、出力波形の品質、効率、パワー密度などが所期の目標を満足することを実証することとした。

4. 研究成果

上記の研究計画に従って研究を実施し、複数個の主回路ユニットを組み合わせるフライングキャパシタマルチレベルインバータの実装方式の開発に関して、各年度において、以下のような成果が得られた。

【平成25年度】

- ・第一次試作として、5レベルのフライングキャパシタマルチレベルインバータによるユニットを、研究室で保有している基板加工機を用いてガラスエポキシ基板を使用して作成した。このユニットを6個試作し、組み合わせを変更することで、9レベル三相、13レベル単相フルブリッジ、17レベル単相ハーフブリッジとして動作試験を実施し、正常な動作が行えることを確認した。その結果、13レベル単相フルブリッジでの試験において、出力800W程度の小容量でありながら、効率99.0%を実現した。さらに、ヒートシンクを用いない自冷による動作が可能であることを実証し、基板上の温度分布を赤外線カメラで確認することにより正常な温度範囲での動作が実現できていることを確認した。以上

より、本研究で開発した主回路をユニット化する実装方法がインバータの高パワー密度化の実現に寄与し得ることを示した。

・マルチレベルインバータユニットの実装上の課題として、MOSFET とキャパシタの使用耐圧と組み合わせるユニット数との関係の理論的検討、ユニットを組み合わせる際にコネクタを使用することにより増加する寄生インダクタンスに対する対策法を検討し、実験によりその有効性を確認した。

・マルチレベルインバータの波形改善効果の評価しようとして、高調波の理論解析法を検討した。この結果を踏まえ、マルチレベル化について理論的および実験的に検討を行った。さらに、インバータのマルチレベル化によるシステムの制御性能の改善効果についても基礎的な検討を行った。

【平成26年度】

・平成25年度の研究成果をもとに、5レベルのフライングキャパシタマルチレベルインバータによるユニットを、アルミベースの基板で製作し、主回路の放熱の点も考慮してユニット化したマルチレベルインバータの基本ユニットを実現した。このユニット(図3)を最大18個組み合わせることにより三相25レベルのフライングキャパシタマルチレベルインバータ(図4)を実現し、その正常な基本動作(図5)を確認した。

・上記のインバータユニットを5レベルインバータとして動作させた実験では、出力約200W時の効率として約98%を実現した。また、この時の主回路MOSFETやフライングキャパシタの温度上昇は40以下であることが確認され、これを5個組み合わせて出力1kWのインバータとして動作させる最終目標を達成できる見通しが得られた。

・フライングキャパシタマルチレベルインバータをユニット化する際の課題の一つであるフライングキャパシタの体積を決定づける使用静電容量に関する検討を詳細に行った。具体的には、フライングキャパシタとして使用に適する誘電体材料の異なるキャパシタの温度上昇の比較、代表的なおよびである系統連系インバータとして応用した際に想定される最も過酷な条件である電源擾乱発生時のフライングキャパシタ電圧の挙動について理論的、実験的検討を行い、静電容量の選定指針を明らかにした。

【平成27年度】

・平成26年度に開発した第二次試作の成果をもとに設計したアルミベースの主回路基板を用いた第三次試作回路を製作し、これを組み合わせて最終的に25レベルの三相インバータを実現した。これを1相あたり6枚まで組み合わせることにより、5, 9, 13, 17, 21, 25レベルの三相インバータを構成し、総合的な比較を行った。その結果をもとに、超多レベル化による出力波形の品質改善、効率改善、高パワー密度化に対する効果を定量的に明らかにし、最適な出力レベル数を決定す

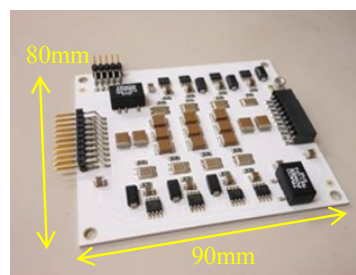


図3 試作したマルチレベルインバータユニットの外観(単相5レベル構成)

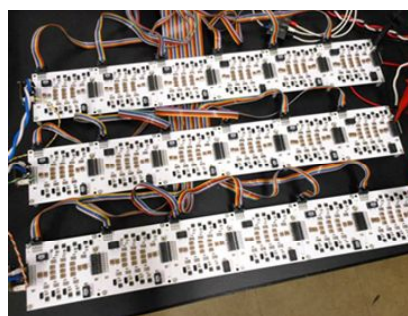


図4 三相25レベル接続時の外観

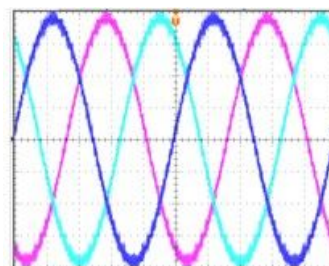


図5 三相25レベル時の出力線間電圧波形(直流入力電圧450V)

る際の指針を明らかにした。

5. 主な発表論文等

〔雑誌論文〕(計5件)

Yukihiko Sato, Miki Iimura, Hidemine Obara: "A Study on Minimum Required Capacitance in Flying Capacitor Multilevel Converters for Grid-Connected Applications, IEEE Energy Conversion Conference," 査読有, pp. 3502-3507, (2015)
DOI: 10.1109/ECCE.2015.7310155

Hidemine Obara, Yukihiko Sato: "Selection Criteria of Capacitors for Flying Capacitor Converters," IEEJ Journal of Industry Applications, 査読有, vol.4, (2015), pp.105-106, DOI: <http://doi.org/10.1541/ieejia.4.105>

Hidemine Obara, Yukihiko Sato: "Improved Thermal Management of Multi-Level Converter Building Module to Realize Higher Power Density," IEEE Energy Conversion Conference,

査読有, pp.2147-2152, (2014),
DOI: 10.1109/ECCE.2014.6953687

小原秀嶺, 小栗寛司, 佐藤之彦, マルチレベルインバータにおける PWM 出力波形の高調波理論解析, 電気学会論文誌 D, 査読有, vol.134, pp.59.67, (2014)
DOI: 10.1541/ieejias.134.59

Hidemine Obara, Yukihiko Sato: "A Concept of Multi-Level Converter Building Modules to Realize Higher Number of Output Levels, IEEE Energy Conversion Conference, 査読有, pp. 3042 - 3048, (2013)
DOI: 10.1109/ECCE.2013.6647098

〔学会発表〕(計 6 件)

小原秀嶺, 佐藤之彦: マルチレベルコンバータモジュールの素子耐圧設計と効率に関する検討, 平成 27 年電気学会全国大会, 4-115, 平成 27 年 3 月 26 日, 東京都市大学(東京都世田谷区)

飯村美起, 百々裕輝, 小原秀嶺, 佐藤之彦: 系統連系応用に向けたフライングキャパシタマルチレベル変換器におけるキャパシタの所要静電容量に関する検討, 電気学会半導体電力変換モータドライブ合同研究会, SPC-15-031/MD-15-031, 平成 27 年 1 月 24 日, 大阪工業大学(大阪府大阪市)

小原秀嶺, 佐藤之彦: フライングキャパシタマルチレベルインバータモジュールの実装に関する検討, 平成 26 年電気学会全国大会, 4-051, 平成 26 年 3 月 18 日, 愛媛大学城北キャンパス(愛媛県松山市)

小原秀嶺, 名取賢二, 佐藤之彦: マルチレベルインバータによるモーションコントロールシステムの性能向上に関する一考察, 電気学会メカトロニクス研究会, MEC-13-175, 平成 25 年 11 月 22 日, アオーレ長岡(新潟県長岡市)

小原秀嶺, 佐藤之彦: マルチレベルインバータによる高調波鉄損低減効果に関する実験的検討, 平成 25 年電気学会産業応用部門大会, 1-82, 平成 25 年 8 月 30 日, 山口大学吉田キャンパス(山口県山口市)

小栗寛司, 小原秀嶺, 佐藤之彦: マルチレベル化によるインバータ駆動誘導電動機の損失低減に関する一検討, 平成 25 年電気学会産業応用部門大会, 1-69, 平成 25 年 8 月 29 日, 山口大学吉田キャンパス(山口県山口市)

〔図書〕(計 0 件)

〔産業財産権〕

出願状況(計 0 件)

取得状況(計 0 件)

〔その他〕
ホームページ等
<http://ps.te.chiba-u.jp>

6. 研究組織

(1) 研究代表者

佐藤 之彦(SATO, Yukihiko)
千葉大学・大学院工学研究科・教授
研究者番号 50205978