

## 科学研究費助成事業 研究成果報告書

平成 28 年 6 月 7 日現在

機関番号：12612

研究種目：基盤研究(C) (一般)

研究期間：2013～2015

課題番号：25420283

研究課題名(和文) 金属の光酸化による酸化物半導体pn接合の作製：プリンテッドエレクトロニクスの基盤

研究課題名(英文) Fabrication of oxide-semiconductor pn diodes by UV oxidation of metallic thin films: Aiming for printed electronics

研究代表者

野崎 眞次 (Nozaki, Shinji)

電気通信大学・情報理工学(系)研究科・教授

研究者番号：20237837

交付決定額(研究期間全体)：(直接経費) 3,900,000円

研究成果の概要(和文)：本研究では、光酸化法を活用して、金属酸化物の半導体のプレーナー型pn接合を金属の酸化により形成する。金属酸化物半導体は両伝導型を得ることが一般に困難なので、p形伝導を示す酸化ニッケル、N形伝導を示す酸化亜鉛を用いた。金属亜鉛を400 nmで紫外線酸化して得られた酸化亜鉛は、ホール測定で $1 \times 10^{16} \text{ cm}^{-3}$ オーダーの電子濃度、移動度 $2 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ を示した。一方、酸化ニッケルは、高抵抗を示し、ホール測定ではp、nの判別はできなかった。しかし、Zn上に堆積したNiからなる積層構造を400 nmで紫外線酸化したところ、リーク電流は大きいもののpnダイオードの特性が得られた。

研究成果の概要(英文)：The objective of this project is to fabricate a planer pn diode by UV oxidation of metallic thin films. Because most oxide semiconductors exhibit either n or p-type conductivity, an attempt was made to make a pn diode consisting of n-ZnO and p-NiO. The electron concentration and mobility of ZnO were obtained by the Hall measurement,  $1 \times 10^{16} \text{ cm}^{-3}$  and  $2 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ , respectively. In contrast to ZnO, the NiO film exhibits a high resistivity and the Hall measurement cannot determine its conductivity. Nevertheless, A diode-like I-V characteristic was obtained in the device made by UV oxidation of a thin metallic Ni/Zn double layer.

研究分野：半導体材料・デバイス

キーワード：紫外光 光酸化 酸化物半導体 ニッケル 亜鉛 FET フレキシブルエレクトロニクス プリンテッドエレクトロニクス

### 1. 研究開始当初の背景

平成 23 年 7 月に東工大の細野教授らが発明した高性能の薄膜トランジスタ(TFT)に関する特許について、サムソン電子株式会社との間でライセンス契約を締結したニュースは、画期的なものであった。ディスプレイ用の TFT には、これまでアモルファスシリコンが使われていたが、細野教授が開発した IGZO は高い電子移動度を有するためディスプレイの高解像度が可能となる。電子ペーパー、折り曲げディスプレイなど金属酸化物半導体を使ったフレキシブルエレクトロニクスは、次世代エレクトロニクス技術として今後ますます重要になる。

金属酸化物半導体は、一般に不純物添加による P、N 形の両伝導形の制御が困難なので、P 形、N 形を示す二種類の異なる金属酸化物半導体を組み合わせた PN ヘテロ接合を適材適所に形成することにより金属酸化物半導体フレキシブルエレクトロニクスはさらに多様化する。例えば、これまでのノーマリオン TFT とは異なり、高信頼性、高集積度、省エネを可能とするノーマリオフの MOSFET の集積回路のフレキシブル基板上での作製がフレキシブルエレクトロニクスのさらなる発展には不可欠である。そのためには、ソース・基板、ドレイン・基板接合にはプレーナー型 PN 接合を形成しなければならない。

### 2. 研究の目的

本研究では、これまでに科研費により開発した光酸化法を活用して、金属酸化物半導体のプレーナー型 PN 接合を金属の酸化により形成する。金属酸化物半導体は、両伝導形を得ることが一般には困難なので、電子デバイスの基礎となる PN 接合の形成には、P 形伝導を示す半導体、N 形を示す半導体の二種類を組み合わせる必要がある。ワイドバンドギャップ酸化物半導体として知られるニッケル、亜鉛の酸化物は、それぞれ P 形、N 形伝導を有し、これまでにニッケルの酸化物 NiO と亜鉛 ZnO の酸化物からなる PN 接合ダイオードが作製されている。しかし、多くの場合スパッタ法による膜の作製が行われるため、プラズマ損傷により良好な電気特性が得られず、また、積層型ではない P と N が隣同士のプレーナー型 PN 接合の形成が難しい。本研究では、これらの問題を解決するために金属の光酸化による金属酸化物半導体の PN 作製技術を確立し、将来は金属インクによる印刷、低温酸化の活用によりフレキシブル基板上に集積回路を作製する金属酸化物半導体プリンテッドフレキシブルエレクトロニクスへの発展に結びつける。

### 3. 研究の方法

本研究は、目的で述べたように、(1)Ni、Zn の膜厚、酸化条件を最適化し、積層型 NiO/ZnO ダイオードの整流性を高める。

(2)Ni と Zn が隣接するように真空蒸着し、それを紫外光照射下で同時酸化し、ダイオードを作製、評価する。(3)NiO および ZnO のキャリア濃度制御のため、In、Li 等の拡散によるドーピングを試みる。(4)プリンテッドエレクトロニクスへ発展させるため、プリンテッドエレクトロニクスの研究動向調査として、つくばの産総研訪問及び都内および近郊で開催される産学官連携イベント、プリンテッドエレクトロニクス展示への参加を積極的にを行い、情報を収集するとともに我々の成果も公表する。

### 4. 研究成果

金属亜鉛を 400°C で紫外線酸化して得られた酸化亜鉛は、ホール測定で  $10^{16} \text{ cm}^{-3}$  オーダーの電子濃度、移動度  $2 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$  を示した。一方、酸化ニッケルは高抵抗を示すが、ホール測定はできなかった。そこで、あらたな欠陥を形成し抵抗値を下げるため、日本原子力研究機構で 1MeV の電子線を照射したが、変化がなかった。また、In の酸化物が N 形伝導を示すことより、混晶を形成し、キャリア濃度を制御しようと In を拡散したところ表面に In が拡散されていることを XPS により確認されたが、膜全体の電気特性には影響は見られなかった。また、ホール測定により N 形を示した酸化ニッケルの電気特性を確認するために MOS キャパシターを作製し、そのリーク電流を測定したところ、膜自身は P 形であることがわかった。N 形伝導を示した理由として、裏面に残った未酸化のニッケルによる影響であることがわかった。しかし、N 形 Si 上のニッケルを酸化して得られた NiO/Si が良好な整流特性を示すことから、NiO は P 形であり、ZnO と組み合わせると PN 接合ダイオードが得られると期待される。

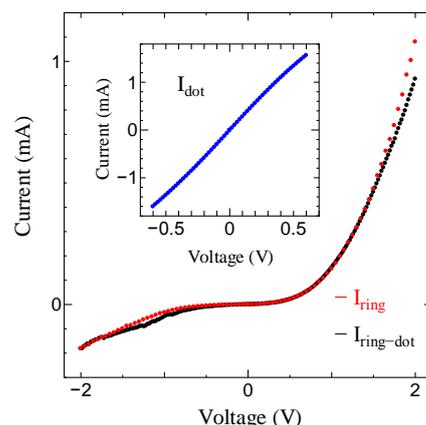


図 1 NiO/ZnO ダイオードの I-V 特性

そこで、NiO と ZnO の積層構造を Zn 上に堆積した Ni からなる積層構造を 400°C で同時酸化した NiO/ZnO ダイオードの I-V 特性を図 1 に示す。図には、NiO 上の電極間の I-V 特性も示されるが、良好なオーミックが得ら

れている。また、ガードリングにバイアスを加えた場合とガードリングをオープンにした場合と違いがあまり見られないことより、NiOの表面電流は少ないと思われる。

本研究の目的は、FET作製に必要な隣接したPN接合ダイオードを作製することであるが、P形NiOのキャリア濃度の制御がまだ確立しておらず、その対策が必要となった。LiがNiOのp形ドーパントとして古くから知られているが、Liは活性で、真空蒸着で堆積することが困難で、実験結果はこれまでにあまりない。そこで、真空蒸着源としてのLi化合物を用いて、堆積、拡散を行った。図2には、n形シリコン上に真空蒸着で堆積したNi薄膜を紫外線酸化して得られたダイオードにLiを拡散したものとしなないもののI-V特性である。図から明らかなようにLiを拡散させると逆方向のリーク電流が大幅に減少することがわかる。これは、LiがNi空孔を埋め、点欠陥を減らすことによると考えられる。

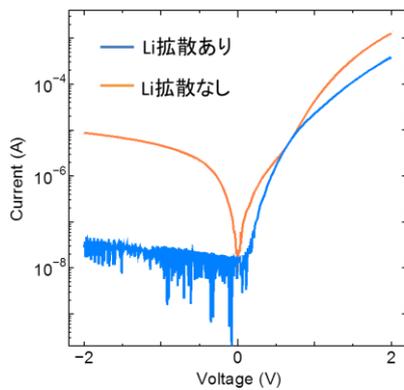


図2 Liを拡散あり、なしのNiO/SiダイオードのI-V特性

フレキシブルエレクトロニクスのプロセス技術で最も重要となるのは、半導体そのものを安価な方法で、低温で作製することはもちろん、高品質なゲート酸化膜を作製することである。MOSFET作製に適する高品質なゲート酸化膜は、界面準位密度が $1E10 \text{ cm}^{-2}\text{eV}^{-1}$ のオーダーが望ましいが、 $200^\circ\text{C}$ 以下のプロセス温度では、これまでそのような高品質なゲート酸化膜は、得られていない。もっとも簡単な酸化膜の作製方法として塗布ガラスSOGを用いる方法があるが、SOGでは、ゲート酸化膜に必要な品質は全く得られていないのが現状である。そこで、 $\text{SiO}_2$ 前駆体溶液として用いたSpin-On Glass(SOG)には、主成分にSi, N, H原子で構成されるペルヒドロポリシラザン(Perhydropolysilazane; PHPS)を選択し、UV光酸化処理によって、塗布されたSOG薄膜の高品質化を試みた。本研究ではSi基板上のPHPS膜に対して水蒸気中でUV光を照射することで、 $\text{H}_2\text{O}$ の分解及びSi表面の電子励起を用いた低温酸化を可能とし(ウェッ

トUV酸化)、 $200^\circ\text{C}$ の作製温度で界面準位密度 $8.4 \times 10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$ 、リーク電流密度 $1 \times 10^{-8} \text{ A/cm}^2$ 以下( $\sim 5 \text{ MV/cm}$ )の塗布型ゲート酸化膜を実現した。これは塗布成膜としてもっとも高品質な膜ではあるが、実用化のためにはさらなる高品質化(低欠陥化)が求められる。

通常、ゲート電極形成後のMOS構造に対して水素アニールを施すことで界面欠陥をH終端させる方法<sup>[1]</sup>が知られているが(Post-Metallization Annealing; PMA)、 $200^\circ\text{C}$ 以下の低温プロセスではその効果をほとんど得られない。そこで、本研究ではUV照射によるPMA(UV-PMA)処理を検討し、新規低温アニールの確立及び界面準位密度の低減を図った。この方法ではUV光をPMA処理中に照射することでSi/SiO<sub>2</sub>界面に励起電子を発生させ、H<sup>+</sup>イオンが界面に拡散することで低温でも欠陥が終端されるものと期待される。

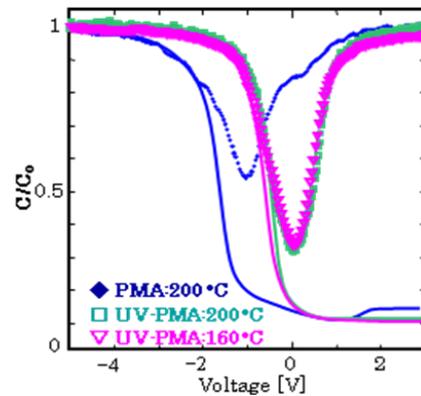


図3 UV-PMAのC-V特性への影響

図3より明らかなようにUV-PMAを25分間施すことで、PHPS塗布型酸化膜は基板温度 $200^\circ\text{C}$ において界面準位密度 $D_{it} = 2.7 \times 10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$ 、 $160^\circ\text{C}$ において界面準位密度 $D_{it} = 3.4 \times 10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$ と大幅に改善される。これらの界面準位密度は、SOGから作製した酸化膜では、最も低く、他の低温プロセスと比べても、同等またはそれ以下であった。PHPSから成る酸化膜は膜表面にOHを含む水分が吸着しやすいという問題があったが、Al触媒作用とUV光によって多量のH<sup>+</sup>供給源となるため、UV-PMAによる欠陥終端効果を補佐する要因となったと考えられる。また、UV酸化で一般にみられるゲート酸化膜の正電荷の捕獲による負方向のフラットバンド電圧シフトが大きく改善されていることがわかる。これは、紫外光を吸収し生成された電子がシリコン表面から酸化膜に注入され正電荷を中性化することによる。

以上、まとめると、本研究では、Zn上の積層したNi薄膜を比較的低温の $400^\circ\text{C}$ で紫外線酸化することにより酸化物半導体のp形NiOとn形ZnOからなるpnダイオードが得

られた。NiO は多くの点欠陥を含み、Ni 空孔がアクセプタとして働き、p 形を示すが、低移動度のため、高抵抗となり、キャリア濃度の制御が困難であった。本研究では、Li を蒸着、拡散することにより、点欠陥を抑制し、キャリア濃度が制御できることが示された。今後は、Li の拡散条件を最適化することにより、移動度を高め、MOSFET の基板となりえる NiO の作製が期待される。また、本研究でのもっとも素晴らしい成果は、SOG から高品質なゲート酸化膜の低温作製に成功したことである。紫外線酸化、紫外線照射による PMA 法により、200°Cにおいて界面準位密度  $D_{it} = 2.7 \times 10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$ 、160°Cにおいて界面準位密度  $D_{it} = 3.4 \times 10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$  を達成した。また、紫外線照射による PMA は UV 酸化で報告されているフラットバンド電圧シフト問題を解決した。これらの研究成果は、将来の印刷技術を活用し、金属を低温で酸化し半導体に転じ、デバイスを作製するプリンテッド・フレキシブルエレクトロニクスへと発展すると期待される。

#### 5. 主な発表論文等

〔雑誌論文〕(計 5 件)

- ① Dongyuan Zhang, Kazuo Uchida, and Shinji Nozaki, “Visible-blind ultraviolet photodiode fabricated by UV oxidation of metallic zinc on p-Si,” *J. Appl. Phys.* **118**, pp. 094502-1 – 094502-8, (2015).  
<http://dx.doi.org/10.1063/1.4929961>
- ② R. Usuda, K. Uchida, and S. Nozaki, “Low temperature formation of high-quality gate oxide by ultraviolet irradiation on spin-on-glass,” *Appl. Phys. Lett.* **107**, pp. 182903-1 – 182903-4 (2015).  
<http://dx.doi.org/10.1063/1.4935208>
- ③ Chaman Singh, Shinji Nozaki, and Shyama Rath, “Spectroscopic ellipsometry study of the free-carrier and band-edge absorption in ZnO thin films: Effect of non-stoichiometry,” *J. Appl. Phys.* **118**, pp. 195305-1 – 195305-9, (2015).  
<http://dx.doi.org/10.1063/1.4935629>
- ④ Yasuhiro Iijima, Ryo Usuda, Kazuo Uchida, and Shinji Nozaki, “High-quality gate oxide formed at 150 °C for flexible electronics,” *Japanese Journal of Applied Physics* **53**, 08LC05-1 – 5 (2014).  
<http://dx.doi.org/10.7567/JJAP.53.08LC05>
- ⑤ Dongyuan Zhang, Shinji Nozaki and Kazuo Uchida, “NiO/Si heterostructures formed by UV oxidation of nickel deposited on Si substrates,” *J. Vac. Sci. Technol. B*

**32(3)**, pp. 0131202-1 – 0131202-6, DOI: 10.1116/1.4868634 (2014).

〔学会発表〕(計 5 件)

- ① Dongyuan Zhang, Kazuo Uchida and Shinji Nozaki, “Visible-blind UV sensor made by UV oxidation of metallic zinc on p-Si,” 8th International Workshop on Zinc Oxide and Related Materials. B10, Sep. 7 – Sep. 11, 2014, Niagara Falls, Ontario, Canada.
- ② Yasuhiro Iijima, Kenya Adachi, Ryo Usuda, Kazuo Uchida, and Shinji Nozaki, “High-quality gate oxide formed at 150 °C for flexible electronics,” 2013 International Workshop on Dielectric Thin Films for Future Electron Devices: Science and Technology, Extended Abstracts pp. 39-40, Nov. 7 – Nov. 9, 2013, Tokyo.
- ③ 野崎眞次「フレキシブル基板上高品位 MOS 作製用の特異な材料とプロセス」、STARC ワークショップ 2013 ショートプレゼンテーション, No. 7、新横浜国際ホテル、2013 年 9 月 12 日。
- ④ 白田 亮、野崎眞次、内田和男「SOG 溶液を用いた塗布ゲート酸化膜の低温作製」、第 74 回応用物理学会学術講演会、17a-B5-2、p. 13-029、2013 年 9 月 17 日、同志社大学。
- ⑤ 張 東元、内田和男、野崎眞次「UV 酸化による p-NiO/n-Si ヘテロ接合ダイオードの作製」、第 74 回応用物理学会学術講演会、17p-B4-5、p. 21-046、2013 年 9 月 17 日、同志社大学。

〔図書〕(計 0 件)

〔産業財産権〕

○出願状況 (計 0 件)

○取得状況 (計 1 件)

名称：整流素子  
 発明者：野崎眞次、内田和男、黒川真吾、古川 実、白土 正  
 権利者：電気通信大学、日本電業工作 (株)  
 種類：特許  
 番号：5607676  
 取得年月日：2014.9.5  
 国内外の別：国内

〔その他〕

<http://www.w3-4f5f.ee.uec.ac.jp>

#### 6. 研究組織

(1) 研究代表者

野崎 眞次 (NOZAKI SHINJI)

電気通信大学・大学院情報理工学研究所・

教授  
研究者番号：20237837

(2)研究分担者  
なし

(3)連携研究者  
なし