

科学研究費助成事業 研究成果報告書

平成 28 年 5 月 26 日現在

機関番号：12601

研究種目：基盤研究(C) (一般)

研究期間：2013～2015

課題番号：25420320

研究課題名(和文) 金属/半導体界面におけるフェルミレベルピンニングとその緩和機構に関する研究

研究課題名(英文) Study of Fermi level pinning at metal/germanium interface and its alleviation mechanism

研究代表者

西村 知紀(Nishimura, Tmonori)

東京大学・工学(系)研究科(研究院)・技術専門職員

研究者番号：10396781

交付決定額(研究期間全体)：(直接経費) 3,500,000円

研究成果の概要(和文)：金属/Ge界面の強力なフェルミレベルピンニング(FLP)に対し、メカニズムの理解とショットキー障壁高さの制御指針の構築を目指した。理想的なGe表面の形成として水素雰囲気中熱処理による原子レベル平坦表面を有するステップ&テラス構造の形成を実現した。しかしながらこれらはGe電界効果トランジスタの特性を改善するが、FLPには影響を与えなかった。一方で金属Ge化合物/Ge界面ではFLPが緩和し、ショットキー障壁高さが大幅な界面構造依存性を有することを明らかにした。これはGeのFLPが金属の自由電子密度に応じて変化する本質的な半導体中への電子の浸み出しのメカニズムにより説明されることを示唆する。

研究成果の概要(英文)：To prepare ideal Ge surface, we demonstrated a formation of step and terrace structure with atomically flat surface by H₂ annealing. However, it does not effective to weaken the Fermi level pinning even though an atomically flat Ge channel improve its mobility at high electric field. On the other hand, we demonstrated an alleviation of Fermi level pinning at germanide/Ge interface, and we found out strong surface orientation dependence of Ge substrate on its Schottky barrier height. The Schottky barrier height at direct metal/Ge interface is controllable by appropriate metal and interface structure selections. It is possibly explained by intrinsic metal induced gap states with considering free electron densities in contact metal.

研究分野：Semiconductor devices

キーワード：MOSFET ゲルマニウム フェルミレベルピンニング

1. 研究開始当初の背景

金属/半導体界面に形成されるショットキー障壁高さは、半導体材料のバンドギャップの減少に伴い、金属の仕事関数依存性を消失する傾向があることが良く知られている。次世代半導体材料といわれるゲルマニウム (Ge) のバンドギャップはシリコン (Si) の約半分にあたる 0.66eV であり、金属/Ge 界面では、この傾向の通り極めて強いフェルミレベルピンニング (FLP) を Ge 価電子帯端近傍に生じることが知られている [1]。

Ge デバイスの高性能化、消費電力の低減化に向けた寄生抵抗の低減が不可欠である点からも、この FLP を引き起こす界面の電荷移動の起源の理解に基づいたショットキー障壁高さの制御指針の構築が望まれている。その FLP の起源は、半導体のバンドギャップ内への電子の浸み出しに由来した本質的な Metal induced gap states (MIGS) の他、外因的な界面近傍の結合の乱れによる Disorder induced gap states (DIGS) や界面における半導体原子のダングリングボンド、欠陥等が挙げられているが、明確な結論には至っておらず、その制御指針は未だ構築されていない。

一方我々は Ge の金属/絶縁体/Ge キャパシタにおいて、前述の強い FLP が生じない点に注目し、単純に絶縁膜を薄くする過程で FLP の挙動を調べたところ、1~2nm の極めて薄い絶縁膜を金属/Ge 界面に導入することによりこの FLP が大きく緩和し、n 型の Ge にオーミックコンタクトを形成することに初めて成功している [2]。FLP の起源については、Ge と接触する材料が金属から絶縁膜に置き換えられていることから、FLP の起源の特定は困難であるが、この変化に大きな理解ヒントがあるように見える。また一方で特殊な金属 (エピタキシャル構造を有するシリサイド (金属-Si 化合物) [3]) では界面のショットキー障壁高さ (SBH) が従来の FLP の傾向からやや逸れることが報告されている。

2. 研究の目的

本研究では前述の FLP の緩和機構にみられる現象を起点に金属/Ge 界面に生じる FLP の更なる理解を試みると共に、その界面の SBH の制御指針の構築を目的とした。

3. 研究の方法

研究は主に、電気的に良好な Ge 基板表面の形成と金属/Ge 界面における FLP の振る舞いの 2 つに分けられる。前者に関しては本研究開始時より継続的に進めてきた水素雰囲気下における熱処理を中心に進めた。後者に関しては、金属の特性に着目した FLP の振る舞いを調べた。(研究提案時当初は絶縁膜を用いない金属/Ge 界面の物理的な距離を変えた際の FLP の SBH 振る舞いを捕える事を計

画したものの、その過程においてより有効なアプローチを見出し、修正を行った。)

4. 研究成果

(1)大気圧水素雰囲気処理による低温での Ge 表面の原子レベルでの平坦化の実現

金属と界面を形成する Ge 表面に乱雑な構造が存在するとそれ自身が前述の外因的な FLP の起源となる可能性からも、金属との界面形成前に Ge 表面をより理想的な構造に近づけることを試みた。

既に Si において、水素雰囲気中の熱処理が有効であることを踏まえ、まずは同手法の Ge への有効性を調べた。基板面方位により平坦化に必要な温度は異なるが、(100)、(110)、(111)全ての面においてステップ&テラス構造の形成を達成した (図 1)。

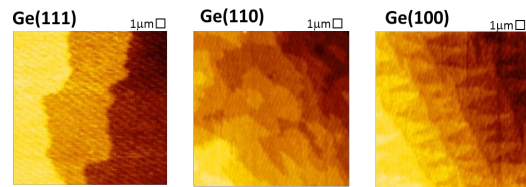


図 1 水素雰囲気中熱処理を行った Ge 基板表面の原子間力顕微鏡像。1 原子層に相当するステップと原子レベルで平坦なテラス構造が形成されている。

ここで Ge 基板表面におけるテラス上約 300nm の領域において表面ラフネスの RMS 値は 0.05nm となった。この値は装置の分解能程度の値であり、テラス上はほぼ原子レベルで平坦化されていることを示す。また、本研究で用いた off 角 0.01~0.1° の範囲においては、テラス幅と基板表面の off 角との関係は 1 対 1 で対応しており、このことは基板表面の off 角によりテラス幅の制御が可能であることを示している。

また、(110)、(111)面の平坦化は約 500°C 以上の温度で実現される一方で(100)面の平坦化には 750°C 以上の温度が必要となる。(100)面が低温で平坦化しない理由としては Ge(100)面の表面エネルギーの不安定性が挙げられる。Ge(100)面は他の面と異なり表面の reconstruction を生じない状態の表面エネルギーが極めて高いことが知られており、水素が Ge 表面の reconstruction を阻害している可能性が考えられ、今後更なる検討が必要である。一方で金属/Ge 界面の FLP は、Ge 表面の平坦化の有無に影響を全く受けないことが分かった。このことはやはり FLP が Ge 表面の局所的な構造に由来せず、金属-Ge バルク間の本質的な作用に由来する可能性を示唆しており、次の(2)に示す金属の個性に注目する着想に至った。

本研究の目的とは直接関連しないが、従来

Ge n-MOSFET の高電界移動度が大きな課題であった。Si MOSFET の知見に従えば、これらは主に界面ラフネス散乱に由来し、ラフネスの低減により高電界移動度の改善が期待される。本手法を用いてチャネル界面を大幅に平坦化することにより、高電界領域（反転層電荷密度で $1 \times 10^{13}/\text{cm}^2$ 程度）において、従来の Si における電子移動度 $\sim 200 \text{ cm}^2/\text{V}\cdot\text{s}$ を大幅に上回る $\sim 600 \text{ cm}^2/\text{V}\cdot\text{s}$ を達成している[4]。

(2) 金属、及び Ge 界面構造制御に基づいた金属/Ge 界面における FLP の緩和と Ge 伝導帯への SBH の低減

まず FLP の起源が最も制御が困難である本質的な MIGS であると仮定して、それでもなお金属/Ge 界面の SBH 制御性について MIGS の見直しを含めて検討を進めた。MIGS による FLP はその強さが半導体の光学バンドギャップ、そのピンニング準位が半導体の Branch point により決まると考えられており、FLP を決める全てのパラメータが半導体のみによって決まることになる。しかしながら金属中の電子が半導体のギャップ内に浸み出している模式図にもある図面からは、やはりその浸み出しに金属の個性があるように思われる。より簡単な例として金属/真空界面についてみると、金属から真空中への電子の浸み出しは金属の仕事関数の表面項に寄与し、金属中の自由電子密度の減少に伴いその浸み出しが減少することが良く知られている。そこでこのアナロジーを Ge に適用し、通常元素金属よりも自由電子密度が 1~2 桁少ない Ge 金属化合物 (Germanide) を用いて Ge 界面に生じる FLP を調べた。

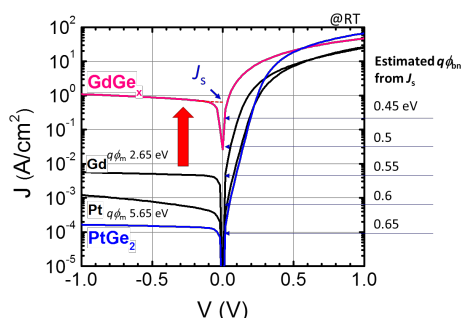


図 2 典型的な元素金属/n-Ge(100), Germanide/n-Ge(100)ショットキー接合の I-V 特性。特に低仕事関数金属において、元素金属を Germanide とすることで off 電流が増大、即ち Ge 伝導帯への SBH ($q\phi_{bn}$) が低減している。

図 2 の I-V 特性にあるように比較的仕事関数が低い金属を含む Germanide/n-Ge(100) ダイオードにおいて off 状態のリーク電流が大幅に増加し、SBH の低減が示唆される。また、 $V=0$ の外挿値である飽和電流密度の温度依存性からも、低減した SBH がほぼ均一であることから、確かに Germanide/Ge 界面に生じる FLP は元素金属/Ge 界面に生じる FLP よりも緩和していることが明らかになった。

更に Ge のバルク特性で決まる FLP が緩和したことは、界面構造に対する SBH の sensitivity が相対的に増加していることを意味する。図 3 に様々な面方位を有する n-Ge 基板上に作成した Gd/n-Ge、及び Gd-Germanide/n-Ge 接合の I-V 特性を示す。前者には基板面方位依存性は殆ど見られない一方、後者では劇的な面方位依存性が確認され、n-Ge(111)上ではオーミック特性を得るに至った。SBH はそれぞれほぼ均一に形成されており、オーミック特性が得られた Gd-Germanide/n-Ge(111)接合では 0.32eV まで SBH が低減された。

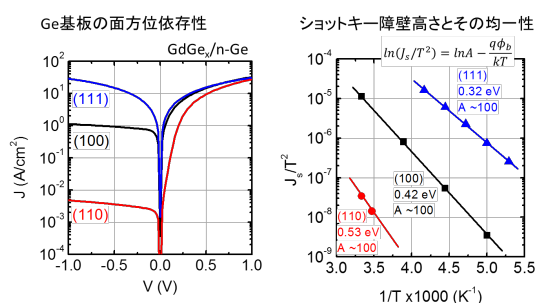


図 3 GdGe_x/n-Ge 接合の基板面方位依存性。n-Ge(111)上では室温でオーミック特性が得られている。飽和電流密度 (J_s) の温度依存性から見積もられる SBH はバンドギャップの半分以下となる 0.32eV と見積もられた。

以上よりここまでの金属の電子密度を考慮した MIGS モデルは依然仮定の域を出てはいないが、その仮定に矛盾しない実験結果が得られている。また、近年報告されている特殊な金属/Ge 界面における従来の元素金属/Ge 界面の FLP の傾向からの逸脱は、全てその特別な金属 (IV 族半導体金属化合物や近年報告があるグラフェン[5]等) が自由電子密度の少ない金属に分類されることとも良く整合しており、このモデルと矛盾せずに統一的に説明可能である。

技術的に見れば、たとえダイレクト金属/Ge 界面であったとしても金属、及び Ge の界面構造を適切に選択することにより従来の元素金属/Ge 界面で見られた強力な Ge 価電子帯端近傍への FLP を緩和することが可能であり、本研究では Ge のバンドギャップの半分以上の範囲で SBH を制御可能であることが示された。

< 引用文献 >

- [1] T. Nishimura, et al., Appl. Phys. Lett. **91**, 123123 (2007).
- [2] T. Nishimura, et al., Appl. Phys. Express **1**, 051406 (2008).
- [3] K. Yamane, et al., Appl. Phys. Lett. **96**, 162104 (2010).
- [4] C. H. Lee, et al., Tech Dig. IEEE IEDM 2013

p.32.

[5] S. C. Baek, et al., Appl. Phys. Lett. **105**, 073508 (2014).

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 2件)

T. Nishimura, S. Kabuyanagi, W. Zhang, C. H. Lee, T. Yajima, K. Nagashio, and A. Toriumi, "Atomically flat planarization of Ge(100), (110), and (111) surfaces in H₂ annealing." Applied Physics Express, 査読有, vol. 7, (2014), 051301.

<http://dx.doi.org/10.7567/APEX.7.051301>

T. Nishimura, S. Kabuyanagi, C. H. Lee, T. Yajima, K. Nagashio and A. Toriumi, "Atomically Flat Germanium (111) Surface by Hydrogen Annealing." ECS Trans., 査読有, vol. 58, (2013), 201.

<http://dx.doi.org/10.1149/05809.0201ecst>

〔学会発表〕(計 3件)

T. Nishimura, et al., "Design of Metals for Fermi-level Pinning Modulation at Ge/Metal Interfaces", ISCSI-VII/ISTDM2016, Jun. 8, 2016, 名古屋大学 (愛知県名古屋市).

西村 知紀, 他, 「界面ダイポール密度の制御による金属/Ge 界面のフェルミレベルピンニング緩和の試み」, 第 63 回応用物理学会春季学術講演会, 2016 年 3 月 19 日, 東京工業大学 (東京都目黒区).

T. Nishimura, et al., "Atomic-scale Planarization of Ge (111), (110) and (100) Surfaces", ISTDM2014, Jun. 3, 2014, Singapore.

〔図書〕(計 0件)

〔産業財産権〕

○出願状況 (計 0件)

名称:

発明者:

権利者:

種類:

番号:

出願年月日:

国内外の別:

○取得状況 (計 0件)

名称:

発明者:

権利者:

種類:

番号:

取得年月日:

国内外の別:

〔その他〕

ホームページ等

<http://www.adam.t.u-tokyo.ac.jp/>

6. 研究組織

(1)研究代表者

西村 知紀 (NISHIMURA, Tomonori)

東京大学・大学院工学系研究科・技術専門

職員

研究者番号: 10396781

(2)研究分担者

なし ()

研究者番号:

(3)連携研究者

なし ()

研究者番号: