

**科学研究費助成事業 研究成果報告書**

平成 27 年 6 月 3 日現在

機関番号：17102

研究種目：挑戦的萌芽研究

研究期間：2013～2014

課題番号：25600101

研究課題名(和文) 金属窒化膜/ 4族半導体ナノ界面制御による超低電子障壁コンタクトの創製

研究課題名(英文) creation of contacts with ultralow electron barrier height by nano structure control of metal-nitride/group-IV semiconductor interfaces

研究代表者

中島 寛 (NAKASHIMA, HIROSHI)

九州大学・産学連携センター・教授

研究者番号：70172301

交付決定額(研究期間全体)：(直接経費) 3,100,000円

研究成果の概要(和文)：4族窒化金属(TiN, ZrN, HfN)に注目し、Siに対する低電子障壁コンタクトの実現を目指した。4族窒化金属をスパッタ堆積したコンタクトは、4族金属に比べて、著しく低い電子障壁を示すことを見出した。電子障壁高さは、0.27 eV (TiN)、0.30 eV (ZrN)、0.34 eV (HfN)である。これは、窒化金属/Si界面に窒素を含むアモルファス界面層が形成されたことに起因すると考えられる。Si-On-Insulator基板上に4族窒化金属膜を堆積し、バックゲートのMOSFETを試作した。off電流および寄生抵抗は窒化金属の電子障壁高さの良い相関があることが分かった。

研究成果の概要(英文)：We focused on group-4 metal-nitrides (TiN, ZrN, HfN) and aimed to achieve the contacts with low electron barrier heights for Si. It was found that the group-4 metal-nitrides deposited by sputtering showed extremely low electron barrier heights, which are much smaller than those of group-4 metals. The electron barrier heights were 0.27 eV (TiN), 0.30 eV (ZrN), and 0.34 eV (HfN). This phenomenon is likely to be associated with amorphous interlayers containing nitrogen atoms at metal-nitride/Si interfaces. Furthermore, we deposited group-4 metal-nitrides on Si-On-Insulator substrates and fabricated back-gate MOSFET. It was found that off-state currents and parasitic resistances were well correlated with the electron barrier heights.

研究分野：電子材料、金属/半導体界面、電子デバイス

キーワード：界面 低電子障壁 Si, SiC

### 1. 研究開始当初の背景

半導体デバイスは、配線金属とのコンタクトを通してキャリアを半導体中に導入して電流制御を行う電子装置で、ON 状態での抵抗はチャンネル抵抗と寄生抵抗との和で与えられる。寄生抵抗の主要因は、金属/半導体界面のコンタクト抵抗と半導体層のシート抵抗で、シート抵抗の低減には、「キャリアの縦方向注入」と「半導体層の金属化」が有効となる。従って、キャリアが金属から半導体チャンネルへ縦方向に高効率で注入できれば、寄生抵抗の極限的低減化が図られる。この場合、金属/半導体界面に形成される電位障壁制御が重要な課題となる。

金属/Ge および金属/Si の電子障壁高さ ( $\Phi_{BN}$ ) を金属の仕事関数 ( $\Phi_M$ ) と比較すると、金属の  $\Phi_M$  を 3~6 eV の範囲で可変しても、Si の  $\Phi_{BN}$  は 0.3~0.8 eV の狭い範囲しか可変できないし、Ge では 0.5 eV にピンされる。<sup>1)</sup> これらの現象は、Fermi Level Pinning (FLP) と称され、金属/半導体コンタクトの制御の難しさを物語っている。従って、コンタクト抵抗を金属の仕事関数によって低減しようとするアプローチには限界がある。

研究代表者は、「金属窒化膜 (主に TiN) による Ge の FLP 変調技術」の研究に取り組んでいた。この研究から、TiN/Ge コンタクトは、①世界最小の  $\Phi_{BN}$  (=0.09 eV) が実現できること、<sup>2, 3)</sup> ②不可能と考えられてきた金属ソース/ドレイン (S/D) 構造の n-MOSFET が実現できること、<sup>4)</sup> ③コンタクト抵抗率が  $8 \times 10^{-6} \Omega \cdot \text{cm}^2$  (P 濃度:  $5 \times 10^{19} \text{ cm}^{-3}$ ) と小さく、コンタクトの界面層は導電性であること、<sup>3)</sup> 等の知見を得ていた。更に、Si に対しても小さな  $\Phi_{BN}$  が得られるとの知見を得ていた。これらの結果は、TiN 堆積で形成される界面層が FLP の位置を伝導帯側に大きく変調した結果と解釈される。

### 2. 研究の目的

本研究では、周期律表の 4 族に属する金属窒化膜 (TiN, ZrN, HfN) に注目し、Si, SiC に対して低電子障壁コンタクトの実現を目指した。

### 3. 研究の方法

使用した基板は、抵抗率が  $10 \Omega \cdot \text{cm}$  の p 形 (100) Si (基板濃度:  $3 \times 10^{15} \text{ cm}^{-3}$ ) および抵抗

率が  $1 \Omega \cdot \text{cm}$  の n 形 (100) Si 基板 (基板濃度:  $4 \times 10^{15} \text{ cm}^{-3}$ ) である。Si 基板の清浄後、リフトオフ法を用いて、コンタクトを形成した。TiN, ZrN, HfN 膜は、それぞれの窒化膜ターゲットからのマグネトロンスパッタリング法で堆積した。堆積には、Ar 流量速度: 30 SCCM、印加パワー: 200 W、ガス圧: 6.0 Pa とした。次に、厚さが 50 nm の Al 膜を熱蒸着で堆積し、Al/金属膜あるいは Al/金属窒化膜のコンタクトパターン (直径: 240  $\mu\text{m}$ ) はレジスト除去により成形した。最後に、金属堆積後熱処理 (PMA) を 400 °C で 10 分間、窒素雰囲気中で行った。比較のため、Ti, Zr, Hf 膜も金属ターゲットからマグネトロンスパッタリング法で堆積し、上記と同様の方法で金属/Si コンタクトを作製した。

作製したコンタクトの電流密度-電圧 ( $J$ - $V$ ) 特性の順方向特性から、以下の式を用いて障壁高さ ( $\Phi_B$ ) を算出した。

$$J = J_S \exp(qV/nkT) [1 - \exp(-qV/kT)] \quad (1)$$

$$J_S = A^* T^2 \exp(-q\Phi_B/kT), \quad (2)$$

ここで、 $J_S$  は飽和電流密度、 $q$  は素電荷、 $k$  はボルツマン定数、 $T$  は絶対温度、 $n$  は理想因子である。 $A^*$  はリチャードソン定数で、p-Si に対しては  $79.2 \text{ A/cm}^2 \text{K}^2$ 、n-Si に対しては  $252 \text{ A/cm}^2 \text{K}^2$  を用いた。

次に、それぞれの金属窒化膜から Si チャンネルへの電子注入能力を明らかにするために、SIMOX 法で作製した p 形の Si-On-Insulator (SOI) 上に金属窒化膜を形成し、それをソース/ドレイン (S/D) とした反転モード型のバックゲート MOSFET を作製した。SOI 層および埋め込み酸化膜 (BOX) 膜厚はそれぞれ 150 nm および 100 nm である。また、SOI 層の抵抗率は  $1.5 \Omega \cdot \text{cm}$  である。S/D としての窒化金属/Si コンタクト形成は上述と同じである。素子分離は、不用な SOI 部を HF/HNO<sub>3</sub> 混合液で除去することにより行った。PMA 処理は 400 °C で 10 分間である。最後に、バックコンタクトを InGa の擦りつけにより形成した。

### 4. 研究成果

(1) 金属/Si および窒化金属/Si コンタクトの電気特性

図 1(a) および (b) に金属/Si コンタクトの  $J$ - $V$

特性を、図 2(a)および(b)に窒化金属/Si コンタクト  $J$ - $V$  特性を示す。金属/Si コンタクトでは、n-Si および p-Si 共に明瞭な整流性を示したので、(1)および(2)式に従って  $\Phi_{BN}$  と  $\Phi_{BP}$  を求めた。一方、窒化金属/Si コンタクトでは、p-Si に対してのみ整流性を示したので、 $\Phi_{BP}$  のみを求めた。金属/Si、窒化金属/Si コンタクトから得られた  $\Phi_{BN}$  を図 3 に示す。ここで、窒化金属/Si コンタクトに対しては、 $\Phi_{BN} = E_g - \Phi_{BP}$  の関係から  $\Phi_{BN}$  を算出した。ここで、 $E_g$  は Si のエネルギーギャップである。

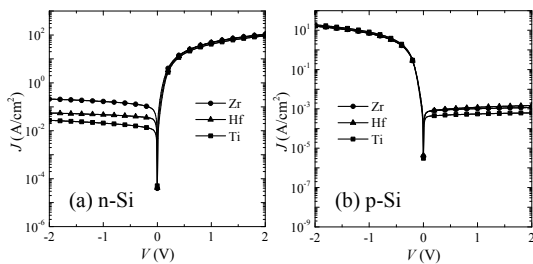


図 1 金属/Si コンタクトの  $J$ - $V$  特性。

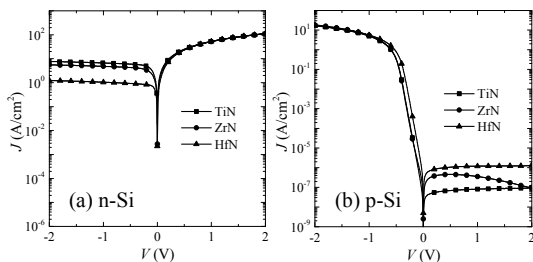


図 2 窒化金属/Si コンタクトの  $J$ - $V$  特性。

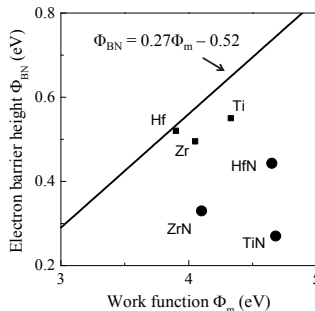


図 3 窒化金属/Si コンタクトの  $\Phi_{BN}$ 。

4 族金属/Si コンタクトの  $\Phi_{BN}$  は、0.55 eV (Ti)、0.51 eV (Zr)、0.53 eV (Hf) であった。一般に、金属/Si コンタクトの  $\Phi_{BN}$  は、 $\Phi_{BN} = 0.27\Phi_M - 0.52$  の関係が認められている。<sup>5)</sup> 本研究で得られた Ti、Zr、Hf の  $\Phi_{BN}$  はこの関係と良く一致する。一方、4 族窒化金属/Si コンタクトの  $\Phi_{BN}$  は、この関係から大きく外れていることが分かる。即ち、窒化金属/Si コンタクトでは、 $\Phi_{BN}$  が金属/Si コンタクトに比べて著しく小さい。得られた電子障壁高さは、0.27 eV (TiN)、0.30 eV (ZrN)、0.34 eV

(HfN) であった。これは、窒化金属/Si 界面に窒素を含むアモルファス界面層の形成が関与しているものと考えている。

そこで、Ti ターゲットを用いて、成膜時に Ar ガスと共に  $N_2$  ガスを添加して TiN 膜を作製した。得られた結果を図 4 に示す。 $N_2$  ガスの増加に伴い、n-Si に対する逆方向  $J$  は増加し、p-Si に対する逆方向  $J$  は減少している。即ち、 $N_2$  ガス導入により、TiN ターゲットを用いて成膜した場合に近づくことが分かった。これは、窒化膜を用いたコンタクトで発現する FLP 変調には、窒素が重要な役割を果たしていることを示唆している。

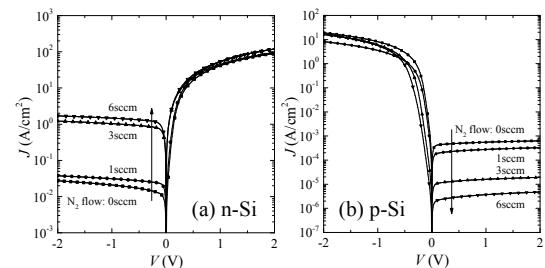


図 4 TiN/Si (Ti ターゲットと Ar+N<sub>2</sub> プラズマで成膜) コンタクトの  $J$ - $V$  特性。

## (2) 窒化金属/Si コンタクトを S/D に用いたバックゲート MOSFET の特性

SOI 基板上に S/D として TiN、ZrN、HfN コンタクトを形成し、バックゲートの反転モード型 MOSFET を試作した。図 5 にドレイン電流-ゲート電圧 ( $I_D$ - $V_G$ ) 特性を示す。いずれも正常なデバイス動作が確認できた。これは、金属窒化膜から電子が縦方向に効率良く注入できたことを意味する。特に、TiN-S/D に対して、off 状態で低い  $I_D$  が得られた。一方、ZrN-および HfN-S/D の場合、off 状態での  $I_D$  は高い。この傾向は、 $\Phi_{BP}$  の大きさと関係している。即ち、金属/Si の  $\Phi_{BP}$  が大きい時、off 時に於いて、金属からチャンネルへの正孔の縦方向注入が難しくなるからである。

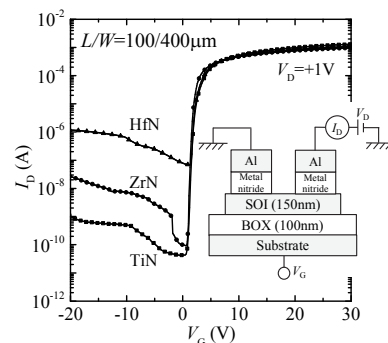


図5 バックゲート MOSFET の  $I_D$ - $V_G$  特性.

図5 に示した on 状態でのトータル抵抗 ( $R_T = V_D/I_D$ ) vs チャネル長 ( $L$ ) との関係  $V_G - V_{TH}$  ( $V_{TH}$ : しきい値電圧) をパラメータとしてプロットすることにより S/D の寄生抵抗を求めた。図6 に  $R_T$ - $L$  プロットを示す。寄生抵抗 ( $R_{SD}$ ) は  $L=0$  への外挿値として算出できる。 $R_{SD}$  は、TiN、ZrN、HfN に対してそれぞれ 528、1053、855  $\Omega$  と算出された。TiN の場合が最も小さく、TiN/Si コントクトの低い  $\Phi_{BN}$  が寄与していると考えられる。以上から、off 電流および寄生抵抗は金属窒化膜の  $\Phi_{BN}$  と良い相関があることが分かった。これらの結果は、Si に対してメタル S/D 型の n-MOS トランジスタが実現できる可能性を示すものである。

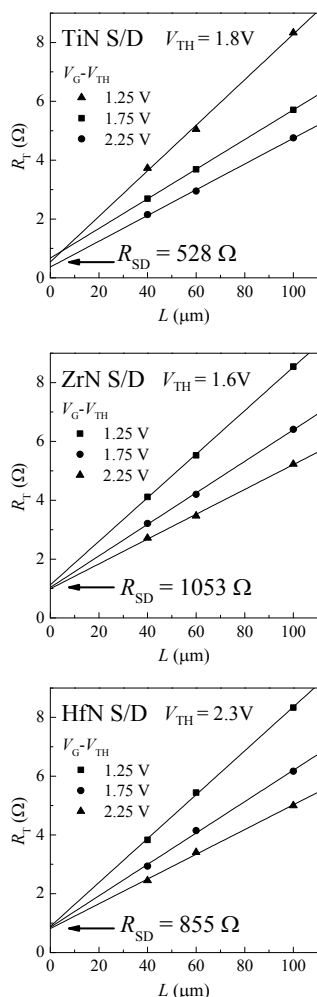


図6 バックゲート MOSFET の  $R_T$ - $L$  プロット.

### (3) 窒化金属/4H-SiC コントクトの電気特性

4H-SiC 上に TiN をスパッタ堆積し、その電気特性を調査した。SiC の Si 面に堆積した場合、整流性を示し、電子障壁高さは 0.96 eV であった。一方、C 面に堆積した場合、オー

ミック特性を示したが、ON 抵抗が高い結果となった。これは、C と TiN が反応して形成される界面層の抵抗が高いためと考えられる。

### <引用文献>

- 1) T. Nishimura, K. Kita, and A. Toriumi, Appl. Phys. Lett. **91**, 123123 (2007).
- 2) M. Iyota, K. Yamamoto, D. Wang, H. Yang, and H. Nakashima, Appl. Phys. Lett., **98**, 192108 (2011).
- 3) K. Yamamoto, K. Harada, H. Yang, D. Wang, and H. Nakashima, Jpn. J. Appl. Phys., **51**, 070208 (2012).
- 4) K. Yamamoto, T. Yamanaka, K. Harada, T. Sada, K. Sakamoto, S. Kojima, H. Yang, D. Wang, H. Nakashima, Appl. Phys. Express, **5**, 051301 (2012).
- 5) S. M. Sze and K. K. Ng, *Physics of Semiconductor Devices*, 3rd ed., Wiley, New York (2007).

### 5. 主な発表論文等

[雑誌論文] (計1件)

- ① K. Yamamoto, K. Asakawa, D. Wang, and H. Nakashima, Fabrication of Metal-Nitride/Si Contacts with Low Electron Barrier Height, The Electrochemical Society Transactions, 査読有、Vol. 58, No.9, pp. 53-59 (2013). DOI: 10.1149/05809.0053

[学会発表] (計6件)

- ① K. Hatayama, K. Yamamoto, D. Wang, and H. Nakashima, Low temperature fabrication of Ohmic contact for p-type 4H-SiC using Al/Ti/Sn, 8<sup>th</sup> Int. Conf. on Si Epitaxy and Heterostructures & 6<sup>th</sup> Int. Symp. on Control of Semiconductor Interfaces, P2-41, Fukuoka, Japan (Jun, 2013).
- ② K. Yamamoto, K. Asakawa, D. Wang, and H. Nakashima, Fabrication of TiN/Si Contact with Low Electron Barrier Height and Its Application to Back-Gate MOSFET, 8<sup>th</sup> Int. Conf. on Si Epitaxy and Heterostructures & 6<sup>th</sup> Int. Symp. on Control of Semiconductor Interfaces, P2-42, Fukuoka, Japan (Jun, 2013)
- ③ K. Yamamoto, K. Asakawa, D. Wang, and H. Nakashima, Fabrication of Metal-Nitride/Si Contacts with Low Electron Barrier Height, 224<sup>th</sup> ECS Meeting, San Francisco, USA, E12 ULSI Process Integration 8, 2241 (Oct. 2013)
- ④ 村山 亮介、山本 圭介、王 冬、中島 寛、高温動作 CMOS 実現に向けた 3C-SiC 上へのゲート絶縁膜形成、2013 年応用物理学

会九州支部学術講演会、長崎大学（2013年11月）

- ⑤ 村山 亮介、山本 圭介、王 冬、中島 寛、4族金属窒化膜を用いたSiへの低障壁・低抵抗コンタクトの形成、2013年応用物理学会九州支部学術講演会、長崎大学、（2013年11月）
- ⑥ 山本 裕介、村山 亮介、山本 圭介、王 冬、中島 寛、菱木 繁臣、川村 啓介、n形3C-SiCへのゲートスタックの低温形成、2014年秋季第75回応用物理学会学術講演会、17p-A17-10、北海道大学、（2014年9月）

〔図書〕（計 0 件）

〔産業財産権〕

○出願状況（計 0 件）

○取得状況（計 0 件）

〔その他〕

ホームページ等

[http://www.astec.kyushu-u.ac.jp/nakasima/naka\\_home.htm](http://www.astec.kyushu-u.ac.jp/nakasima/naka_home.htm)

## 6. 研究組織

### (1) 研究代表者

中島 寛 (NAKASHIMA Hiroshi)  
九州大学・産学連携センター・教授  
研究者番号：70172301

### (2) 研究分担者

なし

### (3) 連携研究者

西田 稔 (NISHIDA Minoru)  
九州大学・大学院総合理工学研究院  
研究者番号：90183540