

科学研究費助成事業 研究成果報告書

平成 28 年 6 月 22 日現在

機関番号：13801

研究種目：挑戦的萌芽研究

研究期間：2013～2015

課題番号：25630145

研究課題名(和文)回折限界を打破する偏光ホログラムメモリシステムの研究開発

研究課題名(英文)Polarization holographic storage system in order to overcome the diffraction limitation of light

研究代表者

渡邊 実(Minoru, Watanabe)

静岡大学・工学部・准教授

研究者番号：30325576

交付決定額(研究期間全体)：(直接経費) 3,000,000円

研究成果の概要(和文)：近年、ホログラムストレージシステムやホログラフィック集積回路(光再構成型ゲートアレイ)の研究が急ピッチで進められている。このようなシステムの場合、イメージセンサの解像度を高くすることでさらにバンド幅を高くできるが、回折限界から、これ以上の高いバンド幅での読み出しが難しくなっている。そこで、本研究では、回折限界に達したスポット径をこれ以上小さくする試みをやめ、1つのスポットから偏光状態を読み取り、複数ビットの情報として活用できる偏光ホログラムストレージシステムを開発した。

研究成果の概要(英文)：Recently, researches of holographic storage systems and very large scale integrations using a holographic memory technology or optically reconfigurable gate arrays are being done. Under such researches, although the bandwidth of a reading operation can be improved by increasing the resolutions of its image sensors, the improvement is not easy because the spot size has already reached the diffraction limitation of light. Therefore, in this research, in order to extract some bit information from a single spot, we have developed a polarization holographic storage system which can read the polarization angle from a spot generated from a holographic memory.

研究分野：情報学

キーワード：ホログラムメモリ DLP MEMS 偏光

1. 研究開始当初の背景

我々は MEMS(Micro Electro Mechanical Systems)ミラーアレイとレーザアレイのハイブリッド構造を採り、それらにインターリーブ方式を適用することで超高速な読み出しが可能な非回転式のホログラムストレージシステムを開発している。このストレージシステムでは例えば $10\mu s$ で応答する 200 万個の MEMS ミラーアレイを用い、10ns で応答する 1000 個のレーザアレイをそれらに組み合わせ、ホログラムメモリのアドレッシングをインターリーブ方式で行ない、100 万画素のイメージセンサでホログラムメモリからのページデータを 10ns 周期で読み出すものとする。すると 25TB のホログラムメモリをわずか 2 秒で読み出すことが可能になる。この読み出しスピードは既存のブルーレイの約 70 万倍のスピードに相当する。

しかしながら、非回転式のホログラムストレージシステムではホログラムメモリの位置を変更すること無くデータを読み出すことから、ホログラムメモリとイメージセンサ間の距離が増し、読み出すパターンスポットサイズが大きくなる問題がある。また、ホログラムメモリの読み書きには、異なった角度の入射光を用いる角度多重記録だけでなく、空間的に異なった場所に記録する空間分割多重記録も併用される。しかし、空間分割多重記録を多用すると、小さな記憶領域から情報を読み出す必要があるため、開口数(NA)が低下し、スポットサイズが増す問題が生じる。このように、レーザと MEMS を用いた非回転式のホログラムストレージシステムでは非常に高速な読み出しが可能になる反面、読み取る情報のスポットサイズが大きくなる欠点があった。

2. 研究の目的

ホログラムメモリから読み出された情報の各々のピクセルはイメージセンサーのピクセルサイズよりも大きく、イメージセンサーの解像度を下げて読み出すことになる。このピクセルサイズは回折限界によって決まっており、これ以上小さくすることができない。そこで本研究では、ホログラムメモリから読み出されたピクセルの回折限界に達したスポット径をこれ以上小さくする試みをやめ、1つのスポットから偏光状態を読み取り、複数ビットの情報として活用する偏光ホログラムストレージシステムの開発を目指した。

3. 研究の方法

本研究では $0.18\mu m$ CMOS プロセスを利用して偏光方向の検出が可能なフォトダイオードイメージセンサを試作した。フォトダイオードは P 型の基板と N-WELL の接合により作られた。フォトダイオードの上部にはメタルによりスリットが構成され、これにより偏光方向の検出が可能になる。これらの間隔を

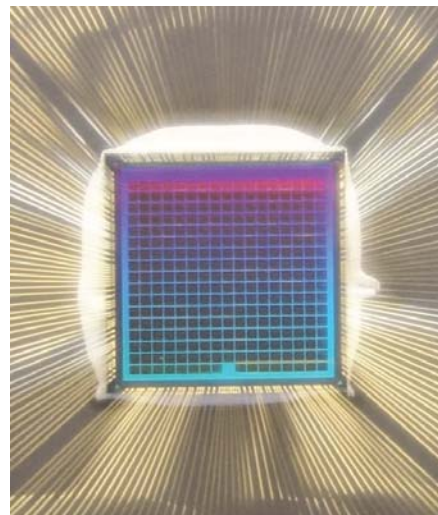


図 1 : 偏光検出イメージセンサチップ

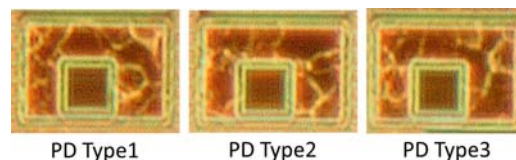


図 2 : フォトダイオードセルの顕微鏡写真

変えたフォトダイオードを図 2 に示すように 3 種類設計した。偏光角度の検出には垂直、水平検出の 2 つのフォトダイオードをセットで用いて行なう。そして、後段には偏光角検出回路が実装され、その回路において、2 つのフォトダイオードの反応時間差やトータルの光強度をデジタル的に検出することになる。

4. 研究成果

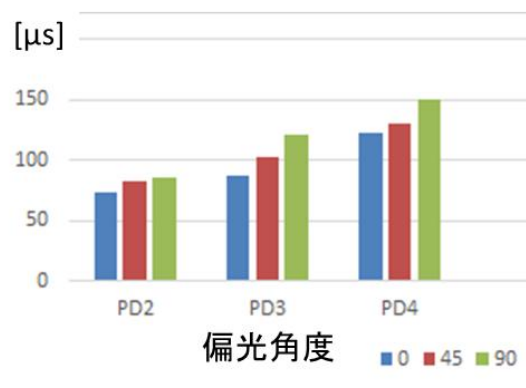


図 3 : 偏光角度の検出試験結果

試作したフォトダイオードセルの偏光角検出の評価を行った。図 3 にその結果を示す。フォトダイオードが応答するように設計された偏光角度と異なる偏光方向の光を入射させると、偏光角度差に応じて読みだし時間が長くなっており、正しく角度検出ができて

いることが確認できた。上記試験では微弱光を用いており、応答速度が $74\mu\text{s}$ 程度から $150\mu\text{s}$ かかっているが、光強度を高めることでより高速な応答、つまりホログラムメモリのより高速な読み出しが可能である。

この偏光角度検出イメージセンサーチップとMEMSとレーザアレイのインターリーブ手法を用いることで従来よりも高速な読み出しができるホログラムストレージシステムが実現できることを示すことができた。

5. 主な発表論文等

〔雑誌論文〕(計5件)

- [1] **M. Watanabe**, "Quality recovery method of interference patterns generated from faulty MEMS spatial light modulators," *IEEE/OSA Journal of Lightwave Technology*, vol. 34, Issue 3, pp. 910-917, 2016. 【査読有り】
- [2] A. Ogiwara, **M. Watanabe**, "Formation of holographic polymer-dispersed liquid crystal memory by angle-multiplexing recording for optically reconfigurable gate arrays," *Applied Optics*, Vol. 54, Issue 36, pp. 10623-10629, 2015. 【査読有り】
- [3] D. Seto, **M. Watanabe**, "Radiation-hardened optically reconfigurable gate array exploiting holographic memory characteristics," *Japanese Journal of Applied Physics*, vol. 54, no. 9S, pp. 09MA06-1 - 09MA06-5, 2015. 【査読有り】
- [4] **M. Watanabe**, S. Kawahito, "Radiation tolerance experiment for a dynamically reconfigurable vision architecture," *International Journal of Image Processing Techniques*, vol. 2, issue 1, pp. 59-62, 2015. 【査読有り】
- [5] A. Ogiwara, **M. Watanabe**, R. Moriwaki, "Temperature dependence of anisotropic diffraction in holographic polymer-dispersed liquid crystal memory," *Applied Optics*, vol. 52, issue 26, pp. 6529-6536, 2013. 【査読有り】

〔学会発表〕(計49件)

- [1] T. Fujimori, **M. Watanabe**, "Radiation tolerance of a MEMS mirror device," *International Conference on Optical MEMS and Nanophotonics*, Singapore, July, 2016.
- [2] Y. Ito, **M. Watanabe**, "100 Mrad total-ionizing-dose tolerance demonstration of a holographic memory for optically reconfigurable gate arrays," *International Conference on Mechanical and Aerospace Engineering*, London, UK, July, 2016.
- [3] T. Fujimori, **M. Watanabe**, "Architecture-independence negative logic implementation for optically reconfigurable gate arrays," *International Conference on Mechanical and Aerospace Engineering*, London, UK, July, 2016.

- [4] K. Akagi, **M. Watanabe**, "A 180 Mrad Total-Ionizing Dose Experiment for Laser Arrays on Optically Reconfigurable Gate Arrays," *25th Annual Single Event Effects (SEE) Symposium*, San Diego, USA, May, 2016.
- [5] T. Fujimori, **M. Watanabe**, "Full FPGA Game Machine," *IEEE International Conference on Consumer Electronics*, pp.431-432, Las Vegas, USA, Jan., 2016.
- [6] T. Akabe, **M. Watanabe**, "Reconfiguration performance recovery method on optically reconfigurable gate arrays," *International Conference on VLSI Design*, pp. 603-604, Kolkata, India, Jan. 2016.
- [7] **M. Watanabe**, "Sustainable advantage of a parallel configuration in an optical FPGA," *IEEE/SICE International Symposium on System Integration*, pp. 807-810, Nagoya, Japan, Dec., 2015.
- [8] T. Fujimori, T. Akabe, Y. Ito, K. Akagi, S. Furukawa, H. Shinba, A. Tanibata, **M. Watanabe**, "FPGA Trax Solver based on a Neural Network Design," *International Conference on Field-Programmable Technology*, pp. 260-263, Queenstown, New Zealand, Dec. 2015.
- [9] Yoshizumi Ito, **M. Watanabe**, "Triple modular redundancy on parallel-operation-oriented optically reconfigurable gate arrays," *IEEE International Conference on Aerospace Electronics and Remote Sensing Technology*, pp. 1-6, Bali, Indonesia, Dec. 2015.
- [10] **M. Watanabe**, "Total-ionizing-dose tolerance analysis of an optically reconfigurable gate array VLSI," *IEEE International Conference on Aerospace Electronics and Remote Sensing Technology*, pp. 1-4, Bali, Indonesia, Dec. 2015.
- [11] **M. Watanabe**, "Fresnel Lens Radiation Shield for Photodiode," *IEEE International Conference on Space Optical Systems and Applications*, pp. 1-2, New Orleans, USA, Oct. 2015.
- [12] K. Akagi, **M. Watanabe**, "100 Mrad Total-Ionizing Dose Tolerance Experiment of a Laser Array," *IEEE International Conference on Space Optical Systems and Applications*, pp. 1-3, New Orleans, USA, Oct. 2015.
- [13] **M. Watanabe**, "Triple Modular Redundancy on Parallel-Operation-Oriented FPGA Architectures for Optical Communications," *IEEE International Conference on Space Optical Systems and Applications*, pp. 1-4, New Orleans, USA, Oct. 2015.
- [14] Hiroyuki Ito, **M. Watanabe**, "Total-Ionizing Dose Tolerance of the Serial Configuration on Cyclone II FPGA," *IEEE International*

- Conference on Space Optical Systems and Applications, pp. 1-4, New Orleans, USA, Oct. 2015.
- [15] K. Akagi, **M. Watanabe**, "Investigating the radiation tolerance of a laser array for an optically reconfigurable gate array," Microoptics Conference (MOC'15), pp. 1-2, Fukuoka, Japan, Oct. 2015.
- [16] A. Ogiwara, **M. Watanabe**, "Effect of laser exposure condition on formation of holographic memory by angle-multiplexing recording using liquid crystal composites," Microoptics Conference (MOC'15), pp. 1-2, Fukuoka, Japan, Oct. 2015.
- [17] A. Ogiwara, **M. Watanabe**, "Formation of Holographic Memory by Angle-multiplexing Recording in Liquid Crystal Composites," The 11th conference on lasers and electro-optics pacific rim, pp. 27P-96, Busan, Korea, Aug. 2015.
- [18] **M. Watanabe**, T. Fujimori "Holographic scrubbing technique for a programmable gate array," NASA/ESA Conference on Adaptive Hardware and Systems, pp. 1-5, Montreal, Canada, June, 2015.
- [19] T. Fujimori, **M. Watanabe**, "Radiation-hardened Optically Reconfigurable Gate Array Using a Negative Logic Configuration without Necessity of a Dedicated VLSI," 24th Annual Single Event Effects (SEE) Symposium, San Diego, USA, May, 2015.
- [20] **M. Watanabe**, "Design of a parallel-operation-oriented FPGA," International Symposium on Next-Generation Electronics, pp. 1 -4, Taipei, Taiwan, May, 2015.
- [21] K. Akagi, **M. Watanabe**, "High-resolution configuration of optically reconfigurable gate arrays," International Symposium on Next-Generation Electronics, pp. 1-4, Taipei, Taiwan, May, 2015.
- [22] R. Moriwaki, H. Ito, K. Akagi, **M. Watanabe**, A. Ogiwara, H. Maekawa, "Total ionizing dose effects of optical components on an optically reconfigurable gate array," International Workshop on Applied Reconfigurable Computing, Bochum, vol. 9040, pp. 393-400, Germany, April, 2015.
- [23] T. Fujimori, **M. Watanabe**, "Parallel-operation-oriented optically reconfigurable gate array," GI/ITG International Conference on Architecture of Computing Systems, Vol. 9017, pp. 3-14, Porto, Portugal, March, 2015.
- [24] **M. Watanabe**, S. Kawahito, "Radiation tolerance experiment for a dynamically reconfigurable vision architecture," International Conference on Advances in Computing, Electronics and Electrical Technology, pp. 1-4, Kuala Lumpur, Malaysia, Dec., 2014.
- [25] **M. Watanabe**, "A parallel-operation-oriented FPGA architecture," International Symposium on Highly Efficient Accelerators and Reconfigurable Technologies, pp. 123-126, Sendai, Japan, June, 2014.
- [26] M. Seo and **M. Watanabe**, "Dependable optically differential reconfigurable gate array," International Conference on Space Optical Systems and Applications, CD-ROM (6 pages), Kobe, Japan, May, 2014.
- [27] T. Fujimori, **M. Watanabe**, "Radiation tolerance of color configuration on an optically reconfigurable gate array," Reconfigurable Architectures Workshop, pp. 205-210, Phoenix, USA, May, 2014.
- [28] R. Moriwaki, H. Maekawa, A. Ogiwara, **M. Watanabe**, "An optically reconfigurable gate array with an angle-multiplexed holographic memory," IEEE/ACM Great Lake Symposium on Very Large Scale Integrated circuits, pp. 341-346, Texas, USA, May, 2014.
- [29] Y. Kamikubo, **M. Watanabe**, Shoji Kawahito, "Image recognition system using an optical Fourier transform on a dynamically reconfigurable vision architecture," IEEE International Symposium on Circuits and Systems, pp. 1528 - 1531, Melbourne, Australia, June, 2014.
- [30] T. Yoza, **M. Watanabe**, "Enhanced radiation tolerance of an optically reconfigurable gate array by exploiting an inversion/non-inversion implementation," International Workshop on Applied Reconfigurable Computing, Lecture Notes in Computer Science, Vol. 8405, pp. 156-166, Algarve, Portugal, April, 2014.
- [31] K. Akagi, **M. Watanabe**, "A high-density optically reconfigurable gate array VLSI using variable holographic memory patterns," International Workshop on Innovative Architecture for Future Generation High-Performance Processors and Systems, Hawaii, USA, March, 2014.
- [32] A. Ogiwara, H. Maekawa, **M. Watanabe**, R. Moriwaki, "Formation of holographic memory for optically-reconfigurable gate array by angle-multiplexing recording of multi-circuit information in liquid-crystal composites," Proceedings of SPIE, Vol. 9004, pp. 90040M-1-90040M-8, San Francisco, USA, Feb., 2014.
- [33] T. Yoza, R. Moriwaki, Y. Torigai, Y. Kamikubo, T. Kubota, T. Watanabe, T. Fujimori, H. Ito, M. Seo, K. Akagi, Y. Yamaji, **M. Watanabe**, "FPGA Blokus Duo Solver using a massively parallel

- architecture," International Conference on Field-Programmable Technology, pp. 494-497, Kyoto, Japan, Dec., 2013.
- [34] T. Fujimori, **M. Watanabe**, "Color configuration method for an optically reconfigurable gate array," International Conference on Field-Programmable Technology, pp. 406-409, Kyoto, Japan, Dec., 2013.
- [35] Y. Shirahashi, **M. Watanabe**, "Many-module redundancy implementation of mono instruction set computers for 3D optical FPGAs," IEEE Electrical Design of Advanced Packaging & Systems, pp. 169-172, Nara, Japan, Dec., 2013.
- [36] H. Ito, **M. Watanabe**, "Mono-instruction set computer architecture on a 3D optically reconfigurable gate array," IEEE Electrical Design of Advanced Packaging & Systems, pp. 173-176, Nara, Japan, Dec., 2013.
- [37] T. Kubota, **M. Watanabe**, "A dynamic optically reconfigurable gate array using a blue laser," International Conference on Photonics, pp. 124-126, Melaka, Malaysia, Oct., 2013.
- [38] A. Ogiwara, H. Maekawa, **M. Watanabe**, R. Moriwaki, "Angle-multiplexing recording of multi-context for optically reconfigurable gate array in holographic memory using liquid crystal composites," Microoptics Conference (MOC'13), Tokyo, Japan, Oct., 2013.
- [39] R. Moriwaki, **M. Watanabe**, "A fine-grained dependable optically reconfigurable gate array as a multi-soft-core processor platform," IEEE 7th International Symposium on Embedded Multicore SoCs, pp. 7-12, Tokyo, Japan, Sep., 2013.
- [40] Y. Kamikubo, **M. Watanabe**, S. Kawahito, "Image recognition operation on a dynamically reconfigurable vision architecture," International Conference on Field Programmable Logic and Applications, pp. 1-4, Porto, Portugal, Sep., 2013.
- [41] H. Ito, **M. Watanabe**, "Fourier Transformation on an Optically Reconfigurable Gate Array," IEEE International Midwest Symposium on Circuits & Systems, pp. 193-196, USA, Aug. 5, 2013.
- [42] R. Moriwaki, **M. Watanabe**, A. Ogiwara, "Configuration on an optically reconfigurable gate array under the maximum 120°C temperature condition," OptoElectronics and Communications Conference, pp. 1-2, Kyoto, Japan, July 2, 2013.
- [43] A. Ogiwara, H. Maekawa, **M. Watanabe**, R. Moriwaki, "Formation of Holographic Memory by Recording of Multi-context in Liquid Crystal Composites," Conference on Lasers and Electro-Optics Pacific Rim, pp. 1-2, Kyoto, Japan, July 2, 2013.
- [44] A. Tanigawa, **M. Watanabe**, "A dependability-increasing demonstration for a 16-configuration context optically reconfigurable gate array," International Workshop on Highly Efficient Accelerators and Reconfigurable Technologies, pp. 129-132, Edinburgh, United Kingdom, June 14, 2013.
- [45] R. Moriwaki, T. Yoza, Y. Kamikubo, Y. Torigai, A. Tanigawa, T. Kubota, H. Ito, Y. Shirahashi, **M. Watanabe**, "A 7-depth search FPGA Connect6 Solver," International Workshop on Highly Efficient Accelerators and Reconfigurable Technologies, pp. 95-98, Edinburgh, United Kingdom, June 13, 2013.
- [46] Y. Yamaji, **M. Watanabe**, "A 4-configuration-context optically reconfigurable gate array with a MEMS interleaving method," NASA/ESA Conference on Adaptive Hardware and Systems, pp. 172-177, Torino, Italy, June 27, 2013.
- [47] Y. Yamaji, **M. Watanabe**, "MEMS interleaving method for optically reconfigurable gate arrays," IEEE International Conference on Electro/Information Technology, CD-ROM, South Dakota, USA, May 11, 2013.
- [48] T. Kubota, **M. Watanabe**, "0.18 um CMOS process photodiode memory," IEEE International Symposium on Circuits and Systems, pp. 1464 - 1467, Beijing, China, May 21, 2013.
- [49] A. Tanigawa, **M. Watanabe**, "A dependability-increasing technique on a multi-context optically reconfigurable gate array," IEEE International Symposium on Circuits and Systems, pp. 1568 - 1571, Beijing, China, May 21, 2013.

〔図書〕 (計 0 件)

〔産業財産権〕

○出願状況 (計 0 件)

○取得状況 (計 0 件)

〔その他〕 ホームページ等

<http://www.ipc.shizuoka.ac.jp/~tmwatan/>

6. 研究組織

(1) 研究代表者

渡邊 実 (Minoru Watanabe)

静岡大学・工学部 准教授

研究者番号 : 30325576

(2) 研究分担者

無し

(3) 連携研究者

無し