

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 11 日現在

機関番号：12605

研究種目：若手研究(B)

研究期間：2013～2014

課題番号：25820121

研究課題名(和文)スパッタエピタキシー法を用いた歪GeSn系チャンネル素子の開発

研究課題名(英文)Formation of GeSn layers by sputter epitaxy method

研究代表者

塚本 貴広 (TSUKAMOTO, TAKAHIRO)

東京農工大学・工学(系)研究院(研究科)・助教

研究者番号：50640942

交付決定額(研究期間全体)：(直接経費) 3,300,000円

研究成果の概要(和文)：GeSnは、族半導体の中で最も移動度が高い電子材料であるが、GeへのSnの固溶限が小さいためSnが析出しやすく、結晶成長技術の開発が必要であった。本研究では、大面積成膜可能な物理体積法であるスパッタエピタキシー法を用いた歪GeSn系チャンネル素子の開発を試みた。GeSnの結晶成長では、成膜中におけるGeおよびSn原子の表面拡散の抑制がSn析出の抑制に効果的であることがわかった。また、Si基板上にGeSn薄膜を形成する際には、SiとGeSnの大きな格子不整合が課題となるため、Si基板上へのGe膜形成に取り組み、高いスパッタ電力が平坦性の向上や欠陥形成の改善に大きく貢献することを明らかにした。

研究成果の概要(英文)：Germanium tin (GeSn) alloy is a group IV semiconductor with high mobility. However, the growth of high quality GeSn layers with high Sn content remains a challenge owing to the segregation of Sn. GeSn layers were formed on Si substrates by sputter epitaxy method, and we found that limiting the migration of deposited Ge and Sn adatoms can reduce the Sn surface segregation and improve the crystallinity of GeSn layers. The large lattice mismatch between Si and GeSn degrades the device performance and the crystallinity of the GeSn layers can be improved by utilizing Ge virtual substrates. Ge layers were formed on Si substrates by sputter epitaxy method. The surface morphology of Ge layers grown on Si substrates depended on the sputtering power and the deposited film thickness of Ge, and flat Ge layers can be obtained on Si substrates by sputter epitaxy method. We found that sputter epitaxy method is useful for forming GeSn and Ge layers.

研究分野：工学

キーワード：ゲルマニウムスズ スパッタエピタキシー法 結晶成長

1. 研究開始当初の背景

近年、微細化による CMOS 回路の高性能化の限界が近づき、トランジスタのチャネル材料の見直しが必要とされている。チャネル材料として、カーボンナノチューブやグラフェンというナノマテリアルの応用も期待されているが実用化にはまだ課題が多く、従来のシリコン (Si) テクノロジーをいかに伸ばしていくかが急務の課題である。Si ベースの CMOS 回路において、Si のホール移動度が低く、p 型トランジスタの高速化が求められている。ゲルマニウム (Ge) は Si よりもホール移動度が高く、次世代のチャネル材料として期待されている。さらに、チャネルの格子中に歪を導入すると移動度が高くなることが知られており、格子定数が Ge よりも大きいスズ (Sn) を添加することにより歪 Ge を作製する試みがある。しかし、Ge への Sn の固溶限が小さいため、200 以下の低温結晶成長が必要であり高品質な膜質が得られおらず、欠陥によりホールの伝導が散乱されてしまう。欠陥の少ない高品質な GeSn 薄膜を得ることが、高移動度な p 型トランジスタの実現のためには必須である。

2. 研究の目的

本研究の目的は、歪 $\text{Ge}_{1-x}\text{Sn}_x$ ($x \leq 1$) を p 型チャネルとしたドープチャネル電界効果トランジスタの開発を目指して、スパッタエピタキシー法を用いた Si 基板上への高品質な GeSn 薄膜形成を実現することである。本研究では、ホール移動度が Si より高い GeSn に着目し、スパッタエピタキシー法という環境軽負荷であり、成膜速度と成膜温度を独立に制御可能な物理堆積法に着目し、GeSn 薄膜形成技術の開発に取り組んだ。

3. 研究の方法

本研究では、スパッタエピタキシー法を用いた Si 基板上への高品質な GeSn 薄膜の形成に取り組んだ。まず、スパッタエピタキシー法による Sn 組成比の制御を行うために、Ge ターゲットと Sn ターゲットのスパッタ電力の比率と Sn 組成比の関係を調べた。Sn 組成比は、X 線回析 (XRD) 逆格子マップ測定を用いた。次に、様々な Sn 組成比を有する GeSn 薄膜形成において、成膜温度が表面平坦性や結晶性に及ぼす効果を調べ、GeSn 薄膜成長における成膜温度の最適化を行った。表面平坦性については原子間力顕微鏡 (AFM)、結晶性は XRD およびラマン分光法を用いて評価を行った。また、結晶構造解析として、透過型電子顕微鏡 (TEM) による観察も行った。

Si と GeSn の格子不整合が大きいため、Si 基板上に形成した GeSn 薄膜には多くの欠陥が生じデバイス特性を劣化してしまう。そこで、スパッタエピタキシー法を用いて Si 基板上への平坦 Ge 疑似基板の形成を試みた。ここでは、スパッタ電力が結晶成長に及ぼす効果を明らかにし、平坦 Ge 膜の形成を試み

た。

優れた結晶性と高い Sn 組成比を併せ持つ GeSn 薄膜の結晶成長の実現に向けて、Sn 析出の挙動の解明に取り組んだ。Sn 析出の挙動を理解することにより、Sn 析出の抑制を試み、高い Sn 組成比と優れた結晶性を同時に実現する GeSn 薄膜結晶成長技術の開発を試みた。ここでは、Sn 析出の評価において、エネルギー分散型 X 線分析 (EDS) やオージェ電子分光 (AES) を用いた。表面形状観察は走査型電子顕微鏡 (SEM) を用いた。

4. 研究成果

(1) Si 基板上への GeSn 薄膜の形成

GeSn 膜のスパッタ成膜条件出しとして、Ge と Sn のスパッタ電力と作製した GeSn 薄膜の Sn 組成比の関係を調べた。結果として、およそ 8.4 および 11.5% の Sn 組成比を有する GeSn 薄膜の形成を実現した。成膜温度上昇に伴い表面での微粒子析出によるラフネスの増大が確認され、この微粒子は EDS により分析した結果、Sn リッチな微粒子であり、Sn の表面析出に起因して形成することがわかった。Sn 組成比が高くなると、より低い成膜温度においても Sn が析出することがわかった。

GeSn 薄膜においては、低温結晶成長が必要であり、成膜温度が低くなると結晶化せずにアモルファス化する。本研究の場合、200 の成膜温度では 8.4 および 11.5% の Sn 組成比においてアモルファスになることがわかっており、成膜温度が上昇すると結晶性が改善され、8.4% の Sn 組成比では 225 、11.5% の Sn 組成比では 250 以上において結晶化することを確認している。

(2) Si 基板上への Ge 疑似基板の形成技術の開発

スパッタ電力と Si 基板上における Ge 膜形成初期過程の相関関係を明らかにし、平坦 Ge 薄膜形成を試みた。図 1 にスパッタエピタキシー法により Si 基板上に作製した Ge 膜の断面 TEM 像および表面 AFM 像を示す。TEM 像から比較的欠陥であることがわかり、AFM 像から表面ラフネスがおよそ 0.23 nm の平坦な Ge 膜が形成していることがわかる。スパッタ電力を増加することにより、Ge 膜の歪緩和が抑制され、Ge 島の成長が抑制され、小さな Ge 島が形成される。Ge 膜の膜厚を増加していくと、スパッタされた Ge 原子の表面拡散により、反応性の高い凹部分に選択的に吸着する。高いスパッタ電力と Ge 原子の表面拡散の効果により、Si 基板上への平坦 Ge 膜の形成が可能となった。さらに、図 1 の結果から垂直方向への転位形成が確認される。スパッタ電力を増加することにより、従来の 60° 転位から 90° 転位へと貫通転位構造が変化したことが示唆される。90° 転位のほうが欠陥密度が小さくなるため、比較的欠陥な Ge 膜が Si 基板上に形成されたと考えられる。

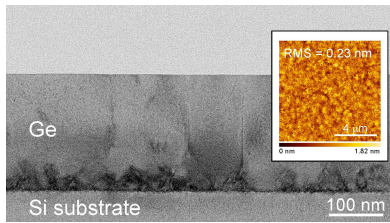


図1 . スパッタエピタキシー法により作製した Si 基板上 Ge 膜の断面 TEM 像と表面 AFM 像 .

(3) Sn 析出の挙動の解明および Sn 組成比の高い結晶性の優れた GeSn 薄膜の形成

Sn 析出の挙動を EDS および AES 測定により調べた。結果を図3 に示す。Sn 析出において、Sn リッチな微粒子 (ドメイン B) および微粒子の形成に伴い形成されるラフネスの大きな表面 (ドメイン C) が観察された。ドメイン C では、EDS の結果から Sn 組成比が小さくなっており、Sn 析出に伴い Ge リッチな領域が形成していることがわかる。このように Sn 析出が起こると、GeSn 膜中に Ge リッチな領域が形成することがわかった。また、250 以上の成膜では Sn が析出してしまいが、薄膜形成後の熱耐性が 400 と比較的高いことがわかっている。これは、成膜中の原子の拡散が Sn 析出に大きく影響を及ぼしていることを示唆しており、成膜中における Ge および Sn 原子の表面拡散の抑制が Sn 析出抑制に効果的であることを示唆している。

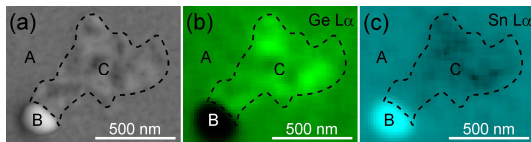


図2 . Sn 析出の観察 . (a)SEM 像 , (b)Ge の EDS マップ , (c)Sn の EDS マップ .

以上の結果を受けて、結晶性が優れた Sn 組成比の高い GeSn 薄膜の結晶成長に取り組んだ。ここでは、成膜中における原子の表面拡散の抑制として、成膜速度の増加による表面拡散の抑制に取り組んだ。結果として、成膜速度を従来の成膜速度より 2-10 倍に高くすることにより、Sn 析出せずに比較的高温で GeSn を成膜することに成功し、優れた結晶性を有する GeSn の結晶成長を実現した。図3 に Sn 組成比が 11.5% で成膜温度が 250 のサンプルの表面 AFM 像を示す。表面ラフネスがおよそ 0.65 nm であり平坦な GeSn 薄膜形成を確認している。XRD 測定では、GeSn 薄膜の XRD スペクトルの Ge(004)ピークの半値幅がおよそ 0.0984° であり、ロッキングカーブの半値幅はおよそ 0.124° であり、これらの値は作製した GeSn 薄膜がこれまでに報告されている GeSn 薄膜の中で優れた結晶性を有していることを示している。

以上の実験結果から、成膜速度や成膜温度を独立に制御可能な物理堆積法であるスパ

ッタエピタキシー法が GeSn および Ge 薄膜形成に有用であることを明らかにした。

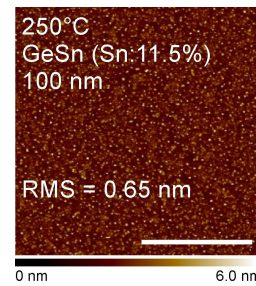


図3 . スパッタエピタキシー法により作製した Sn 組成比が 11.5% の GeSn 薄膜の表面 AFM 像 .

5 . 主な発表論文等

〔雑誌論文〕(計3件)

T. Tsukamoto, N. Hirose, A. Kasamatsu, T. Mimura, T. Matsui, Y. Suda, Formation of GeSn layers on Si (001) substrates at high growth temperature and high deposition rate by sputter epitaxy method, J. Mater. Sci. 50, 4366-4370, 2015. (査読有)

DOI: 10.1007/s10853-015-8990-4

T. Tsukamoto, N. Hirose, A. Kasamatsu, T. Mimura, T. Matsui, Y. Suda, Investigation of Sn surface segregation during GeSn epitaxial growth by Auger electron spectroscopy and energy dispersive x-ray spectroscopy, Appl. Phys. Lett. 106, 052103, 2015. (査読有)

DOI: 10.1063/1.4907863

T. Tsukamoto, N. Hirose, A. Kasamatsu, T. Mimura, T. Matsui, Y. Suda, Effects of boron dopants on Si (001) substrates on formation of Ge layers by sputter epitaxy method, Appl. Phys. Lett. 103, 172103, 2013. (査読有)

DOI: 10.1063/1.4826501

〔学会発表〕(計7件)

T. Tsukamoto, A. Kasamatsu, N. Hirose, T. Mimura, T. Matsui, Y. Suda, Mechanism of Sn surface segregation during GeSn epitaxial growth, 9th International Conference on Silicon Epitaxy and Heterostructures (ICSI 9), Montreal (Canada), 21/5/2015.

T. Tsukamoto, A. Kasamatsu, N. Hirose, T. Mimura, T. Matsui, Y. Suda, Formation of GeSn Layers on Si (001) Substrates by Sputter Epitaxy method, Materials Research Society Spring Meeting, San Francisco (USA), no. A17.01, 9/4/2015.

塚本貴広, 広瀬信光, 笠松章史, 三村高志, 松井敏明, 須田良幸, GeSn 薄膜形成

における Sn 析出の挙動，第 62 回応用物理学会春季学術講演会，東海大学(神奈川)，2015 年 3 月 11 日。

塚本貴広，広瀬信光，笠松章史，三村高志，松井敏明，須田良幸，スパッタエピタキシー法を用いた Si 直上への GeSn 薄膜の形成，第 75 回応用物理学会秋季学術講演会，北海道大学(札幌)，2014 年 9 月 19 日。

塚本貴広，広瀬信光，笠松章史，三村高志，松井敏明，須田良幸，Si 直上 Ge 薄膜形成におけるスパッタ電力の効果と表面平坦化の試み，第 75 回応用物理学会秋季学術講演会，北海道大学(札幌)，2014 年 9 月 18 日。

T. Tsukamoto, A. Kasamatsu, N. Hirose, T. Mimura, T. Matsui, Y. Suda, Effects of DC Sputtering Conditions on Formation of Ge Layers on Si Substrates by Sputter Epitaxy method, 7th International Silicon-Germanium Technology and Device Meeting (ISTDM 2014), Singapore, no. P25, 3/6/2014.

T. Tsukamoto, A. Kasamatsu, N. Hirose, T. Mimura, T. Matsui, Y. Suda, Effect of boron dopant of Si (001) substrates on growth of Ge layers using sputter epitaxy method, 8th International Conference on Silicon epitaxy and heterostructures (ICSI-8), Kyushu University (Kyushu), no.P1-11, 3/6/2013.

6. 研究組織

(1) 研究代表者

塚本 貴広 (TSUKAMOTO TAKAHIRO)
東京農工大学・大学院工学研究院・助教
研究者番号：50640942