

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 16 日現在

機関番号：12608

研究種目：研究活動スタート支援

研究期間：2013～2014

課題番号：25889022

研究課題名(和文)高移動度・層状MoS₂チャンネルトランジスタの基礎的研究研究課題名(英文)Basic research of high-mobility transistor with layered MoS₂ channel

研究代表者

若林 整 (Wakabayashi, Hitoshi)

東京工業大学・総合理工学研究科(研究院)・教授

研究者番号：80700153

交付決定額(研究期間全体)：(直接経費) 2,100,000円

研究成果の概要(和文)：将来ヒューマンインターフェース用トランジスタのチャンネルとして、比較的移動度が高い、原子2次元層状二硫化モリブデン(MoS₂)半導体について、第一原理計算も用いて研究した。バンド構造計算より、アルカリ金属汚染でピニング現象が発生し、MoS₂膜が高濃度n型化することを確認した。他機関キャリア濃度10²¹ cm⁻³と合致している。そこでクリーンプロセスとして、スパッタ法によりMoS₂膜を成膜することで、10¹⁷ cm⁻³程度まで低減できることを確認した。次にMoS₂の下地SiO₂膜の表面平坦性向上により、10¹⁶ cm⁻³に低減でき、従来7倍である27 cm²/V-s (Hall移動度)を達成した。

研究成果の概要(英文)：A basic research of MoS₂ film, which is an atomically-layered semiconductor instead of silicon, was carried out for high-performance and low-cost LSIs. In order to improve the mobility determining transistor performance, it was confirmed that the impurity concentration of MoS₂ film is reduced as 10¹⁷ cm⁻³ by using a high-temperature sputtering method. Moreover, 10¹⁶ cm⁻³ and mobility of 26 cm²/V-s were achieved by using the flattening process for SiO₂ underneath film.

研究分野：工学、電子デバイス

キーワード：電子デバイス・集積回路 遷移金属ダイカルコゲナイド 二硫化モリブデン スパッタ 第一原理計算

1. 研究開始当初の背景

LSI 搭載トランジスタのチャネル材料として、シリコンが広く用いられ、さらに、電荷の移動度が高い InGaAs やゲルマニウム等の研究開発が行われているが、コストの増大が懸念される。そこで、原子レベル層状構造により自己整合的に膜厚が決まるため、コスト増大を回避できる可能性があるグラフェンが有望視されているが、バンドギャップが 0 eV であるためトランジスタの on/off 比が小さく、漏れ電流が大きいため、待機時電力を小さくできないという根本課題がある。

そこで最近、6.5 Å 厚の原子レベル層状構造で構成され、バルクで 1.2 eV、薄膜で 1.85 eV のバンドギャップを持つために 10⁸ 以上の on/off 比が得られる MoS₂ チャネルのトランジスタの研究が始まっている。しかも、研究の極初期段階にも関わらず、これまでに 190 cm²/Vs 程度と比較的高い電子移動度が得られ、20 uA/um 程度(1 V, Tinv = 30 nm) の高い駆動電流が確認されている。

2. 研究の目的

MoS₂ チャネルトランジスタについて、研究期間内に、形成プロセスと高性能化技術を探索して技術基盤を構築した上で、移動度を向上することを目標とする。

3. 研究の方法

移動度向上のためには、各種散乱を抑制する必要があり、特に不純物散乱を抑制することが重要である。

そこでまず他機関(MIT)の既発表論文を、Device simulator (Silvaco, ATLAS) で Reverse engineering することより、チャネルキャリア濃度を見積もった。次に、第一原理計算(asms/PHASE)により、汚染不純物の影響を調べた。その上で、汚染を低減できると考えられる高温(300 °C)スパッタ法を用いて MoS₂ 膜を形成し、TEM や Raman 分光法により結晶性を確認した。さらに、4 探針による抵抗測定や Hall 効果測定などにより、電気的特性を評価した。

4. 研究成果

まず、他機関(MIT)の既発表論文を、Device simulator で Reverse engineering したところ、チャネル不純物濃度が 1.5 x 10²⁰ cm⁻³ と非常に高いことが分かった。

この原因を明らかにするため、第一原理計算を行ったところ、ナトリウムの汚染により、フェルミレベルが伝導帯に Pin されてしまい、高濃度にドーピングされることを確認した。その上で、ナトリウム汚染を低減できると考えられるスパッタ法を用いて MoS₂ 膜を形成し、図 2 の通り、断面 TEM や Raman 分光法により、層状の MoS₂ 膜が形成されていることを確認した。特に高温スパッタ化により、膜質が向上することを確認した。さらに、Hall 効果測定を用いて、300 °C 高温スパッタ

法でナトリウム汚染を低減することにより、キャリア濃度を 10¹⁷ cm⁻³ 程度に低減できることを確認した。

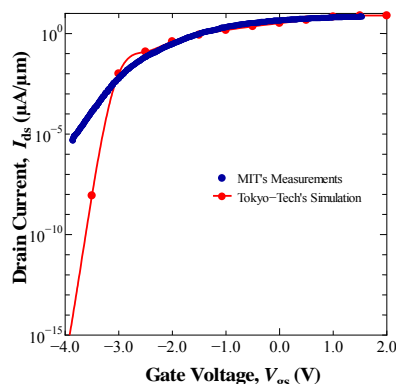


図 1: 他機関データのリバースエンジニアリング結果.チャネル部のキャリア濃度が 1.5 x 10²⁰ cm⁻³ と非常に高いことが分かった .

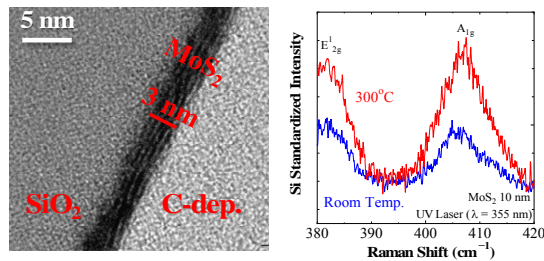


図 2: SiO₂ 膜上に 300 °C 高温スパッタ法で形成した MoS₂ 膜の断面 TEM 写真と Raman 分光評価結果 .

次に、2 次元層状半導体膜を形成するため、2 次元原子層状 MoS₂ 膜の下地である SiO₂ 膜の表面粗さと、MoS₂ 膜の表面粗さの相関を検討した。まず、一般的な二乗平均粗さ(RMS)を用いた場合、双方の相関が小さいことが分かり、一方、図 3 より、空間周波数を指標として用いた場合、MoS₂ 膜と下地 SiO₂ 膜の平坦性の相関が見られ、下地 SiO₂ 膜表面凹凸の空間周波数が小さい(平坦が高い)ほど、MoS₂ 膜表面凹凸の空間周波数が小さい(平坦が高い)ことが分かった。

下地平坦性との関係 | 空間周波数

表面の空間周波数 $f_R = 1/RSm$ による評価

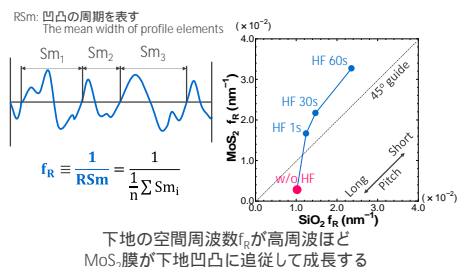
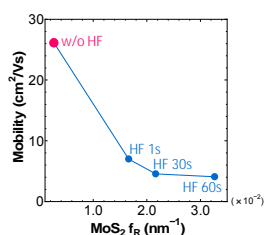


図 3: MoS₂ 膜と下地 SiO₂ 膜の平坦性の相関 . 下地 SiO₂ 膜表面凹凸の空間周波数が小さい(平坦が高い)ほど、MoS₂ 膜表面凹凸の空間周波数が小さい(平坦が高い)ことが分かる .

さらに、SiO₂上 MoS₂膜の断面透過型電子顕微鏡写真より、SiO₂膜表面及び MoS₂膜表面の空間周波数が大きい場合、MoS₂膜の層構造が面直方向になってしまうことが分かった。さらに、Raman 分光強度も高くなることも分かった。その結果、図 4 の Hall 効果測定による MoS₂膜中のキャリア移動度より、MoS₂膜の空間周波数が小さい(平坦性が高い)ほど移動度が向上し、これまでの 7 倍程度となる 27 cm²/V·s が得られた。この値は、ボトムアップで形成する MoS₂膜の世界最高値であると考えられる。ここで、キャリア濃度を 10¹⁶ cm⁻³程度にまで低減できることを確認した。

下地平坦化による電気特性の向上 16

Hall効果測定による移動度



空間周波数減少により結晶性向上
→ 移動度の増加(7倍程度)

図 4: Hall 効果測定による MoS₂膜中のキャリア移動度。MoS₂膜の空間周波数が小さい(平坦性が高い)ほど移動度が向上し、これまでの 7 倍程度となる 27 cm²/V·s が得られた。この値は、ボトムアップで形成する MoS₂膜の世界最高値であると考えている。

次に、トランジスタのコンタクト抵抗低減に向けて、p および n 型化する不純物ドーピング技術について、モリブデン置換と硫黄置換を想定して、第一原理計算を用いて検討し、p 型化にはモリブデン置換のバナジウムとニオブ、n 型化にはモリブデン置換のレニウムが有望であることを明らかにした。

5. 主な発表論文等

〔雑誌論文〕(計 2 件)

- [1] Takumi Ohashi, Hitoshi Wakabayashi, et. al., "Multi-layered MoS₂ film formed by high-temperature sputtering for enhancement-mode nMOSFETs," 2015 Jpn. J. Appl. Phys. 54,04DN08,doi:10.7567/JJAP.54.04DN08, (査読有)。
- [2] 総合報告「シリコントランジスタのあゆみと将来」、若林整、応用物理、招待寄稿、第 82 巻第 4 号 p. 292 (2013), 査読有), <http://www.jsap.or.jp/ap/2013/04/ob820292.xml>.

〔学会発表〕(計 13 件)

- [1] 大橋匠 若林整 外「スパッタ堆積 MoS₂膜の下地平坦化による電気特性向上」, 第 62 回応用物理学会春季学術講演会, 12p-A29-10, 東海大学 6A-204 (神奈川県平塚市), 2015 年 3 月 12 日。
- [2] 松浦賢太郎, 若林整, 「大面積 MoS₂膜形成に向けた Mo の硫化プロセスの検討」, 第 62 回応用物理学会春季学術講演会, 13p-A23-1, 東海大学 6A-204 (神奈川県平塚市), 2015 年 3 月 12 日。
- [3] H. Wakabayashi, "Two dimensional material device technologies," IEEE EDS Mini-Colloquium: WIMNACT 45, Invited, 2015 年 2 月 19 日, 東京工業大学すずかけ台キャンパスすずかけホール・集会室 1 (横浜市緑区)。
- [4] Takumi Ohashi, Hitoshi Wakabayashi, "MoS₂ film thinning on high-temperature sputtering for enhancement-mode nMOSFETs," The Workshop on Future Trend of Nanoelectronics:WIMNACT 45, 2015, 2015 年 2 月 19 日, 東京工業大学すずかけ台キャンパスすずかけホール・集会室 1 (横浜市緑区)。
- [5] Kentaro Matsuura, Hitoshi Wakabayashi, "Improving of ["MoS"] _"2" Film Quality Controlling Sputtering Temperature and Sulfur-Powder Conditions," The Workshop on Future Trend of Nanoelectronics:WIMNACT 45, 2015, 2015 年 2 月 19 日, 東京工業大学すずかけ台キャンパスすずかけホール・集会室 1 (横浜市緑区)。
- [6] T. Ohashi, Hitoshi Wakabayashi, et. al., "Sputtered MoS₂ Film for Future High-Performance Nanoelectronic Devices," Thailand-Japan International Academic Conference, 2014 年 11 月 22 日, 東大・本郷キャンパス・Faculty of Engineering Building No. 2, (東京都文京区)。
- [7] H. Wakabayashi, "Advanced Scaling and Wiring Technology," Tutorials, ADMETA Plus 2014, Invited, 2014 年 10 月 22 日, Yayoi Auditorium Ichijo Hall, The University of Tokyo (Hongo Campus), (東京都文京区)。
- [8] T. Ohashi, H. Wakabayashi, et. al., "Multi-Layered MoS₂ Thin Film Formed by High-Temperature Sputtering for Enhancement-Mode

nMOSFETs," Solid State Device and Materials, 2014, pp. 1074-1075, 2014年9月11日、Tsukuba International Congress Center, (Tsukuba, Ibaraki).

- [9] 大橋匠, 若林整, 外, 「高温スパッタリング法における MoS₂ 薄膜化と電気特性」, 第 75 回応用物理学会秋季学術講演会、18p-A16-14, 2014年9月18日、北海道大学 E307, (札幌市北区)。
- [10] 松浦賢太郎, 若林整, 他, 「高温スパッタリング法による MoS₂ 膜の形成と電気特性」, 第 75 回応用物理学会秋季学術講演会, 18p-A16-13, 2014年9月18日、北海道大学 E307, (札幌市北区)。
- [11] Takumi Ohashi, Hitoshi Wakabayashi, Kuniyuki KAKUSHIMA, Nobuyuki Sugii, Akira Nishiyama, Yoshinori Kataoka, Kenji Natori, KAZUO TSUTSUI, HIROSHI IWAI, "Performance Prediction on n-MOSFET using Single-Layer MoS₂ Channel," The Workshop on Future Trend of Nanoelectronics:WIMNACT 39, 2014, 2014年2月7日、東京工業大学すずかけ台キャンパスすずかけホール集会室 1, (横浜市緑区)。
- [12] 大橋匠, 若林整, 角嶋邦之, 杉井信之, 西山彰, 片岡好則, 名取研二, 筒井一生, 岩井洋, 「単層 MoS₂ チャネルを用いた n-MOSFET の性能見積もり」, 第 74 回応用物理学会秋季学術講演会、19p-C8-14, 2013年9月19日、同志社大学 TC3 2F-201, (京都府京田辺市)。
- [13] Hitoshi Wakabayashi, "Progress and Prospects of Silicon Transistors based on Junction Technologies", International Workshop on Junction Technology 2013, Invited, pp. 98-103,

2013, 2013年6月7日、京都大学・宇治キャンパス・きはだホール、(京都府宇治市)。

〔図書〕(計1件)

[1] 若林整, 「V.19.3.1: 論理素子」, 「化学便覧応用化学編第7版」, 日本化学会編、丸善出版(株), 1788 (1246-1254)頁、招待寄稿、2013。

〔産業財産権〕

○出願 (計0件)

名称：
発明者：
権利者：
種類：
番号：
出願年月日：
国内外の別：

○取得状況 (計0件)

名称：
発明者：
権利者：
種類：
番号：
取得年月日：
国内外の別：

〔その他〕

http://search.star.titech.ac.jp/titech-ss/publisher.act?event=outside&key_t2r2Rid=CTT100647195&lang=jp

6. 研究組織

(1) 研究代表者

若林 整 (WAKABAYASHI, Hitoshi)

東京工業大学・大学院総合理工学研究科・教授

研究者番号：80700153