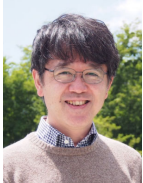


サブメガビット量子計算機を実現する超伝導スピンハイブリッド量子技術の開拓



研究代表者	東北大学・工学研究科・教授 山下 太郎（やました たろう）	研究者番号：60567254
研究課題情報	課題番号：25H00406 キーワード：量子計算、量子制御、超伝導、n接合	研究期間：2025年度～2029年度

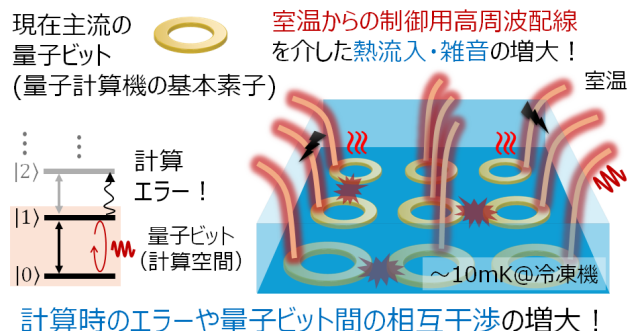
なぜこの研究を行おうと思ったのか（研究の背景・目的）

●研究の全体像

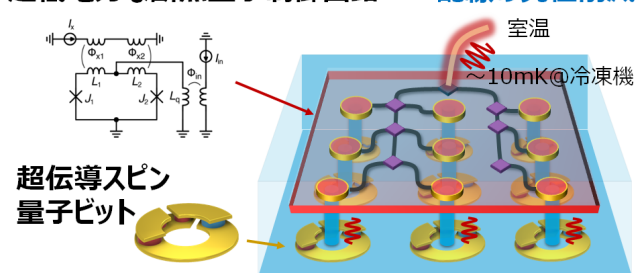
量子計算機は、量子力学の効果を計算に活用することで、現在の高性能計算機でも解くのが困難な問題を解くことができることが期待されている次世代の計算機である。様々な物理系（ハードウェア）が研究される中で、超伝導体を用いた量子計算機の大規模化が急速に進展しており、世界各国で大型プロジェクトが進行中である。米国では、IBMが1,000量子ビット（量子ビットは量子計算機の基本素子）を超える計算機を報告している。一方で、量子計算機の実用化には100万（1メガ）量子ビット程度が必要とも言われており、今後のさらなる大規模化が急務である。

現在、大規模化に向けた主要課題は、量子ビットそのものとその制御方法にある。まず量子ビットについては、主流のトランズモンと呼ばれるタイプの量子寿命（量子状態を保持できる時間）向上が進んでいる一方、その代償として高速制御時の計算エラーや、量子ビット間の望まない相互干渉（クロストーク）が問題となっている。これらを回避するための様々な試みがなされているものの、依然として大規模化に向けた原理的な課題である。

制御方法については、現在は個々の量子ビットを、室温に配置した制御装置から発生した高周波（マイクロ波）信号により制御している。ところがこの方法では、冷凍機の極低温環境（摂氏マイナス273℃程度）に実装された量子ビットと、室温制御装置の間を高周波配線で接続する必要がある。そのため、量子ビットの大規模化に伴い配線数が増大し、配線を通じた熱や雑音の流入が深刻化する。冷凍機内で動作する制御回路により配線数を低減する方法が検討されているものの、回路自体の消費電力（発熱）が大きく、100万量子ビット級へ拡張可能な方式は未だ確立されていない。



超低電力な断熱量子制御回路 配線の究極削減



新型量子ビットによるエラー・相互干渉の飛躍的低減

図1 量子計算機の大規模化における課題（上）と本研究におけるアプローチ（下）のイメージ図

以上の背景を受け本研究では、現在主流の量子ビットとは異なる超伝導スピン量子ビットを用いた多ビット回路及び断熱動作する量子制御回路を創出し、それらのマルチチップモジュール化を実現することで、100万量子ビットへの大規模化に向けた新しい量子基盤技術の開拓を目指す。

超伝導スピン量子ビットは、我々がこれまで理論提案から原理実証まで進めてきた独自の量子技術で、n接合と呼ばれる超伝導体と強磁性体の積層構造を有する素子を組み込んだ量子ビットである。従来型よりも大きな非調和性（エネルギー準位の非等間隔の度合い）の特長により、原理的に高速制御時のエラーが低減でき、相互干渉の問題も緩和できる。また断熱制御回路は、断熱磁束量子パラメトロン（AQFP）という物理限界に迫る超低消費電力（発熱）性を有する回路方式を採用することで、量子ビット数が増大しても冷却能力の限られた冷凍機内に実装可能なため、100万量子ビット級へ拡張可能な量子制御回路の有力候補である。そして、超伝導スピン量子ビットと断熱制御回路を融合するためのモジュール化について、これまで本チームで培ってきた超伝導光子検出器と超伝導論理回路のハイブリッド実装技術を発展させ、多量子ビット回路と多ビット量子制御回路をマルチチップモジュール化することで、スケラブルな量子回路システムを実証する。以上を通じ、実用的な超伝導量子計算機に向けたサブメガビット級への拡張性を示す基盤技術を探求する。

この研究によって何をどこまで明らかにしようとしているのか

上記の目標を達成するために、以下の研究項目に取り組む。

●具体的な研究項目

① 超伝導スピン量子ユニット回路

原理実証を行った超伝導スピン量子ビットを多ビット量子ユニット回路へと展開し、非調和性や回路構造の観点から拡張性を有する回路を実現する。

② 断熱量子ビット制御回路

低消費電力な断熱回路により、多量子ビット制御回路を実現する。これにより、消費電力や配線数削減の観点から、サブメガビット級への拡張性を検証する。

③ 回路作製・マルチチップモジュール実装技術

培ってきた回路作製技術とマルチチップモジュール実装技術を発展させ、超伝導スピン量子ユニット回路と制御回路のハイブリッド量子回路を実現し、量子ビット制御や拡張性を実証する。

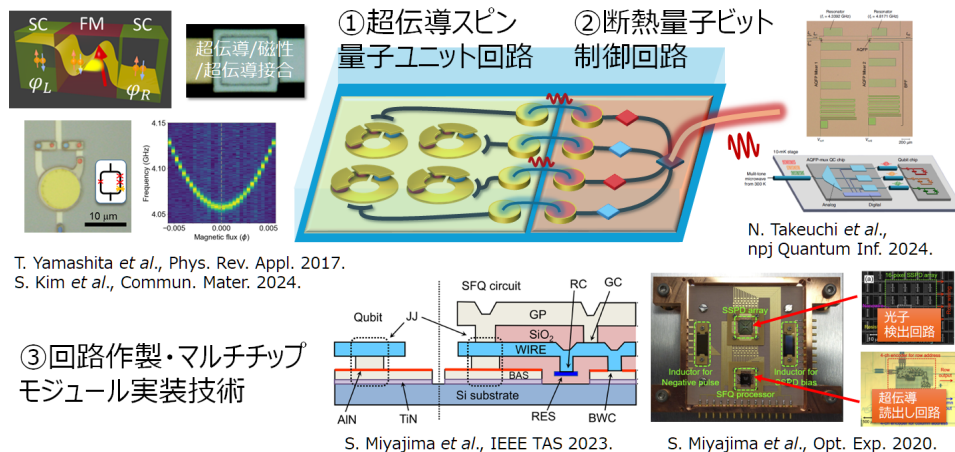


図2 本研究で取り組む研究項目の概要図