

熱力学的極限に挑む断熱モード磁束量子プロセッサの研究

Study on Adiabatic Single-Flux-Quantum Circuits
Operating in the Thermodynamic Energy Limit

課題番号：26220904

吉川 信行 (YOSHIKAWA NOBUYUKI)

横浜国立大学・大学院工学研究院・教授



研究の概要

Josephson 接合の超伝導位相を断熱的に変化させることで、高速性が特徴の磁束量子回路において、熱力学的極限に迫る究極的な低消費エネルギー化を図る。半導体回路に対して6桁以上の低減化を目指し、冷却を考慮しても十分な優位性を生み出す。プロジェクトの最終目標として、3次元集積化された16b AQFPプロセッサの5GHzでの高速動作実証を目指す。

研究分野：電子デバイス・電子機器

キーワード：電子デバイス・集積回路

1. 研究開始当初の背景

将来のエクサスケールの高性能コンピュータの実現のためには、演算におけるエネルギー効率が高より格段に高い論理回路が必要不可欠である。一方で、論理回路の1ビット当たりの消費エネルギーに下限値が存在するかどうかは未解決の問題である。情報機器の低消費エネルギー化を進めるためには、この問題の本質的な理解が極めて重要である。

2. 研究の目的

本研究は、Josephson 接合の超伝導位相をゆっくりと断熱的に変化させることで、高速

性が特徴の磁束量子回路において、熱力学的極限に迫る究極的な低消費エネルギー化を図る。図1に半導体CMOS回路、従来の単一磁束量子(SFQ)回路、ならびに本提案の断熱モード磁束量子(AQFP)回路のビットエネルギーとクロック周期の関係を示す。AQFP回路はCMOSに対して6桁以上のエネルギー低減化が可能であり、冷却を考慮しても十分な優位性を持つ。本研究ではAQFP回路を中核とし、それを情報処理システムとして実用化するために不可欠なメモリと3次元集積回路プロセスを開発する。プロジェクトの最終目標として、3次元集積化された16b AQFPプロセッサの5GHzでの高速動作実証を目指す。

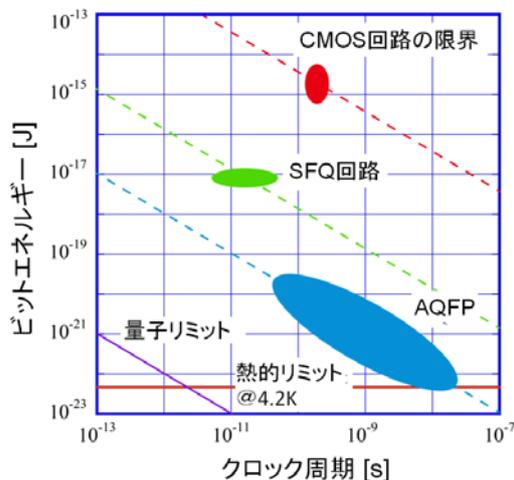


図1 各種論理回路のビットエネルギーとクロック周期の関係

3. 研究の方法

断熱モード回路とは、回路を断熱的にゆっくりと動作させることで演算エネルギーを低減する方法である。AQFP回路では、図2の様に回路のポテンシャルをシングルウェルからダブルウェルに断熱的に変化させる。これにより回路の抵抗成分に生じる電圧を抑制し、演算における消費エネルギーを極限まで小さくする。信号のエネルギーは断熱モード回路では、消費されることなく全て電源

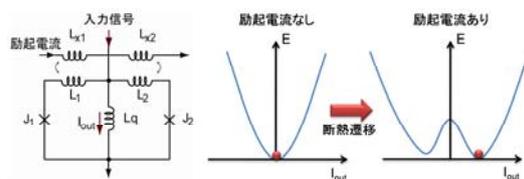


図2 AQFP 論理ゲートとそのポテンシャル変化

に回収され、再利用される。超伝導回路は本質的に無損失であり、断熱モード動作における低エネルギー性能を極限まで発揮できる。

4. これまでの成果

AQFP 回路の基本特性と回路設計基盤技術の研究については、本年度までに以下の研究成果を得た。

- ・AQFP 回路の動作周波数とエネルギー、誤り率の関係を理論的に検討し、熱雑音を考慮しても AQFP 回路は低エネルギーかつ低誤り率で論理演算を行えることを明らかにした。

- ・AQFP 回路を最適設計し、百万ゲート規模の大規模 AQFP 回路が実現可能であることを理論的、実験的に示した。

- ・プロセスばらつきに強い AQFP セルライブラリを開発し、それらを用いて加算器やレジスタファイルなどの回路コンポーネントの動作実証を行った。

- ・実験により AQFP 回路のエラーレートを評価し、高速において低エラーレートで動作することを示した。

- ・論理合成、論理シミュレーション、自動配置配線で構成される統合自動設計環境を構築し、大規模 AQFP 回路の自動設計を可能とした。

以上の研究成果は全て世界初の試みであり、米国で提案されている超伝導回路をも性能的に凌駕する。

一方、当初の計画には無い重要な研究成果として、演算における情報エントロピーの変化が無い可逆 AQFP 回路を世界に先駆けて発明した。可逆 AQFP 回路は入出力に対して双方向の演算が可能であり、時間反転クロッキングにより出力結果から入力結果を得ることができる。本研究では、提案した可逆 AQFP 回路が Landauer リミット以下のエネルギーで論理演算できることを数値シミュレーションにより示した。

強磁性体を用いたメモリについては、微小強磁性体の磁化の向きにより超伝導位相を変化させる位相制御型超伝導メモリの原理実証に成功した。本メモリは、これまで超伝導ループに蓄えていた情報を微小な磁性体に置き換えることで、従来の超伝導メモリのサイズを格段に縮小する技術として非常に重要である。

3次元超伝導集積回路プロセスの研究については、グランドプレーン層の上下に Josephson 接合層を持つ、ダブルゲートプロセスを世界で初めて構築し、これにより加算器等の AQFP 回路の動作実証に成功した。これらの研究成果は、将来の3次元 AQFP 回路の可能性を示すものであり、高集積 AQFP 回路の実現において重要な成果と言える。

5. 今後の計画

今年度までの研究成果は、既に AQFP プロセッサの設計に向けて全ての要素技術が整ったことを示しており、現在、前倒して AQFP プロセッサの基本アーキテクチャの検討を進めている。今後は、全ての技術を結集して 16b AQFP プロセッサを試作し、目標 5GHz での動作実証ならびに消費電力の評価を行う。強磁性体を用いたメモリについては、16 ビットメモリの実証を通して大規模メモリとしての安定性の評価を行う予定である。

6. これまでの発表論文等 (受賞等も含む)

1. N. Takeuchi, Y. Yamanashi, N. Yoshikawa, "Reversibility and energy dissipation in adiabatic superconductor logic," *Scientific Reports*, **7**, 2017, 75-1-12.
2. N. Tsuji, C. L. Ayala, N. Takeuchi, T. Ortlepp, Y. Yamanashi, N. Yoshikawa, "Design and Implementation of a 16-Word by 1-Bit Register File Using Adiabatic Quantum Flux Parametron Logic," *IEEE Trans. Appl. Supercond.*, vol. **27**, 2017, 1300904-1-4.
3. C. L. Ayala, N. Takeuchi, Y. Yamanashi, T. Ortlepp, N. Yoshikawa, "Majority-logic-optimized parallel prefix carry look-ahead adder families using adiabatic quantum-flux-parametron logic," *IEEE Trans. Appl. Supercond.*, vol. **27**, 2017, 1300407-1-7.
4. H. Ito, S. Taniguchi, K. Ishikawa, H. Akaike and A. Fujimaki, "Fabrication of superconductor-ferromagnet-insulator-superconductor Josephson junctions with critical current uniformity applicable to integrated circuits," *Applied Physics Express*, vol. **10**, 2017, 033101-3.
5. N. Takeuchi, Y. Yamanashi, N. Yoshikawa, "Thermodynamic Study of Energy Dissipation in Adiabatic Superconductor Logic," *Phys. Rev. Appl.* **4**, 2015, 034007-1-6.
6. N. Takeuchi, Y. Yamanashi, N. Yoshikawa, "Adiabatic quantum-flux-parametron cell library adopting minimalist design," *Journal of Applied Physics*, **117**, 2015, 173912.
7. N. Takeuchi, Y. Yamanashi, N. Yoshikawa, "Reversible logic gate using adiabatic superconducting devices," *Scientific Reports*, vol. **4**, 2014, 6354-1-4.

ホームページ等

<http://www.yoshilab.dnj.ynu.ac.jp/jpn/>