

平成 30 年 6 月 22 日現在

機関番号：23803

研究種目：基盤研究(C) (一般)

研究期間：2014～2017

課題番号：26330068

研究課題名(和文) 不連続ガレルキン時間領域法に基づく電磁界・回路混合解析に関する研究

研究課題名(英文) A Research of Electromagnetic and Circuit Mixed-Mode Analysis Based on DGTD Method

研究代表者

渡邊 貴之 (Watanabe, Takayuki)

静岡県立大学・経営情報学部・准教授

研究者番号：90326124

交付決定額(研究期間全体)：(直接経費) 1,700,000円

研究成果の概要(和文)：本研究の目的は、モバイル情報端末や高性能サーバに内蔵される高密度実装(基板・インターポーザ等)を対象として、その信号品質・電源品質・電磁波ノイズをシミュレーションにより予測するための高速高精度な回路・電磁界混合解析手法の確立である。本研究では、DGTD法による電磁界解析とSPICEやLeapfrog型の回路解析との接続アルゴリズムの理論構築とソルバ開発を行った。開発した混合解析ソルバについての応用事例として、配線の信号完全性解析について検証を行った。また、GPGPUによる並列化を実装し、配線モデルの区分数を増加させることによる、解析精度の向上についても確認を行った。

研究成果の概要(英文)：The purpose of this research is high-speed and high-precision electromagnetic and circuit mixed-mode analysis for predicting signal integrity, power integrity and electromagnetic interference for high density circuit board in mobile devices and high performance servers. In this research, the theoretical construction of connection algorithm between electromagnetic analysis by DGTD method and circuit analysis based on SPICE and Leapfrog method was done. Also we developed a solver based on above algorithm. As an application example of the developed mixed solver, we verified the signal integrity analysis of the interconnect. We also verified the improvement of analysis accuracy by implementing parallelization by GPGPU and increasing the number of divisions of the interconnect model.

研究分野：計算機システム・ネットワーク, 回路とシステム

キーワード：回路シミュレーション 電磁界シミュレーション SI/PI/EMI解析

1 . 研究開始当初の背景

モバイル情報端末や高性能サーバに内蔵される高密度実装(基板・インターポータ等)の設計を考えると、電源系ノイズはLSIの誤動作を引き起こす可能性があるだけでなく、信号品質の低下やEMI(電磁妨害)を引き起こすクリティカルな問題の一つである。一方、信号配線におけるインピーダンスミスマッチングによる反射がEMIを引き起こし、また、配線経路中のピアによる電源系の縦断が、電源系ノイズを誘発する場合がある。

以上のように、これらのノイズは相互に関係しているため、いずれか一つだけを対策しても全体としての性能向上を図ることは難しい。このような各種ノイズを設計時に正確に見積もるためには、高密度実装の詳細なレイアウトと周辺回路(LSIの入出力回路やディスクリット素子等)の双方を結合した系全体に対して、高精度なシミュレーションを実行することが有望である。このような系全体に対するシミュレーションでは、3次元的なレイアウトを含む解析空間に対する電磁界解析と、周辺回路に対する回路解析とを混合させた回路・電磁界混合解析手法が必要である。

申請者は、2000年代初頭から、企業との共同研究により電磁界解析手法の一つであるFDTD(有限差分時間領域)法をプリント配線基板からの電磁波ノイズ解析に逸早く適用し、未知変数が1億自由度以上の問題をメモリ分散型の並列計算によって実用時間で解析可能なシミュレータを開発した。陽解法であるFDTD法は電界・磁界を時間的・空間的に交互に計算するLeapfrog型のアルゴリズムを採用しており、行列計算が不要で、並列計算に適しているとの知見を得た(荒木健次、渡邊貴之、浅井秀樹、「並列分散処理型3次元電磁界シミュレータBLESSによる大規模PWBの解析」, エレクトロニクス実装学会誌, pp.368-376, Vol. 9, No.5, 2006年8月)。また、FDTD法と標準回路シミュレータであるSPICEとを連携させることで、回路・電磁界混合解析を実現し、これらの手法について特許出願を行い、特許2件「回路解析システム及びその解析方法(2006年9月登録, 特許第3860514号, 発明者: 荒木健次, 浅井秀樹, 渡邊貴之)」, 「情報処理装置および方法, 記録媒体, 並びにプログラム(2006年9月登録, 特許第3856374号, 発明者: 荒木健次, 浅井秀樹, 渡邊貴之)」として登録済みである。

一方、構造格子を前提としたFDTD法では、斜め境界や曲面への境界適合性が悪く、さらに時間・空間的に2次精度であることから生じる数値拡散や振動といった問題点があり、高周波信号・ノイズに対する精度のよい解を得るためには、極端に微細な格子サイズを設定する必要があるという課題があった。この課題に対して、サブセル法・サブグリッド法・NS-FDTD法・CIP法などの国内・国外の研究が報告されているが、原則として構造格

子を前提としており、申請者は根本的な解決法を着想するには至らなかった。

申請者はその後、FDTD法で用いられているLeapfrog型の解析アルゴリズムが、回路解析に対しても適用可能であったことから、高密度実装の多層電源系を構造格子に離散化した上で線形RLC回路としてモデル化する手法を提案し、Leapfrog型の回路解析によってSPICE比100倍以上の高速化が可能であることを示した。また、マルチCPUに対応した並列化によって、プロセッサ台数にほぼ比例したスケラブルな高速化率を達成できることを確認した(Takayuki WATANABE, Yuichi TANJI, Hidemasa KUBOTA and Hideki ASAI, "Fast Transient Simulation of Power Distribution Networks Containing Dispersion Based on Parallel-Distributed Leapfrog Algorithm," IEICE Transaction on Fundamentals of Electronics, Communications, Vol.E90-A, No.2, pp.388-397, Feb. 2007)。また、これらの手法について特許出願を行い、「パワーインテグリティ解析装置, パワーインテグリティ解析方法およびプログラム(2011年10月登録, 特願第4843091号, 発明者: 渡邊貴之, 浅井秀樹)」として登録済みである。更に、電源系を構造格子でなく有限要素法と同様の非構造格子を用いてモデル化する手法についても提案し、構造格子に比較して数分の一の素子数で高い計算精度が得られることを示した(渡邊貴之, "電源プレーンの三角形メッシュを用いた等価回路モデルの比較とその過渡解析の高速化", 電子情報通信学会回路とシステムワークショップ, pp.102-107, 2013年7月)。しかし、解析対象が電源系のみと限定的であり、信号品質・電源品質・電磁波ノイズまでを統合的に解析する回路・電磁界混合解析の重要性を再認識するに至った。

一方、近年、有限要素法と有限体積法を組み合わせた時間領域での電磁界解析手法として、DGTD(不連続ガレルキン時間領域)法が注目されている。DGTD法自体は1990年代に提案された手法だが、FDTD法と同様に行列演算を必要としない陽解法でありながら、高次精度且つ非構造格子を用いた高精度な解析が可能であることから、その有用性に注目が集まっている。回路・電磁界混合解析において、FDTD法の代わりにDGTD法を利用することで、FDTD法において問題となっていた境界適合性や数値拡散・振動の問題を克服できることが期待できる。

本研究では、DGTD法を回路シミュレータと連携させることにより、従来のFDTD法に基づく手法と比較して、より高精度な解析手法の実現を目指す。また同時に、DGTD法と回路シミュレータとを並列分散処理することで、超大規模な系に対してスケラブルな解析コストの実現を目指す。

2. 研究の目的

本研究では、モバイル情報端末や高性能サーバに内蔵される高密度実装（基板・インターポーザ等）を対象として、その信号品質・電源品質・電磁波ノイズをシミュレーションにより予測するための高速高精度な回路・電磁界混合解析手法を確立する。従来の回路・電磁界混合解析手法では、電磁界解析の手法として FDM（有限差分法）や FDTD（有限差分時間領域）法が広く用いられてきた。しかし、FDM や FDTD 法は境界適合性や数値拡散特性に欠点があり、近年、有限要素法の解析メッシュに基づく DGTD（不連続ガレルキン時間領域）法が有望視されている。本研究では、DGTD 法を回路シミュレータと連携させることにより、従来の FDTD 法に基づく手法と比較して、より高精度な解析手法の実現を目指す。また同時に、DGTD 法と回路シミュレータとを並列分散処理することで、超大規模な系に対してスケーラブルな解析コストの実現を目指す。

3. 研究の方法

本研究では、DGTD 法に基づく電磁界解析領域と、LSI の入出力回路や多端子素子など接続し混合解析を実現するための基礎理論構築を行う。

電磁界・回路混合解析を実行するためには、電界・磁界と電圧・電流の相互変換と時間・空間的な同期が必要となる。本研究においては、一般的な MNA（修正節点解析法）や NA（節点解析法）で表現された回路行列との混合解析アルゴリズムを開発する。具体的には、電磁界領域の端子部の電界から回路領域での電圧を算出し、回路領域に対して等価電圧源として印加する。さらに、等価電圧源に流れる電流を電流密度に変換し、電磁界領域の端子部に印加する。本アルゴリズムは、FDTD 法と回路シミュレータとを接続する際の混合解析アルゴリズムと基本的な手順は同一であるが、DGTD 法と FDTD 法では電界・磁界の時間的・空間的な更新式が全く異なるため、それらの差異を考慮したアルゴリズム構築を行う。

また、回路解析手法として SPICE 型の陰解法を用いた場合と、Leapfrog 型の陽解法を用いた場合の両者について検討し、解析時間刻み幅のマルチレート性を活かした制御方法について検討を行う。特に、Leapfrog 型の回路解析アルゴリズムは、FDTD 法や DGTD 法の電界・磁界更新式と親和性が高く、電磁界解析ソルバ側に直接組み込むことが可能と予測している。

また、DGTD 法と回路解析との混合解析時におけるアダプティブメッシュ活用技術の理論構築を行う。

さらに、構築した回路・電磁界混合解析アルゴリズムについて、アルゴリズムのマルチ CPU/GPU による並列化を検討する。

4. 研究成果

本研究では、高密度実装を対象として、その信号品質・電源品質・電磁波ノイズをシミュレーションにより予測するための高速高精度な回路・電磁界混合解析手法の確立を目指している。従来の回路・電磁界混合解析手法では、電磁界解析の手法として FDTD 法が広く用いられてきた。しかし、FDTD 法は境界適合性や数値拡散特性に欠点があり、近年、DGTD（不連続ガレルキン時間領域）法が有望視されている。

本研究では、まず DGTD 法による電磁界解析領域と回路解析領域との接続アルゴリズムの基礎理論構築を行った。電磁界・回路混合解析を実行するためには、電界・磁界と電圧・電流の相互変換と時間・空間的な同期が必要となる。先行研究を参考としつつ、一般的な修正節点解析法や節点解析法で表現された回路行列との混合解析アルゴリズムを開発するために、基礎的な 2 次元問題に対する DGTD 法の解析アルゴリズムを MATLAB 上に実装した。電磁界領域の端子部の電界から回路領域での電圧を算出し、回路領域に対して等価電圧源として印加し、さらに等価電圧源に流れる電流を電流密度に変換し、電磁界領域の端子部に印加する手法について検討した。少数の線形受動素子からなる回路を接続し、DGTD 法との混合解析が可能であることを確認した。

次に、能動素子を含むより大規模な回路解析が可能な SPICE 型や Leapfrog 型回路シミュレータとの混合解析を実現するために、MATLAB で記述した 2 次元 DGTD 法の基礎プログラムを基に C/C++ プログラムを実装した。また、回路シミュレータ側としては、ソースコードが公開されており自由に改変が可能な SPICE3F5 をベースとした連携機能の実装を進めた。

MATLAB で記述した 2 次元 DGTD 法の基礎プログラムを基に実装した C/C++ プロトタイププログラム（電磁界解析ソルバ）と、ソースコードが公開されており自由に改変が可能な SPICE3F5 をベースとした回路シミュレータとの混合解析機能の実装を進めた。回路シミュレータ側の可変解析タイムステップ幅のマルチレート性を考慮しながら、電磁界解析ソルバ側の解析タイムステップと同期させ、電磁界領域の端子部の電界から回路領域での電圧を算出し、回路領域に対して等価電圧源として印加し、さらに等価電圧源に流れる電流を電流密度に変換し、電磁界領域の端子部に印加する機構の実装を行った。

さらに、回路解析手法として SPICE 型の陰解法でなく、陽解法を用いることで行列計算が不要で並列化に適した Leapfrog 型の回路解析アルゴリズムとの混合解析機能の実装について検討した。結果として、Leapfrog 型の回路解析アルゴリズムは、DGTD 法の電界・磁界更新式と親和性が高く、電磁界解析ソルバ側に直接組み込むことが可能との知見を

得た。実際に, Leapfrog 型の回路解析アルゴリズムの電磁界解析ソルバへの組み込みを行った。

一方で, DGTD 法と回路解析との混合解析時におけるアダプティブメッシュ活用技術の理論構築については, Leapfrog 型回路解析アルゴリズムとの混合解析機能の実装に想定以上の時間を要したため当初の計画通りに進まず, 今後の課題としたい。

開発した DGTD 法と Leapfrog 型回路解析アルゴリズムとの混合解析についての応用事例として, DGTD 法に基づく配線のシグナルインテグリティ(信号完全性)解析とディスクリット素子を対象とした Leapfrog 型回路解析の混合解析について検証を行った。配線の電信方程式に対して不連続な基底関数を適用し, 数値フラックスを用いて不連続性を補償する DGTD 計算と, Leapfrog 型回路解析の混合解析が可能であることを示し, また, モード分解を適用することによって, 多層線路(マルチコンダクタ)問題への拡張についても可能であることを示した。さらに, CUDA/C++環境下での GPGPU による並列化を実装し, 配線モデルの区分数を増加させることによる, 解析精度の向上についても確認を行った。

5. 主な発表論文等

(研究代表者, 研究分担者及び連携研究者には下線)

[学会発表](計 2 件)

1. Takayuki Watanabe, “Hybrid Modeling Method for Multilayered Power/Ground Planes by Delaunay Triangulation,” The IEEE Electrical Performance of Electronic Packaging and Systems (EPEPS) 2014, Oct. 2014.
2. Takayuki Watanabe, “A Study of Interconnect Analysis Based on DGTD Method,” RISP International Workshop on Nonlinear Circuits, Communications and Signal Processing 2018, Mar. 2018.

6. 研究組織

(1) 研究代表者

渡邊 貴之 (WATANABE Takayuki)

静岡県立大学・経営情報学部・准教授

研究者番号: 90326124