

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 9 日現在

機関番号：13901

研究種目：基盤研究(C) (一般)

研究期間：2014～2016

課題番号：26420229

研究課題名(和文) パワー半導体型低圧直流遮断器の仕様適正化と遮断性能向上に関する研究

研究課題名(英文) Low-Voltage DC Circuit Breaker Constructed of Power Semi-Conductor: Toward High Current Breaking Ability

研究代表者

横水 康伸 (Yokomizu, Yasunobu)

名古屋大学・工学研究科・教授

研究者番号：50230652

交付決定額(研究期間全体)：(直接経費) 3,800,000円

研究成果の概要(和文)：IGBT(Insulated Gate Bipolar Diode)を用いた低圧用直流遮断器を提案・試作した。この遮断器では、ゲート・エミッタ間電圧をある時定数で低下させることによって、直流電流を限流遮断している。本研究では、時定数を10、5および1msに設定し、電流遮断実験を行い、電流遮断性能を包括的に解明した。時定数を5msに設定することによって、直流電流遮断性能を向上でき、また遮断時に発生する過電圧を抑制できる。さらに、SiC系パワー半導体を用いた直流遮断器を試作し、その特性を評価した。

研究成果の概要(英文)：A model low-voltage DC circuit breaker has been constructed to apply an insulated gate bipolar transistor to the direct-current interruption. The model circuit breaker functions limitation and interruption of the DC through a decrease in a gate-emitter voltage with an elapsed time at a certain time-constant. This research was performed to make the comprehensive elucidation on the current breaking properties. With regard to a current breaking property, the model circuit breaker designed with the time constant of 5 and 1 ms proved to accomplish the current interruption even for 300 A and even for the circuit inductance of 4.2 mH. Deriving an ohmic heat emerging during a current-limiting period allowed to find out the successful-interruption criterion that the ohmic heat energy is lower than 25 J or the current limiting time is longer than about 5 ms.

研究分野：電気工学

キーワード：大電流 直流 遮断器 限流遮断 パワー半導体

1. 研究開始当初の背景

低電圧直流給電システムは、インターネットデータセンタ(IDC)の一部で既に試験的に導入が始まっている。近年では、オフィス等での直流給電が検討され、また、スマートグリッドを直流で運用することも検討されている。したがって、需要家内給電システムおよびグリッドにおける直流の利用率は今後増加すると予想される。

低電圧直流給電システムでは、遮断器が設置され、システム回路の開閉および故障電流の遮断を行っている。現状では、遮断器はアーク放電の過渡応答を利用して、電流を遮断している。あるメーカーとの共同研究として直流遮断の遮断現象を行ったところ、現状の遮断器は以下に示す困難さおよび欠点を有していることを認識した。(a) 遮断器の高電圧化・大電流化は、多くのアーク要素技術に影響されてしまい、電圧・電流の目標値を達成しにくい。(b) 限流遮断時間はアーク特性に依存し、所望値に設定することが困難である。

2. 研究の目的

平成 23 ~ 25 年度科学研究費補助金(基盤研究(C)23560323)の補助を受け、パワー半導体型直流適合遮断器の機能展開と実証研究を実施してきた。パワー半導体として Si 系 IGBT(Insulated Gate Bipolar Diode)を用い、さらに直流に適合させるよう限流機能を具備させた回路構成を考案してきた。次いで、モデル遮断器を試作し、直流電流の遮断性能を提示してきた。

この研究の推進過程において、IGBT 型モデル遮断器は、大電流遮断にやや不向きであるとの感触を得た。しかし、性能発展につながる方法として、ゲート・エミッタ間電圧の時定数を適正化することによって、遮断限界を高性能化できる見通しを得ている。また、電流抑制部の回路構成仕様の適正化によって、パワー半導体型直流適合遮断器の遮断性能を向上できると考えられる。この電流抑制部は、パワー半導体型遮断器のみならず、現在のアーク利用型遮断器への遮断責務の緩和に貢献できるものと考えている。

一方、近年、SiC 系パワー半導体が開発されている。SiC 系半導体は、次世代のパワー半導体デバイスとして高耐圧・低損失の次世代パワーデバイス材料として期待されている。従来の SiC 製 IGBT と比較して、高電圧化およびスイッチング損失の大幅な低減を期待できる。本研究では、SiC 系半導体をいち早く電流遮断技術へ適用し、モデル器を試作する。SiC 系パワー半導体を用いた低圧用直流遮断器で遮断実験などを行う。

3. 研究の方法

(1) ゲート・エミッタ間電圧の時定数の適正化

IGBT を用いた低圧用直流遮断器を提案・試作し、その仕様の適正化によって電流遮断性

能を向上させることを目指している。これまで本モデル器での限流遮断過程においては、IGBT のゲート・エミッタ間電圧を時定数 10 ms で低下させてきた。しかし、研究の進行過程において、時定数を他の値に調整すれば、電流遮断性能を向上できる可能性があることに気づいた。そこで、今年度においては、時定数を 5 および 1 ms に設定し、電源電圧 120 V および回路インダクタンス 4.2 mH の下で、80 ~ 200 A の直流電流遮断実験を行った。

(2) 電流遮断責務の軽減

遮断器の遮断責務を軽減させることを目的として、低圧直流用限流器の回路構成を考案してきた。この回路構成の特徴は、受動素子あるいはダイオードなどから構成されること、すなわち制御回路および制御用電源を不要とすることである。本年度においては、考案した回路構成の一つ(L-R 型)に関して、直流電流遮断プロセスおよび遮断器に発生する電圧を計算によって求めた。

(3) 大電流域での電流遮断

遮断条件として電流を 300 A まで増加させ、また回路インダクタンスとして 0.17 ~ 4.2 mH の広範囲で設定し、実験条件を増やした。さらに、累積ジュール熱と限流時間に着眼し、遮断成否の分析に着手した。

(4) SiC 系 MOSFET 素子の採用

パワー半導体素子として SiC 系 MOSFET 素子を用いた。さらにゲート・ソース間(G-S 間)電圧の低下方式として二段階低下方式を考案した。同方式では、平常時には G-S 間電圧を 20 V に設定し、パワー半導体素子のオン電圧降下をなるべく低下させる、また限流遮断時は、G-S 間電圧を 20 V から 15 V まで急速に(時定数 0.05 ms)で低下させ、ドレイン・ソース間抵抗を急速に高め、次いで 15 V から 0 V に向けて時定数 5 ms で低下させ、過渡的過電圧の発生を抑制させる。

4. 研究成果

(1) 以下の 3 項目を検討した。i) 電流遮断性能、ii) IGBT での累積ジュール熱 w 、および iii) 異常電圧の発生。その結果、時定数が 5 ms および 1 ms の場合、 w が低下し、遮断失敗が防がれ、200 A 遮断を達成できた。一方で、時定数 1ms の場合、モデル器端子間に 800 V を超える異常電圧が生じてしまう。時定数 10 ms の場合、 w が約 30 mJ に達し、160 A 以上の電流を遮断成功できなかった。従って、時定数 5 ms が適正であることを見いだすことができた。

(2) 限流器の抵抗素子の抵抗値を 0.1 ~ 5 mΩ に設定した。抵抗値として、1 Ω に設定すれば、図 1(a)に示されるように、200 A の電流を 10 ms において 120 A に限流できること、図 1(b)に示されるように、遮断器には過渡的過電圧は発生しないことを示すことができた。

(3) 図 2 に示されるように、時定数 5 ms に設定したモデル遮断器は高インダクタンス

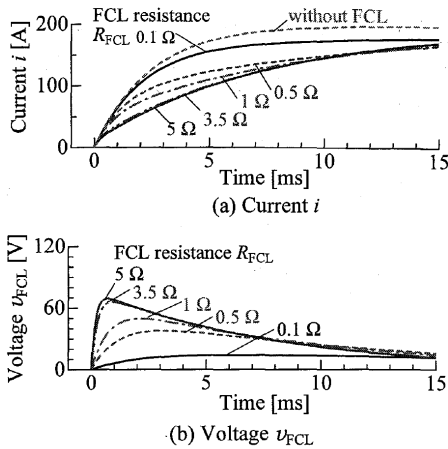


図 1 直流限流器(L-R タイプ)による限流遮断過程

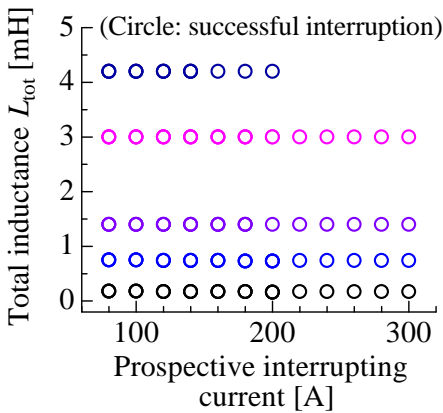


図 2 IGBT 型モデル直流遮断器による電流遮断実験の結果(ゲート・エミッタ間電圧の時定数: 5 ms)

下においても、300 A までの直流電流の遮断に成功した。時定数 1 ms に設定したモデル器も同じ電流遮断性能を達成した。一方で、時定数 1 ms の場合、モデル器端子間に 800 V を超える異常電圧が生じてしまう。時定数 10 ms の場合、累積ジュール熱が 25 mJ に達し、220 A 以上の電流を遮断成功できなかった。従って、時定数 5 ms が適正であることを見いだすことができた。さらに、累積ジュール熱と限流時間に着目し、遮断成否の分析に着手した。図 3 では、限流時間に対して累積ジュール熱をプロットしている。同図から以下 および を指摘できる。累積ジュール熱が 25 J 以下であれば、モデル器は遮断成功できること、さらに 累積ジュール熱が 25 J を超えても、限流時間が約 5 ms 以上であれば、モデル器は遮断成功できる。

(4) ゲート・ソース間電圧を 20 V に保ち、定常電流通電実験としてモデル器に 5 ~ 25 A の定常電流を流した。モデル器の端子間電圧

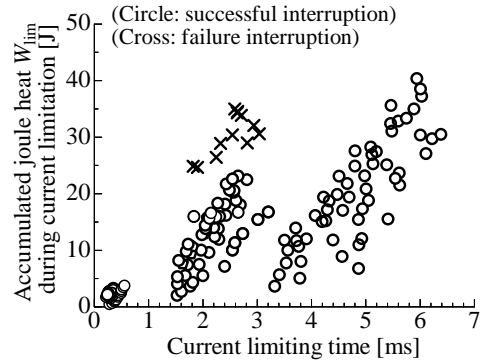


図 3 遮断期間における累積ジュール熱

は 0.5 V 以下であることが測定された。その電圧は IGBT を用いたモデル遮断器での端子間電圧に比べて、1/2 倍以下であり、SiC 系 MOSFET 素子の使用は定常損失の低減に効果があることを確認した。

次いで、突入電流遮断実験として、モデル遮断器に直流電圧 120 V のもとでピーク値 80 A ~ 200 A の突入電流の遮断責務を課した。本実験では、回路インダクタンスとして、0.17 から 4.2 mH まで意図的に広範囲に設定した。以下を測定した。i) 電流遮断性能、ii) 遮断時間、iii) 異常電圧の発生、iv) MOS-FET での累積ジュール熱、および v) 限流時間。電流遮断性能と遮断時間について述べれば、モデル器はいずれのインダクタンス下でも、200 A の電流遮断に成功し、8 ~ 15 ms の遮断時間で直流電流を遮断できた。なお、この遮断時間は調整可能であり、さらなる高速遮断を達成できる。

5. 主な発表論文等

[学会発表](計 8 件)

- (1) 横水康伸・日比野真也・玉尾一真・松村年郎. 「SiC-MOSFET 型直流用モデル遮断器へのゲート・ソース間電圧 2 段階方式の適用と遮断限界測定」. 平成 29 年電気学会全国大会講演論文集, 6-060 (2017). 富山大学 五福キャンパス (富山市五福). (2017 年 3 月 15 日発表)
- (2) 横水康伸・玉尾一真・日比野真也・松村年郎. 「SiC-MOSFET 型直流モデル遮断器へのゲート・ソース間電圧 2 段階低下方式の適用と定常電流通電および電流遮断」. 平成 28 年度電気・電子・情報関係学会東海支部連合大会講演論文集, 12-9 (2016). 豊田工業高等専門学校 (愛知県豊田市). (2016 年 9 月 12 日発表).
- (3) Y. Yokomizu, R. Ohashi and T. Matsumura. "Rush-Current Breaking Properties of IGBT-Type DC Model Circuit Breaker with Different Time Constants of Gate-Emitter Voltage", eProceedings of 2015 3rd International Conference on Electric Power Equipment

- Switching Technology (ICEPE-ST), (Busan, Korea), pp. 341-344 (2015).
- (4) 横水康伸・大橋亮介・松村年郎. 「SiC-MOSFET を利用した直流モデル遮断器に関する基礎検討」. 平成 27 年度電気・電子・情報関係学会東海支部連合大会講演論文集, F1-4 (2015). 名古屋工業大学 御器所キャンパス (愛知県名古屋市). (2015 年 9 月 28 日発表).
- (5) 横水康伸・大橋亮介・松村年郎. 「電気接点併用 IGBT 型直流モデル遮断器における定常電流通電および突入電流遮断の特性」. 2015 年(第 33 回)電気設備学会全国大会講演論文集, E-11 (2015). 北海道大学 工学部(北海道札幌市). (2015 年 9 月 2 日発表).
- (6) 横水康伸・大橋亮介・松村年郎. 「IGBT 型直流モデル遮断器の突入電流遮断特性 -ゲート・エミッタ間電圧の時定数 10, 5 および 1 ms-」. 電気学会放電/静止器/開閉保護合同研究会資料, ED-15-75/SA-15-74/SP-15-27 (2015). 名古屋大学 (愛知県名古屋市). 2015 年 7 月 9 日発表.
- (7) 横水康伸・大橋亮介・松村年郎. 「電気接点併用 IGBT 型直流用モデル遮断器の定常電流通電と遮断実験」. 平成 27 年電気学会全国大会講演論文集, 6-049 (2015). 東京都市大学 世田谷キャンパス(東京都世田谷区). (2015 年 3 月 26 日発表).
- (8) Y. Yokomizu, K. Namba and T. Matsumura. "Contrivance of Circuit Configuration of Fault Current Limiter for Low-Voltage DC System and Discussion on Its Current-Limiting Effect", The Papers of The Ninth International Workshop on High Voltage Engineering-IWHV 2014-, ED-14-113/SP-14-69/HV-14-125 (2014). (Nishiura, Okinawa, Japan) (Presentation: November 8, 2014)
- (9) 横水康伸・大橋亮介・松村年郎. 「IGBT 型直流モデル遮断器の突入電流遮断特性 ゲート・エミッタ間電圧の時定数変化」. 平成 26 年度電気・電子・情報関係学会東海支部連合大会講演論文集, A2-5 (2014). 中京大学名古屋キャンパス(愛知県名古屋市). (2014 年 9 月 8 日発表).

6. 研究組織

(1) 研究代表者

名古屋大学

大学院工学研究科

電子情報システム専攻 教授

横水康伸 (YOKOMIZU Yasunobu)

研究者番号: 50230652

(2) 研究分担者

名古屋大学

大学院工学研究科

電子情報システム専攻 教授

松村年郎 (MATSUMURA Toshiro)

研究者番号: 90126904