

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 30 日現在

機関番号：17301

研究種目：基盤研究(C) (一般)

研究期間：2014～2016

課題番号：26420239

研究課題名(和文) 高速インテリジェント制御ICを用いたMHz駆動高電力密度電力変換器の開発

研究課題名(英文) High Power Density MHz DC-DC Converters with Proposed Intelligent Control

研究代表者

石塚 洋一 (ISHIZUKA, Yoichi)

長崎大学・工学研究科・准教授

研究者番号：50284708

交付決定額(研究期間全体)：(直接経費) 4,000,000円

研究成果の概要(和文)：本研究では、電源回路の高電力密度化に必要なMHzレベル以上の周波数のスイッチング電源の開発を目標とした。MHzレベル以上の周波数において、定常時の偏差の低減、制御回路系におけるむだ時間の低減および固定周波数動作による安定性の向上を目的とし、従来の線形制御回路や非線形制御回路およびデジタル制御回路の利点を融合した制御方式を提案し、本手法の検証のため、集積化を行った提案制御ICの作成を行った。提案制御方式の有効性については、1MHz駆動のフライバック電源でシミュレーションおよび実験により検証を行い、1.58%のロードレギュレーションと1.5%のラインレギュレーションを確認し、実用性を確認した。

研究成果の概要(英文)：In this research, the tri-state switch control method to achieve a high speed and high accuracy regulation of the output voltage has been proposed. The controller blocks do not include any of amplifier or opt-coupler which occurs micro-second propagation delay or phase delay. These proposed features may not degrade the dynamic characteristic. The steady-state error is automatically compensated without any of integral control. Therefore, this proposed control method will be suitable for high frequency control like as MHz PWM control. By using simulation, the validation of the proposed operation for MHz-level switching frequency flyback converter is revealed. From the experimental results, 1.58% of the load regulation and 1.5% of the line regulation are confirmed at 1MHz switching frequency.

研究分野：電子回路工学

キーワード：スイッチング電源 高電力密度化 高レギュレーション

1. 研究開始当初の背景

研究開始時点までの調査や研究で、明らかとなった事は、「IT 機器用 DC-DC コンバータ」は、「コスト」や「応答時間」の問題等により、未だに古典的アナログ制御手法が多く利用されており、先々の高度な要求に対応不可能な事であった。また、負荷である高集積情報処理回路も消費電力低減化のために、低電圧(<1.5V)・大電流駆動(>100A)・高速負荷電流変動化(>50A/μs)がますます進んでおり、その電源ラインのイミュニティ(定格駆動電圧に対して 5%)は、低下の一途をたどっている。このようなことから、負荷に安定した電力を供給する「IT 機器用 DC-DC コンバータ」にとっては、大変厳しい条件の下での高電力効率化へのチャレンジとなっている。研究代表者は、これまで、スイッチング電源システムに関する研究を行っている。

特に最近の研究では、負荷電流の急激な変化に対する出力電圧の安定化を、線形回路を用いた補償回路により補償するシステムを提案してきた。この研究を行う過程で、出力電圧の変化の検出に 1μs 程度を要した場合においても、出力電圧が許容範囲を超えてしまい、通常のスイッチング電源では、この「検出の遅延」が致命的であることがわかった。デジタル化において A/D 変換回路は、検出段には必ず必要であり、この変換スピードがそのまま先に示した「検出の遅延」となる。また、PWM 信号の高周波化のオーバーヘッドとなり、DC-DC コンバータの小型化の妨げになっている。

2. 研究の目的

このような、背景を基に、「IT 機器用 DC-DC コンバータ」のデジタル化のブレークスルーは、専用の A/D 変換回路であると捉え、従来国内外の研究では見られない低コストのデジタル制御回路の開発を行っている。提案済みの「IT 機器用 DC-DC コンバータ」用コントローラのチップ制作・評価や上記チップを用いた 50W/cc 超を目指した MHz 駆動高電力密度 DC-DC コンバータの開発を目的とした。

3. 研究の方法

本研究において提案する 3 状態制御回路方式は、前節で示した背景を考慮した回路構成である。スイッチング電源の出力電圧 V_{out} の

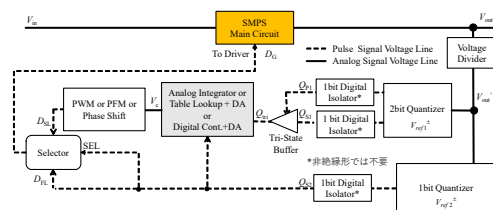


図1 提案する 3 状態制御回路方式

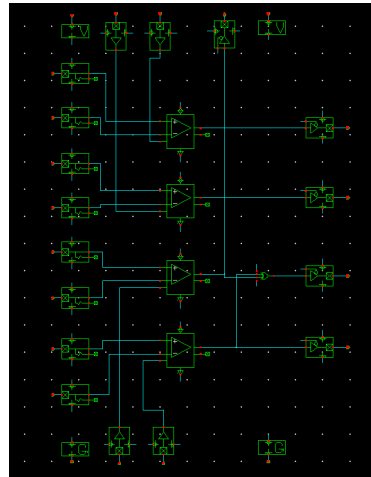


図2 Secondary Schematic

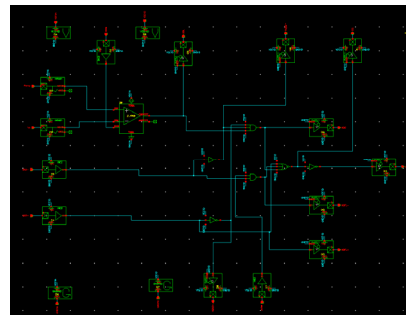


図3 Primary Schematic

検出部から一連のフィードバックの流れを図1に示す。分圧抵抗 (Voltage Divider) を利用し、適度な電圧値 V_{out} へ変換される。この時の変換における帯域は、抵抗器の固有インピーダンスに依存する。 V_{out} は、2 つの量子化器に入力される。通常の線形制御回路においては、誤差増幅器がここに存在する事となるが、その入力インピーダンスは、入力抵抗の大きさに依存する事となる。提案する回路では、非常に高いインピーダンスであるアナログコンパレータの入力インピーダンスとなる。それぞれの量子化器の入力は、アナログコンパレータの入力となる。

4. 研究成果

(1) コントローラチップの開発

今回ディスクリート回路で作製した提案制御回路の集積化も同時に行った。リコー電子デバイス(株)設計センターのシャトルサービスにて設計・製造した提案制御回路は、Secondary Circuit と Primary Circuit の 2 種類に分けており、今回シミュレーションやレイアウトは Cadence 社の Virtuoso を使用している。Secondary Circuit と Primary Circuit のシミュレーション回路を図2および図3に示す。

Secondary Schematic と Primary Schematic で使用したセルは、大きく分けてコンパレータとロジック、および 5V の I/O セルである。

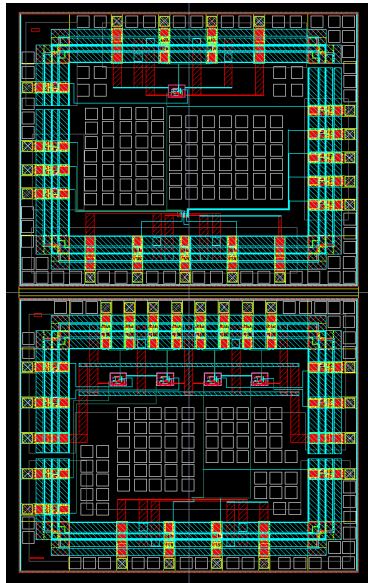


図4 制御 IC のレイアウト

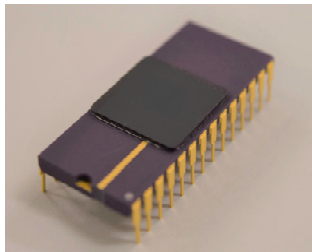


図5 制御 IC の外形

Secondary Schematic は、コンパレータ、ロジックおよび 5VI/O の順に 4 個、1 個および 21 個使用し、Primary Schematic は同様の順番で、1 個、6 個、18 個使用している。完成したレイアウトと制御 IC の外形を、

表 1 プロトタイプ実験条件

Parameters	Symbol	Value
Converter		
Input Voltage	V_{in}	24V
Output Voltage	V_{out}	5V
Maximum Rated Current	I_{out}	4A
Switching Frequency	f_s	1MHz
Transformer		
Turns Ratio	$n : 1$	2 : 1
Leakage Inductance	L_{lk}	424nH
Magnetizing Inductance	L_m	12.16 μ H
Controller		
Reference Voltage	V_{ref1}^+	2.58V
	V_{ref1}^-	2.53V
Analog Comparator	TS3011	
Digital Isolator	ISO7220M	
Tri-State Buffer (Inverter)	NC7WZ04	
Integrator	R_{int}	22k Ω
	C_{int}	2 μ F

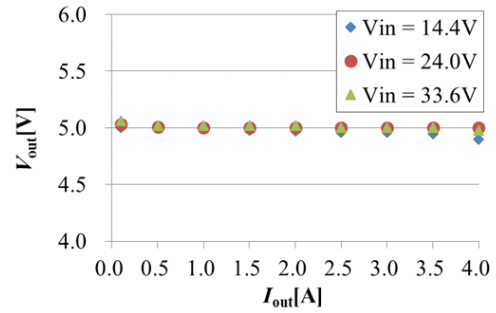


図6 ロードレギュレーション特性

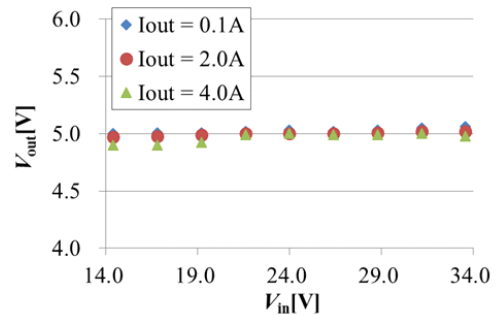


図7 ラインレギュレーション特性

図4および図5に示す。

(2) コントローラチップの実用性検証

また、プロトタイプ回路を用いて本制御回路の検証を表1の条件に基づいて行った結果を図6および図7に示す。その結果、1.58%のロードレギュレーションと1.5%のラインレギュレーションを確認した。

この結果より、本研究によって高電力密度DC-DCコンバータ実現に不可欠なMHz駆動とデジタル制御の両立が可能なる事を示した。今後本制御手法を活用したスイッチング電源システムの開発を継続する予定である。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 0件)

〔学会発表〕(計 2件)

①3状態制御方式を用いた1MHzフライバックコンバータ, 山岡速人・針屋昭典・石塚洋一, 電子通信エネルギー技術研究会, 長崎大学, 長崎県長崎市, 平成29年1月27日(金), EE2016-86, pp. 201-206

②提案する3状態制御方式を用いたフライバックコンバータ, 山岡速人・針屋昭典・石塚洋一, 電子通信エネルギー技術研究会, 機械振興会館, 東京都港区, 平成28年7月14日(木), EE2016-6, pp. 7-12

〔図書〕（計 0件）

〔産業財産権〕

○出願状況（計 0件）

○取得状況（計0件）

〔その他〕

ホームページ等

<http://pemsic.nagasaki-u.ac.jp>

6. 研究組織

(1)研究代表者

石塚 洋一 (ISHIZUKA, Yoichi)

長崎大学・工学研究科・准教授

研究者番号：50284708