

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 7 日現在

機関番号：13701

研究種目：基盤研究(C) (一般)

研究期間：2014～2016

課題番号：26420304

研究課題名(和文) 光パケット伝送システムに対応した高速デジタル制御受信回路の研究

研究課題名(英文) Burst-mode Receiver with High-speed Digital Controls for Optical Packet Networks

研究代表者

中村 誠 (NAKAMURA, Makoto)

岐阜大学・工学部・教授

研究者番号：10708605

交付決定額(研究期間全体)：(直接経費) 3,900,000円

研究成果の概要(和文)：大容量伝送可能な光通信を効率的に行うために、光パケット伝送は有効な伝送システムであるが、信号強度の異なるパケット信号に高速に応答する必要がある。光受信回路のパケット応答を高速化するためには、信号強度に応じて信号増幅を行う利得制御と波形の形を整える波形等化制御を高速に行う必要がある。従来、これらは負帰還制御で高速化すると不安定動作になる問題があった。これに対して、二つの制御を多値切替え式にしかつ制御をデジタル化することにより、高速化を可能とした。従来に比べ、およそ1/10の高速応答性を見通しを得ることができた。

研究成果の概要(英文)：Optical packet transmission system is an effective transmission system due to its flexibility. It is an important system for large capacity transmissions in the future. In such a system, an optical receiver should respond to received packet data with various signal amplitude quickly. To handle the packet data, quick controls of gain and waveform equalization are essential techniques. In a conventional receiver, these gain and waveform are controlled through feedback loops and they take a long time.

To make a quick response, we devised these gain and waveform controls using multi-level switching with digital controls. Using the switching controls enables to make quick and stable operation with two controlled parameters. In comparison with the conventional techniques, the receiver using the devised technique can respond to packet data in about 1/10 fast. Besides, it also can reduce the power supply voltage and its consumption.

研究分野：集積回路

キーワード：電子デバイス・機器 高速伝送回路設計 光パケット伝送 光受信回路 デジタル制御

1. 研究開始当初の背景

(1) 近年のインターネットや携帯電話のブロードバンド化により、光通信システムの大容量化が精力的に進められており、大容量伝送を効率的に行うことができる光パケット伝送システムが実用化されている。すなわち、伝送する情報を“パケット”として扱うことのできる長距離基幹ネットワーク技術[1]や、近距離伝送を行うアクセス・ネットワーク技術[2]などで実現されている。

(2) 光パケット伝送では効率的な伝送のために情報を“パケット”として扱う。ビッグデータの活用や物と情報をつなぐIoT社会へ向けて柔軟なネットワークが求められており、より大容量で効率的な伝送が可能な光パケット伝送システムは重要な基盤技術である。これらシステムで、より効率的な伝送を行うためには、光パケット受信回路の信号処理速度の向上が課題である。

2. 研究の目的

光パケット伝送システムでは、受信器に届くパケット信号は伝送の過程で減衰するため、受信器においてその信号強度に応じた信号増幅（等化増幅）を行う必要があり、信号処理速度向上のために、この等化増幅を行う時間を短縮する必要がある。

本研究はパケット伝送の伝送効率を改善するために、従来の光パケット受信回路にデジタル制御を組み込む独自の方法により等化増幅におけるパケット応答の飛躍的な高速化を可能とする技術の開発を目的とする。

3. 研究の方法

これまでに、ヒステリシスコンパレータを用いた高速利得切替え回路技術を考案し、アクセス・ネットワーク用バースト光受信回路を実現している[3]。この高速利得切替え技術をベースとして、デジタル制御を導入することにより、多値・高速切替えによりパケット応答の高速化を行った。具体的には、1. 利得可変の制御、2. 波形等化（歪補償）の制御、3. 両者の同時高速制御のデジタル化の検討を行った。

多値制御による利得切替え、波形等化については、理論検討ならびに回路シミュレーション検討により明らかにした高速制御技術の動作検証を、実際に集積回路を設計、試作し動作検証を行った。

デジタル制御シーケンスの設計は、回路シミュレーションと、FPGA（書換可能論理LSI）により行った。

4. 研究成果

(1) 多値利得・波形等化制御の理論検討

多段切替え制御による光パケット伝送用受信回路の回路構成を図1に示す。光パケット伝送では信号強度の異なる入力信号を受

信する必要がある。このため、入力振幅に応じて利得を可変する必要がある。

光信号電流 I_{in} は抵抗 R_f により電流/電圧変換され、信号増幅の利得はこの抵抗値 R_f によってほぼ決定されるため、この抵抗値を信号強度に応じて可変する。高速な信号強度の検出ができるようにヒステリシスコンパレータを用い、この検出信号で可変抵抗 R_f を制御する。可変抵抗 R_f は複数の抵抗とFETスイッチの並列接続構成（Step-GCA: Step Gain Control Amplifier）とすることで、利得の切替えが可能である。また、受信信号が大きくなった時にオフセット電流を加えることにより、大信号入力時に波形歪みを補償できる（波形等化）。このオフセット補償も多段切替え構成とした（Step-AOC: Step Automatic Offset Compensation）。

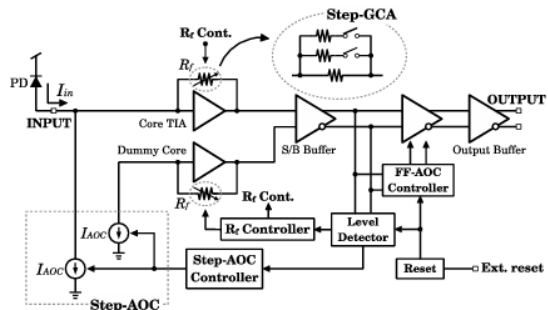


図1 多段切替え型受信回路

この多段切替え型の利得制御（Step-GCA）と波形等化（Step-AOC）を同時に制御する場合について、受信回路内の信号振幅 V_{OH} と受信可能な入力電流（入力ダイナミックレンジ D_r ）の関係を利得切替え段数をパラメータ n として理論的な解析を行った。図2にその計算結果を示す。尚、この解析では波形等化（Step-AOC）制御は2値切替えとしている。

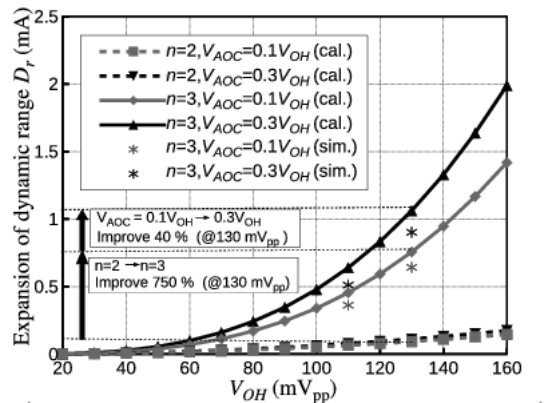


図2 信号振幅とダイナミックレンジ

この解析により利得の切替数 n を2から3とすることによりおよそ750%の入力ダイナミックレンジの改善が可能であることがわかった。さらに、2値切替えの波形等化（AOC）を加えることにより、40%の改善が

可能である。この結果について、解析と同じ条件の回路を設計し回路シミュレーションにより検証したところ（図中：Sim.）ほぼ解析結果（図中：Cal.）と同じ値を得ることができた。

(2)回路シミュレーションによる動作検証ならびにデジタル制御

図1に示した利得・波形等化の多段切替型受信回路について、詳細回路を設計しその動作検証を行った。検証回路は図1に示すように、利得・波形等化の多段切替構成を基本とし、振幅強度の検出回路（Level Detector）に高速検出が可能なヒステリシスコンパレータを用い、検出した信号の大きさにより制御回路（ R_f Controller, Step-AOC Controller）を介して、利得切替回路（Step-GCA）ならびに波形等化回路（Step-AOC）の値をデジタル的に制御可能な構成とした。また、多段切替型の波形等化（Step-AOC）に加え、フィードフォワード型のAOC回路（FF-AOC）を融合することにより、応答速度と波形歪み補償を改善している。尚、初期化信号（Reset Signal）は本検討では外部印加とした。

図3にパケット信号を入力した時の、受信回路の応答波形を示した。上段が入力信号、中段は利得切替数 $n=2$ で Step-AOC 無しの場合（条件1）の出力波形、下段は利得切替数 $n=3$ で Step-AOC 有りの場合（条件2）の出力波形である。入力信号は、信号振幅の大きなパケット信号（ $452\mu\text{App}$ ）の後に小さなパケット信号（ $2.27\mu\text{App}$ ）が続く最も応答時間に厳しい条件とし、パケット間には二つのパケット信号が干渉しないように無信号のガードタイムを設定している。パケット毎に受信回路の利得や波形等化状態を初期化する初期化信号（Reset signal）を、このガードタイム区間に印加している。

シミュレーション波形からわかるように、図3中段に示す条件1（利得切替数が少なく Step-AOC が無い）では、大振幅入力時には利得を充分小さくできず出力振幅は大きく波形が歪んでしまっている。一方、図3の下段に示す条件2（利得切替数を増やしさらに Step-AOC を組み合わせた）では、大振幅入力時に利得を充分小さくでき出力振幅を小さくし受信増幅器の線形動作範囲内にすることができるため、波形歪が生じていない。これらの結果より、多段切替型の利得・波形等化制御がパケット受信回路の受信可能な入力信号強度拡大に有効であることが検証された。また、多値制御が高速に行われ入力信号に 1bit で応答可能であることも併せてわかった。

また、利得制御と波形等化制御は従来フィードバック制御で行われてきたが、制御対象が二つあるため応答を速くすると不安定性が生じる。この二つのパラメータ制御をデジタル化し多値制御を行うことで高速応答かつ安定動作が可能か、動作シミュレシ

ョンによる基本動作検証を行いその有効性を確認した。さらに、利得・波形等化の多値切替制御にフィードフォワード型の歪み補償回路（FF-AOC）を加え、そのレベル検出回路の初期化タイミングを合わせて効果的に制御する方法を考案し有効性を検証した。

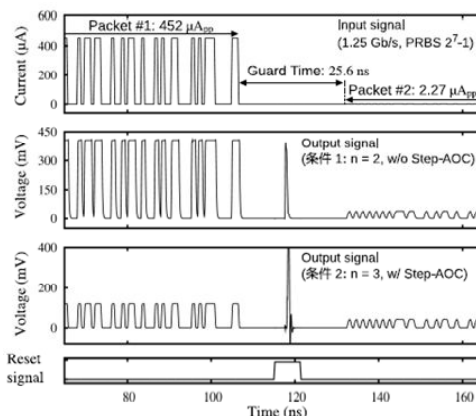
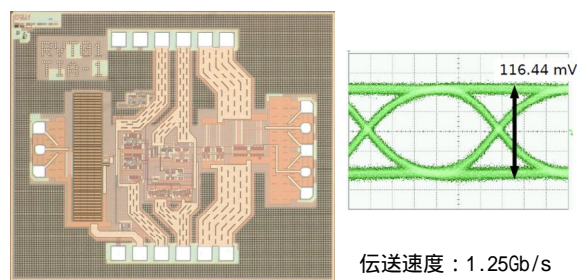


図3 応答波形のシミュレーション結果

(3)集積回路化による動作検証

理論検討、回路シミュレーション検討により明らかにした高速多値制御技術の検証のため、実動作可能な集積回路を試作し動作検証を行いその有効性を示した。集積化を行った回路は、基本検討を行った図1の回路構成をベースとして、特に3値の利得切替機能と信号レベル検出機能を備えた構成とした。

図4(a)に、試作した集積回路のチップ写真を示した。集積化には $0.18\mu\text{m}$ CMOS 技術を用いた。伝送速度 1.25Gb/s の信号を入力したときの応答波形を図4(b)に示した。



(a) 集積回路 (b) 応答波形
図4 試作 LSI とその応答波形

利得の切替制御を行った時の、測定結果を図5に示した。高利得モード（High）、中利得モード（Middle）、低利得モード（Low）の3値の利得モードについて、入力信号振幅を変化させた時の出力信号振幅の関係を示している。また、利得モードが3値間で制御回路により自動で切り替わる場合（Auto）の測定結果も合わせて示しており、入力信号振幅に応じて利得モードが切り替わることがわかる。この結果は理論検討ならびに回路シミュレーションによる検討の結果と一致して

おり、提案した多値制御の有効性を示している。

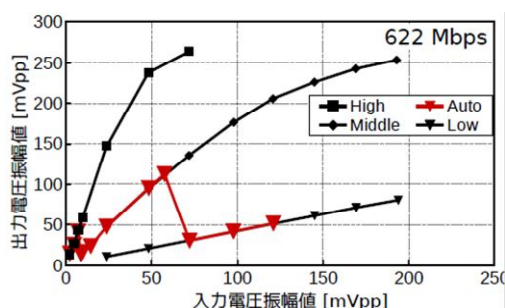


図5 利得切替動作の測定結果

(4)高機能化

さらに高機能化として、初期化信号自動生成機能と大容量伝送に対応した広帯域化の検討を行った。初期化信号はパケット信号受信時にパケット毎に受信回路の動作状態を初期化するもので、パケット応答の評価を測定器で計測するために必要なことが新たにわかったため、集積回路内で高速に初期化信号を自動生成する回路を考案した。回路シミュレーションによりその有効性を検証している。また、将来の大容量伝送に対応した広帯域回路の検討を行うとともに、高速利得切替に対応した広帯域回路を考案した。これらの機能を新たに追加した集積回路の設計を行い、現在、集積回路を試作中で、今後、評価を行う予定である。

(5)得られた成果の位置付け、今後の展望

光パケット伝送用受信回路の応答速度を多値切替え型受信回路により従来比 1/10 の高速応答性を見通しを得ることができた。これは、現在光アクセス方式で用いられている応答時間に比べ一桁以上速い応答時間である。長距離基幹伝送では、より効率的性が求められるため、より一層の応答性の改善を進める。

さらに、これらの成果をもとに、今後、光パケット伝送の大容量化へ向けた広帯域技術、ならびに長距離化へむけた光分散の補償技術を進める予定である。

<引用文献>

- [1] H. Takenouchi, et al., IEEE ECOC2009, Proc., PD3.2, (2009)
- [2] J. Nakagawa, et al., IEEE OFC2010, Proc., PD10, (2010)
- [3] M. Nakamura, et al., IEEE BCTM2010, Proc., 2.1, (2010)

5. 主な発表論文等

[雑誌論文](計1件)

久米沢弥、小島拓也、滝孝介、内藤文哉、中村誠、多段利得切替と多段電流オフセット補償によるバースト対応 TIA の低電圧

化に関する検討、電子情報通信学会和文論文誌 C、査読有、J100-C、2017、37 - 40 (https://search.ieice.org/bin/summary.php?id=j100-c_1_37&category=C&year=2017&lang=J&abst=)

[学会発表](計8件)

小島拓也、久米沢弥、中村誠、利得切替型バースト対応 RGC-TIA の検討、電子情報通信学会ソサイエティ大会、2016年9月21日、北海道大学(北海道札幌市)
久米沢弥、滝孝介、中村誠、バースト光受信回路における高精度 AOC 回路の提案、電子情報通信学会総合大会、2016年3月18日、九州大学(福岡県福岡市)
野々村僚太、伊藤俊宏、中村誠、帯域可変 TIA を用いた適応型波形等化の検討、電子情報通信学会ソサイエティ大会、2015年9月9日、東北大学(宮城県仙台市)
水野峻汰、内藤文哉、中村誠、Flipped Voltage Follower を用いた広帯域 TIA の提案、電子情報通信学会ソサイエティ大会、2015年9月9日、東北大学(宮城県仙台市)
内藤文哉、大野良太、中村誠、ピークホールド回路を用いたバースト伝送対応高速オフセット補償、電子情報通信学会ソサイエティ大会、2015年9月9日、東北大学(宮城県仙台市)
久米沢弥、滝孝介、中村誠、バースト光受信回路における利得/オフセット制御の高速化、電子情報通信学会ソサイエティ大会、2015年9月9日、東北大学(宮城県仙台市)
伊藤俊宏、内藤文哉、中村誠、FET を用いた可変インダクティブピーキングによる光受信器の周波数帯域可変技術の基本検討、電子情報通信学会総合大会、2015年3月17日、立命館大学(滋賀県草津市)
滝孝介、内藤文哉、中村誠、バースト対応 TIA の低電圧化に関する基本検討、電子情報通信学会総合大会、2015年3月17日、立命館大学(滋賀県草津市)

6. 研究組織

(1)研究代表者

中村 誠 (NAKAMURA, Makoto)
岐阜大学・工学部・教授
研究者番号：10708605