

平成 29 年 6 月 15 日現在

機関番号：12102

研究種目：挑戦的萌芽研究

研究期間：2014～2016

課題番号：26600083

研究課題名（和文）シリコンLSI融合型ゲルマニウム・ナノワイヤの創製と超高速トランジスタの実証

研究課題名（英文）Fabrication of Si-LSI compatible Ge nanowires for ultra-high-speed transistors

研究代表者

都甲 薫 (TOKO, Kaoru)

筑波大学・数理物質系・助教

研究者番号：30611280

交付決定額（研究期間全体）：（直接経費） 2,800,000円

研究成果の概要（和文）：本研究では、シリコン集積回路（Si-LSI）の高性能化（高速・低消費電力化）を目指し、絶縁体上にゲルマニウム・ナノワイヤ（Ge-NW）を、Si-LSIの損傷温度（約500℃）以下で直接合成する技術を提案する。具体的には、絶縁体上に（111）面配向したGe膜を形成する「Al誘起成長法」と、単結晶基板上にGe-NWを合成する「Vapor-Liquid-Solid法」を重畳することを検討した。その結果、SiO<sub>2</sub>基板上、さらにはプラスチック基板上においても配向Ge-NWを合成することに成功した。絶縁体上において、均一な半導体ナノワイヤを直接合成した初めての成果である。

研究成果の概要（英文）：This study proposes a way to fabricate Ge nanowires (NWs) on insulators at low temperature for improving Si-LSIs. We merged “Al-induced crystallization” growing a (111)-oriented Ge thin film and “Vapor-Liquid-Solid growth” fabricating Ge-NWs on single-crystal substrates. As a result, we successfully synthesized vertically aligned Ge-NWs on a SiO<sub>2</sub> substrate and even on a plastic film. This is the first accomplishment allowing semiconductor NWs to be aligned on insulating substrates.

研究分野：半導体工学

キーワード：ナノワイヤ ゲルマニウム 結晶成長

1. 研究開始当初の背景

集積回路 (LSI) の高性能化 (高速・低消費電力化) のため、高移動度を有する新材料 (Ge) の研究が盛んに行われている。研究代表者は、次世代 LSI では、チップ面積の大半を占める高集積記憶回路が Si 基板上に形成され、超高速演算回路のみが絶縁膜上の Ge (GOI: Ge-on-Insulator) 上に形成されたハイブリッド構造が有望と考えている。

また、トランジスタのチャンネルに量子細線 (ナノワイヤ) を用いた場合、キャリア有効質量 ( $m^*$ ) の低減や散乱抑制による移動度向上、リーク電流低減による低消費電力化、更には集積度の向上など、得られるメリットは大きい。

そのような中、半導体ナノワイヤの形成とデバイス応用の研究が国内外で活発化している。Ge ナノワイヤの合成法として、Au ドットを成長起点として用いた上で化学気相成長 (CVD: Chemical-Vapor-Deposition) を行う VLS (Vapor-Liquid-Solid) 法が知られている。Ge と Au の界面は (111) 面で最も安定となるため、ナノワイヤは  $\langle 111 \rangle$  方向に CVD する。したがって従来は、Si (111) や Ge (111) 基板を用いて、Ge ナノワイヤの配向成長が行われてきた。

しかし、LSI に用いられる Si 基板は (100) 面方位であるため、LSI と整合性良く Ge ナノワイヤを成長することは困難である。すなわち、高品質のナノワイヤを、トップダウン技術 (即ち Si-LSI プロセスにそのまま組み込める技術) で形成する手法は未だない。また、ナノワイヤの合成温度は、Si-LSI の損傷温度 (約 500 °C) 以下であることが必須となる。

2. 研究の目的

本研究では、Si-LSI の大幅な性能向上を目指し、極めて高いキャリア移動度の見込める Ge ナノワイヤを、LSI を破壊しないプロセス温度で、絶縁体上にトップダウンに合成する技術を開発することを目的とする。

3. 研究の方法

研究代表者は、Al 誘起層交換成長法 (AIC: Al-induced Crystallization) により、結晶方位が (111) 面に制御された Ge 薄膜 (50 nm 厚) を絶縁体上に形成する技術を保有している。もし、本 Ge (111) 薄膜を Ge ナノワイヤ合成のシード (種結晶) とすれば、Si-LSI 上に配向した (方向の制御された) Ge ナノワイヤの合成が期待される。

そこで本研究では、AIC 法と VLS 法を重畳し、方向の制御された Ge ナノワイヤを、絶縁体上の所望の位置に形成することを検討した。具体的には、層交換法で形成した配向 Ge 層をシードとして用いるとともに、Au ナノパーティクルを触媒とし、Ge ナノワイヤ・アレイを合成した。この際、ナノワイヤ・アレイの成長様態と合成温度の相関について

評価を行った。さらに、配向 Ge シード層の表面に 100 nm の開口部を有する SiO<sub>2</sub> マスクパターンを形成することにより、ナノワイヤの位置制御も試みた。

4. 研究成果

(1) 絶縁体上における Ge ナノワイヤ合成

Ge と Al の層交換を誘起することで (350 °C)、SiO<sub>2</sub> 基板上に Ge (111) 薄膜を形成した。得られた試料に Au コロイド溶液を塗布することで、表面に Au ドット (40 nm 径) を形成した後、CVD 法により Ge ナノワイヤを VLS 成長 (320–440 °C, 10 分) した。比較のため、ガラス基板上で直接 VLS 成長を行った試料も作製した。

結果を図 1 に示す。合成温度を 320°C としたときは、層交換 Ge シードの有無に依らず、ナノワイヤがほとんど成長していないことが判明した。合成温度の上昇に伴い、ナノワイヤの密度は向上し、またナノワイヤの径は拡大した。しかし、合成温度が 440°C の場合、ナノワイヤに分岐が生じ、不均一化することが判明した。以上の結果から、合成温度は 400°C が概ね適切であることが判明した。

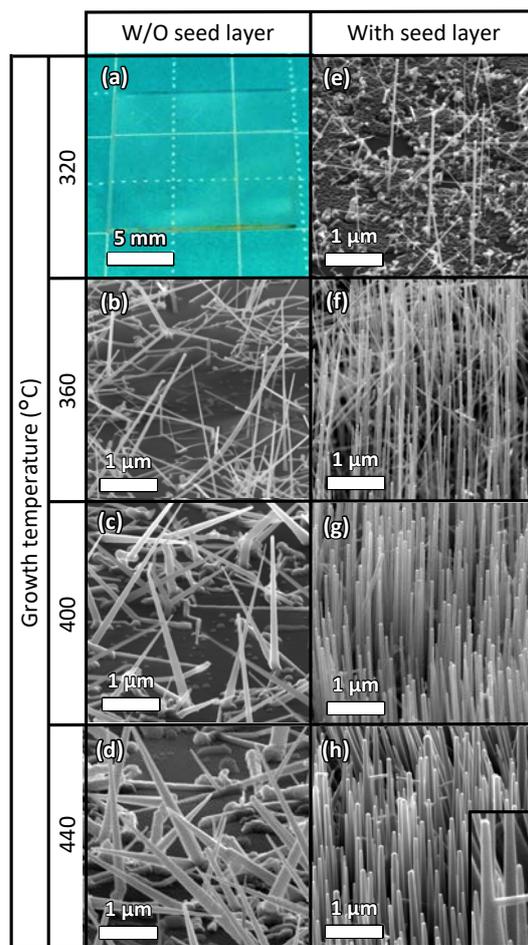


図 1. 配向 Ge シード上 Ge ナノワイヤの成長様態と成長温度の関係

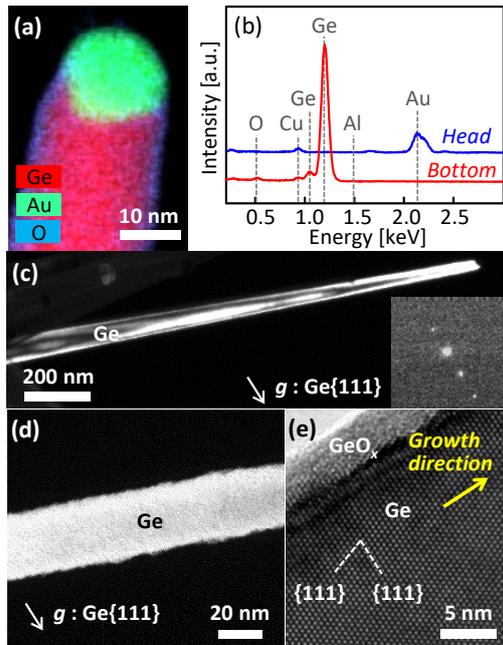


図 2. Ge ナノワイヤ(400°C合成)の結晶性

得られた Ge ナノワイヤについて、ラマン分光法によりナノワイヤの結晶性を評価した。全ての試料で、Ge-Ge 結合に起因したピークが  $300 \text{ cm}^{-1}$  付近に見られた。また、ピーク強度は単結晶 Ge 基板を凌駕しており、ナノワイヤ構造による光の反射防止効果が確認された。ピーク半値幅は、 $\text{SiO}_2$  上に直接合成したナノワイヤよりも小さく、単結晶 Ge 基板に匹敵した。Ge シードを用いたことにより、ナノワイヤの配向性のみならず、結晶性が向上したことを示唆している。

400°C で得られた Ge ナノワイヤを透過型電子顕微鏡で評価した結果を図 2 に示す。ナノワイヤ中には拡張欠陥が存在しておらず、極めて高品質であることが判明した。また、Ge 中の Au の含有量は、エネルギー分散型 X 線分析の検出下限以下であった。これは、Ge 中における Au の固溶限が極めて小さいためであると考えられる。

本研究における Ge ナノワイヤの合成温度は、LSI の損傷温度以下であるばかりでなく、プラスチック (ポリイミド) の耐熱温度以下である。そこで、プラスチックを基板とした高品質 Ge ナノワイヤの合成を検討した。結果を図 3 に示す。プラスチック基板を  $\text{SiO}_2$  または  $\text{SiN}$  で被覆することによって、良好な配向 Ge シードを形成可能となることが判明した。これにより、プラスチック上においても  $\text{SiO}_2$  基板上と同等の結晶性および均一性を有する Ge ナノワイヤ群を得ることに成功した。プラスチック基板上で均一な半導体ナノワイヤを直接合成した初めての例であり、新しいフレキシブル・エレクトロニクスの創生が期待される。

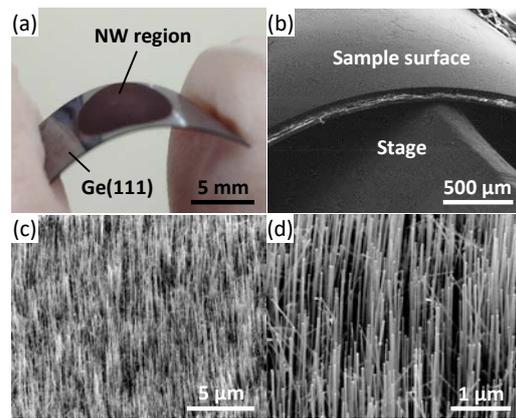


図 3. プラスチック上に合成した Ge ナノワイヤ

## (2) Ge ナノワイヤの位置制御

Ge ナノワイヤを Si-LSI に組み込み、トランジスタを構成するには、ナノワイヤの位置制御が必須となる。そこで、配向 Ge シード上に約 200 nm 径の開口部を有する  $\text{SiO}_2$  マスクパターンを形成し (図 4(a))、Ge ナノワイヤの CVD 成長を検討した。

CVD 成長を VLS 成長時と同じ 400°C で行った場合、試料の表面様態に変化はなく、開口部からの Ge 結晶の成長は確認されなかった。Au 触媒がない場合、Ge 結晶の生成エネルギーが高いことが原因と考えられる。そこで、CVD 成長温度を 500°C としたところ、開口部からの Ge 結晶の選択成長が見られた (図 4(b))。これは、 $\text{SiO}_2$  には Ge 原子が付着しづらいこと、成長温度 500°C によって Ge 結晶の生成エネルギーを超えられたことに起因している。得られた結晶は、ラマン分光法から極めて高品質であることも確認された。

以上で形成した Ge 結晶は、プラスチック上の Ge 結晶としては最高品質である。しかしながら、当初の目標であったナノワイヤ状の Ge 結晶は得られなかった。これは、開口部からの結晶成長は基板鉛直方向のみならず、横方向にも等方的に成長が起こることに起因している。 $\text{SiO}_2$  のパターニングと Au 触媒の塗布を重畳することにより、Ge ナノワイヤの位置制御が期待される。

以上、本研究では絶縁体上に配向した高品質 Ge ナノワイヤを低温合成する革新技術を確認した。高性能 LSI のみならず、フレキシブル・エレクトロニクスの創製に資する成果である。

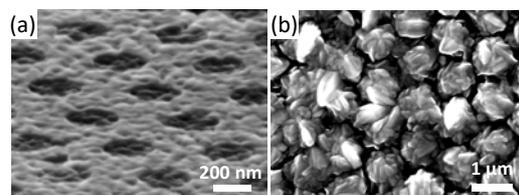


図 4. (a) AlC-Ge 上の  $\text{SiO}_2$  マスクパターン (b) 開口部から CVD 成長した Ge 結晶

## 5. 主な発表論文等

[雑誌論文] (計 6 件)

① K. Toko, M. Nakata, W. Jevasuwan, N. Fukata, and T. Suemasu: Vertically Aligned Ge Nanowires on Flexible Plastic Films Synthesized by (111)-Oriented Ge Seeded Vapor-Liquid-Solid Growth, ACS Applied Materials & Interfaces, Vol. 7, 18120 (2016). 査読有

DOI: 10.1021/acsami.5b05394

② M. Nakata, K. Toko, W. Jevasuwan, N. Fukata, N. Saitoh, N. Yoshizawa, and T. Suemasu: Transfer-free synthesis of highly ordered Ge nanowire arrays on glass substrate, Appl. Phys. Lett., Vol. 107, 133102 (2015). 査読有

DOI: 10.1063/1.4932054

③ N. Oya, K. Toko, N. Saitoh, N. Yoshizawa, and T. Suemasu: Effects of flexible substrate thickness on Al-induced crystallization of amorphous Ge thin films, Thin Solid Films, Vol. 583, pp. 221-224 (2015). 査読有

DOI: 10.1016/j.tsf.2015.03.072

④ N. Oya, K. Toko, N. Saitoh, N. Yoshizawa, and T. Suemasu: Direct synthesis of highly textured Ge on flexible polyimide films by metal-induced crystallization, Appl. Phys. Lett., Vol. 104, pp. 262107-1-4 (2014). 査読有

DOI: 10.1063/1.4887236

⑤ N. Oya, K. Toko, N. Saitoh, N. Yoshizawa, and T. Suemasu: Direct synthesis of highly textured Ge on flexible polyimide films by metal-induced crystallization, Appl. Phys. Lett., Vol. 104, pp. 262107-1-4 (2014). 査読有

DOI: 10.1063/1.4887236

⑥ K. Toko, R. Numata, N. Oya, N. Fukata, N. Usami, and T. Suemasu: Low-temperature (180 °C) formation of large-grained Ge (111) thin film on insulator using accelerated metal-induced crystallization, Appl. Phys. Lett., Vol. 104, pp. 022106-1-4 (2014). 査読有

DOI: 10.1063/1.4861890

[学会発表] (計 33 件)

① 都甲薫 他: SiGe 薄膜の低温合成技術と熱電変換への応用, 応用物理学会シリコンテクノロジー分科会研究集会(招待講演), 2016年11月14日, つくば国際会議場(つくば)

② 都甲薫 他: IV 族半導体薄膜の金属誘起層交換成長—現象の理解と制御—, 第 8 回半導体材料・デバイスフォーラム(招待講演), 2016年11月5日, くまもと県民交流館パレア(熊本)

③ 都甲薫 他: プラスチック上 Ge 薄膜の結晶方位制御と垂直配向ナノワイヤ合成, 第 63 回応用物理学会春季学術講演会, 2016年3月20日, 東京工業大学(東京)

④ 都甲薫 他: 金属誘起層交換成長による非晶質基板上 Ge 薄膜の結晶方位制御, 第 75 回応用物理学会秋季学術講演会(招待講演), 2014年9月17日, 北海道大学(札幌)

⑤ 都甲薫 他: 非晶質絶縁体上における大粒径 Ge(111) 薄膜の Al 誘起低温成長, シリコン材料・デバイス研究会(招待講演), 2014年4月10日, 沖縄県青年会館(沖縄)

⑥ 中田充紀, 都甲薫 他: Ge(111) 薄膜を利用したガラス上 Ge ナノワイヤの均一合成, 第 62 回応用物理学会春季学術講演会, 2015年3月11日, 東海大学(神奈川)

⑦ M. Nakata, K. Toko et al.: Highly (111)-oriented Ge on insulators formed by Al-induced crystallization leading to vertically aligned Ge nanowires, ICCGE-18, 2016年8月11日, Nagoya Congress Center(名古屋)

⑧ M. Nakata, K. Toko et al.: Fabrication of Vertical Ge Nanowires on Amorphous Substrates by Combining Au-seeded Chemical-Vapor Deposition with Al-induced Crystallization, 2015 International Conference on Solid State Devices and Materials (SSDM 2015), 2015年9月30日, Sapporo Convention Center(札幌)

⑨ N. Oya, K. Toko et al.: Effect of substrate thickness on Al-induced-crystallized Ge thin films on flexible polyimide substrates, ICSS Silicide 2014, 2014年7月19日, 東京理科大学(東京)

〔産業財産権〕

○出願状況（計 1 件）

名称：半導体装置およびその製造方法

発明者：都甲薫、末益崇

権利者：国立大学法人筑波大学

種類：特許

番号：特願 2014-002023

出願年月日：平成 26 年 1 月 8 日

国内外の別：国内

〔その他〕

ホームページ

<http://www.bk.tsukuba.ac.jp/~ecology/>

## 6. 研究組織

### (1) 研究代表者

都甲 薫 (TOKO Kaoru)

筑波大学・数理物質系・助教

研究者番号：30611280