

**科学研究費助成事業 研究成果報告書**

平成 29 年 6 月 20 日現在

機関番号：12608

研究種目：挑戦的萌芽研究

研究期間：2014～2016

課題番号：26630153

研究課題名(和文) 拡散/ドリフト領域におけるHanle効果を用いたスピン注入・伝導の評価

研究課題名(英文) Si-channel Hanle-effect spin devices for spin injection and spin transport.

## 研究代表者

菅原 聡 (Sugahara, Satoshi)

東京工業大学・科学技術創成研究院・准教授

研究者番号：40282842

交付決定額(研究期間全体)：(直接経費) 2,900,000円

研究成果の概要(和文)：本研究課題では、Siスピンデバイスの基盤技術を確立することを最終的な目的として、Siチャンネルへのスピン注入技術と、MOS反転層チャンネル内のスピンドイナミクスを評価できるデバイス技術を開発した。

まず、種々のトンネル障壁を有するスピン注入源を用いて、Siへのスピン注入を詳細に検証して、Siチャンネルへ直接スピン注入可能なスピン注入源に必要な要件を明らかにした。次いで、MOS反転層における実効移動度のユニバーサリティを用いて、スピンドイナミクスを散乱過程ごとに分離して評価できるボトムゲート構造の電界アシスト4端子Hanle効果MOSデバイスの解析を行い、このデバイスの設計方法を確立した。

研究成果の概要(英文)：Spin injection phenomena for a Si channel employing tunnel-contact-type spin injectors with MgO, TiO<sub>2</sub>, and HfO<sub>2</sub> barriers were investigated. Using three-terminal spin-accumulation devices with these spin injectors, Hanle-effect signals from spin-polarized electrons injected in the device were successfully observed. The Hanle-effect signals were decomposed into channel-spin and trap-spin components. The proportion of the channel-spin component strongly depended on the process condition of the tunnel barriers. In particular, the MgO spin injector fabricated by an optimized process condition exhibited spin injection with only a single channel-spin component. Fabrication processes, spin injection abilities, and other features of spin injectors with TiO<sub>2</sub> and HfO<sub>2</sub> tunnel barriers were also demonstrated. In addition, the design scheme of a spin injector/detector in four-terminal Hanle-effect Si-channel MOS devices was also established.

研究分野：電子デバイス, 集積回路, スピントロニクス

キーワード：スピントロニクス スピン注入 スピントランジスタ

## 1. 研究開始当初の背景

スピントランジスタはスピン機能とトランジスタの機能を融合させた機能デバイスである。特に、スピン機能を CMOS とデバイスレベルで融合したスピントランジスタであるスピン MOSFET は、不揮発性メモリや低消費電力ロジックなどに応用が期待されている。このようなスピントランジスタの実現のためには、Si へのスピン注入技術の確立が必須である。これまで、Si へのスピン注入に関する報告が多くあるが、最近、そのデータの解析法やその解釈が議論になっている。特に、Si へのスピン注入で最もよく使われる 3 端子スピン蓄積測定法においても再検討・検証が必要だと考えられる。

スピン注入の評価技術における混乱を招いている 1 つの要因は、これまでスピン注入の解析に用いられてきた Hanle 効果の表式の使用法に誤りがあることである。Si へのスピン注入は主に 3 端子スピン蓄積デバイスによって評価されることが多い。これは Si 中に注入されたスピン偏極電子に外部磁場を印加することで生じる Hanle 効果の測定を行う。解析に用いる Hanle 効果の表式を誤って使用すると、Si チャンネルに注入されたスピン偏極電子による Hanle 効果の信号は、スピン注入源の強磁性コンタクトによる他の現象(トラップや界面層など)によって生じる Hanle 効果と同じ関数形(ローレンツ型)を与えてしまう。このため、たとえ Si チャンネルへのスピン注入以外の他の現象を観測していても Si チャンネルへのスピン注入と混同を生じる(区別ができない)。この誤った解析方法ではスピン緩和時間を無限大に外掃したとき、注入スピンの保存を満足せず問題がある。我々は本研究課題の準備として、スピン偏極電子のドリフト拡散方程式から得られるインパルス応答を、Hanle 効果による位相の変化を考慮して時間で畳み込むことで正確な Hanle 効果の DC 応答を求めた。これは、もちろんスピン緩和時間を無限大にしたときの注入スピンの保存を満足する。また、3 端子スピン蓄積法による Hanle 効果の信号が非ローレンツ型ピーク形状になることを明らかにした。

最近、Si へのスピン注入で生じる Hanle 効果は単純なローレンツ関数では表現できないことも実験的にわかってきた。これは、MgO などの特定のトンネルバリアを有するスピン注入源を用いた場合に観測されるもので、Si チャンネルへのスピン注入が実現できている可能性が示されている。Si チャンネルへのスピン注入が可能な系(スピン注入源)に、より正しいと考えられる解析方法を適用して、スピン注入技術を再検証・再構築する必要があると考えられる。

## 2. 研究の目的

本研究課題では、上述した Hanle 効果の正確な定式化に基づき、Si 基板上に作製した種々のスピン注入源の評価・検証を行い、Si へ高効率スピン注入ができるスピン注入源の構造・作製プロセス等を明らかにする。

また、上記解析方法を応用して、高精度にスピンダイナミクスを評価できるスピン注入デバイスの設計法を確立する。この意義を簡単に以下に示す。Si チャンネル・スピントランジスタの実現に

は、スピン注入技術の確立の他、Si チャンネル内(特に SiMOS 反転層中)のスピンダイナミクスの理解が重要となる。これまでに、いくつかの方法によって Si チャンネル内のスピン緩和時間の観測が試みられている。特に伝導キャリアの Hanle 効果を用いた評価とこの検証が進められている。我々は、SiMOS 反転層におけるキャリアの実効移動度のユニバーサルリティを用いて、スピンダイナミクスを散乱過程ごとに分離して評価できる方法を提案している(Fig.1)。この方法では正確に Hanle 信号の振動周期( $B_{\pi}$ )を観測する必要がある。本研究課題では、上述した Hanle 効果の表式を用いて、電界アシスト 4 端子 Hanle 効果 MOS デバイスを詳細に解析して、高感度かつ正確に  $B_{\pi}$  を測定できるデバイスの設計法を確立する。

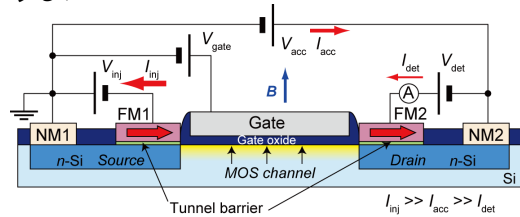


Fig.1

## 3. 研究の方法

### 3.1 スピン注入源の作製と評価

高効率のスピン注入を実現するためには、高品質な強磁性金属/トンネルバリア/Si トンネル接合が必要になると考えられる。Si に着目すれば、Si 界面での界面準位密度および膜中トラップ密度が極めて低い熱酸化 SiO<sub>2</sub> 膜がトンネル障壁の候補として考えられる。しかし、SiO<sub>2</sub> 膜は磁性金属と自発的に反応が進むため、高品質な強磁性金属/SiO<sub>2</sub> 構造は形成できないと考えられる(自発的に界面層が形成される)。これは、熱力学関数の解析から容易に示すことができる。そこで、安定で高品質な強磁性金属/トンネルバリア界面を形成できる絶縁膜からスピン注入源に用いるトンネル障壁を選ぶことにした。選択の基準として強磁性トンネル接合によるトンネル磁気抵抗効果(TMR)の観測が報告されている絶縁体とした。本研究課題では、AlO<sub>x</sub>、MgO、TiO<sub>2</sub>、HfO<sub>2</sub> を選択した。

#### ・MgO バリアと AlO<sub>x</sub> バリア

CoFe/MgO/Si、CoFe/AlO<sub>x</sub>/Si トンネルコンタクトは Si へのスピン注入・検出の検証に広く用いられているスピン注入源である。これらのトンネル障壁である MgO や AlO<sub>x</sub> は主に電子線蒸着法やプラズマ酸化法によって形成されている。本研究課題では、Si 基板上に堆積した Mg 薄膜および Al 薄膜のラジカル酸化によって MgO、AlO<sub>x</sub> 薄膜を形成し、さらにラジカル酸素アニールによって高品質化した MgO、AlO<sub>x</sub> 薄膜をトンネル障壁とする CoFe/MgO/Si、CoFe/AlO<sub>x</sub>/Si スピン注入源の作製を試みる。

以下に作製した Al(100nm)/CoFe(30nm)/MgO/n<sup>+</sup>-Si および Al(100nm)/CoFe(30nm)/AlO<sub>x</sub>/n<sup>+</sup>-Si スピン注入源の作製プロセスを示す。基板には P ドープ n<sup>+</sup>-Si 基板(キャリア濃度は 4×10<sup>19</sup> cm<sup>-3</sup>)を用いた。トンネルコンタクト構造の成膜にはスパッタ/ラジカル酸化/分子線堆積

(MBD)・マルチチャンバーシステムを用いて真空一貫で行った。超高真空中での熱処理によってSi 清浄表面を形成し、このSi 表面に室温でスパッタ法を用いて Mg または Al を 0.5nm 堆積した。次に、室温でラジカル酸化を行い、トンネル障壁を作製した。この後、ラジカル酸素雰囲気中のトンネル障壁のアニールを 400 °C で 30 分間施し高品質化した。次いで、MBD 法を用いて 400 °C で CoFe を堆積した。比較用のサンプルとしてラジカル酸素アニールを施していないトンネルコンタクトも作製した。スピン注入の評価として、3 端子スピン蓄積デバイスを作製し(Fig.2)、Si チャネルに蓄積されたスピン偏極電子の Hanle 効果の観測を行った。

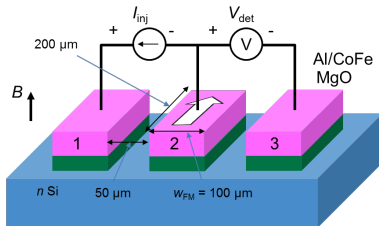


Fig.2

### ・TiO<sub>2</sub>トンネルバリア

スピントランジスタの実現が期待されるナノスケールのチャネルでは、チャネルのオン抵抗は非常に低く、AlO<sub>x</sub> や MgO をトンネルバリアとしたトンネルコンタクト型のスピン注入源では、トンネル抵抗が高く、抵抗率不整合の問題やトランジスタ性能の劣化といった問題を生じる。そこで、本研究課題ではナノスケールのチャネルに適合した低抵抗スピン注入源として TiO<sub>2</sub> をトンネル障壁として用いたスピン注入源を提案した。この構造では、TiO<sub>2</sub> は Si との接合において Si の伝導帯側に 0.1eV 程度の極めて低いエネルギー障壁を形成できる。TiO<sub>2</sub> は低抵抗の MTJ のトンネル障壁として研究・開発されていたこともあり、TMR も観測されている。したがって、TiO<sub>2</sub> トンネルバリアはナノスケールのスピントランジスタのスピン注入源に有望であると考えられる。

本研究課題では Si 上に堆積した Ti 薄膜のラジカル酸化によって TiO<sub>2</sub> 薄膜を形成し、さらにラジカル酸素アニールによって高品質化した。この TiO<sub>2</sub> 薄膜をトンネル障壁とし、CoFe を強磁性電極に用いた CoFe/TiO<sub>2</sub>/n<sup>+</sup>-Si スピン注入源を作製して、スピン注入の評価を行った。スピン注入源の作製法方法は、先に述べた MgO バリアや AlO<sub>x</sub> バリアの場合と同様に行った。

### ・HfO<sub>2</sub>トンネルバリア

次節で述べるように、TiO<sub>x</sub> のトンネルバリアは低抵抗のトンネルコンタクトに極めて有効であり、Si チャネルへのスピンの注入も確認できているが、トラップに起因すると考えられるスピン蓄積成分も同時に観測されている。また、MgO をトンネルバリアに用いたスピン注入源では、MgO の成膜条件を最適化して、トラップの影響を制御することで、Si チャネルへのスピン注入成分のみのスピン注入が観測される。このようなスピン注入におけるトラップ成分はトンネルバリアの膜質およびトンネルバリア/Si 界面の品質に依存するものと考えられる。そこで、本研究課題では、Hf 系酸化物に注目した。Hf 系酸化物は近年の

CMOS デバイスのゲート酸化膜に用いられていることから、界面準位などのトラップ密度の低いスピン注入源を実現できると予想される。また、CMOS プロセスとの整合性も極めて重要な特徴となる。

Hf 系酸化物/Si 接合は以下に示す異なる 3 つの方法で作製した(Fig.3)。(A) まず Si 表面を超高真空中で熱クリーニングすることで、清浄表面を露出させる。この表面にマグネトロンスパッタを用いて Hf を室温で 0.5nm 堆積させ、次いで 300 °C で 30 分間のラジカル酸化処理を行う。(B) 同様に Hf を堆積して、この Hf を室温で 30 分間のラジカル酸化をして、引き続きラジカル酸素雰囲気中でアニール処理を 300 °C で 30 分間行う。(C) Si 清浄表面に室温において 30 分間のラジカル酸化処理を行い、その後、Hf を室温で 0.5nm 堆積させる。この Hf に室温で 30 分間のラジカル酸化処理を行い、引き続きラジカル酸素雰囲気中でアニール処理を 300 °C で 30 分間行う。

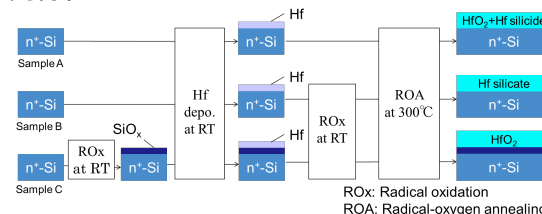


Fig.3

### 3.2 スピンドYNAMICS 評価デバイスの設計

電界アシスト 4 端子 Hanle 効果 MOS デバイスの設計には、スピン偏極電子のドリフト拡散方程式から得られるインパルス応答を、Hanle 効果による位相の効果を考慮して時間で畳み込むことで求めた DC 応答を用いた。電極幅の効果も考慮して、このデバイスの出力(ケミカルポテンシャル)を定式化した。

解析・設計にはボトムゲート構造の電界アシスト 4 端子 Hanle 効果 MOS デバイスを用いた(Fig.4)。主要な設計パラメータは加速電界  $E_{acc}$ 、実効チャネル長  $L_{eff}$ 、注入および検出電極幅  $d_1$ 、 $d_2$  である。温度は 4.2K、MOS 反転層中の移動度は報告値から 10000cm<sup>2</sup>/Vs とした。スピン緩和時間については、スピン輸送デバイスの報告値を参考にして 1ns を仮定した。

信号強度を強くするためには電極幅を大きくすることが有効であるが、これは同時に  $B_{\pi}$  の測定精度を落とす。測定精度を許容範囲内に抑え、信号強度を高める設計方法を検討した。

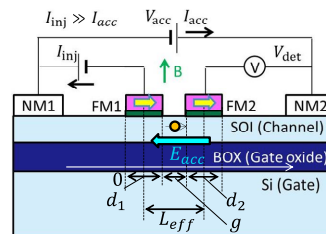


Fig.4

## 4. 研究成果

### 4.1 スピン注入源の作製と評価

#### ・MgO バリアと AlO<sub>x</sub> バリア



Fig.5 に CoFe/MgO/Si および CoFe/AlO<sub>x</sub>/Si コンタクトによるスピン注入およびスピン抽出の測定結果を示す。(a)および(b)が AlO<sub>x</sub> トンネル障壁, (c)および(d)が MgO トンネル障壁の場合である。(b)と(d)がトンネル障壁形成後にラジカル酸素アニールを行ったものである。この結果から, ラジカル酸化による室温形成トンネルバリアを用いた場合では, どちらのトンネルバリアの場合でもスピン注入・抽出測定で得られた信号はローレンツ関数でよくフィッティングできることがわかった。一方, ラジカル酸化後にラジカル酸素アニールを行ったサンプルでは, 得られた信号をローレンツ関数のみでは, 精度よくフィッティングすることができなかった。トラップによる蓄積スピンはローレンツ型の信号となるが, Si チャンネルでの蓄積スピンについてはローレンツ型とはならず, ローレンツ型よりシャープな形状の信号となる。そこで, この二つの関数形を仮定して, フィッティング解析を行った。

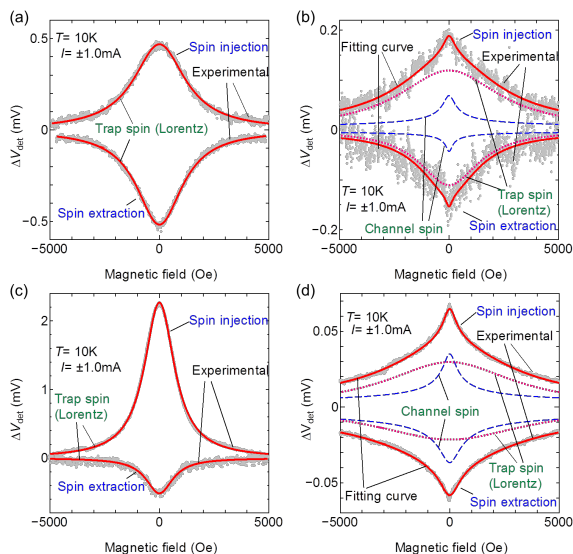


Fig.5

ラジカル酸素アニールを行わなかった試料はローレンツ関数のみでフィットできるのに対して, ラジカル酸素アニールを行った試料ではこの2つの関数の重ね合わせによって, フィッティングできた。これらの結果は, トンネルバリアの形成後にラジカル酸素アニールを行うことによって, トラップによる信号(ローレンツ関数)が減少し, Si へのスピン注入成分が現れることを示している。以上から, ラジカル酸素アニールによるトンネルバリアの膜質と界面の高品質化は Si チャンネルへのスピン注入に有効であることがわかった。また, ラジカル酸素アニール後, AlO<sub>x</sub> バリアより, MgO バリアの方がより Si チャンネルへのスピン注入成分が大きくなる傾向があることがわかった。

次に, MgO を用いて, ラジカル酸素アニールによるトンネル障壁の作製プロセスの最適化を行った。ラジカル酸素アニール時の基板温度 ( $T_{ROA} = RT, 300-400$ ) とラジカルソースの投入パワー ( $P T_{ROA} = 200-300W$ ) を変化させて形成した MgO を用いてスピン注入源を作製し, 3 端子スピン蓄積法を用いて評

価を行った。Fig.6 に示すように, 検出信号に含まれるチャンネルスピン成分とトラップスピン成分の割合は  $T_{ROA}$  および  $P_{ROA}$  に強く依存し,  $P_{ROA}=200W, T_{ROA}=400^{\circ}C$  のときに, チャンネルスピン成分が最も大きくなった。この条件で作製したスピン注入源を詳細に評価した。

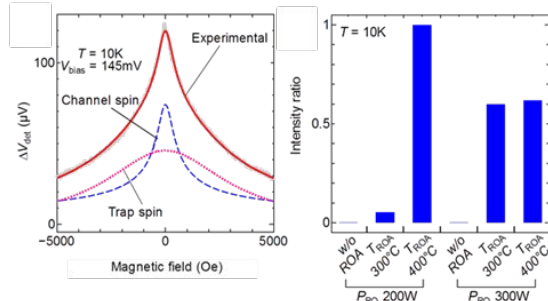


Fig.6

Fig.7 にこのスピン注入源を用いて観測した Hanle 効果信号のバイアス依存性を示す。スピン注入源に印加されるバイアスを下げていくと, トラップスピン成分が減少し, ある値のバイアス以下では, チャンネルスピン成分のみが観測されるようになる。この原因を調べるために, トンネル電流から, トラップ密度を算出した。

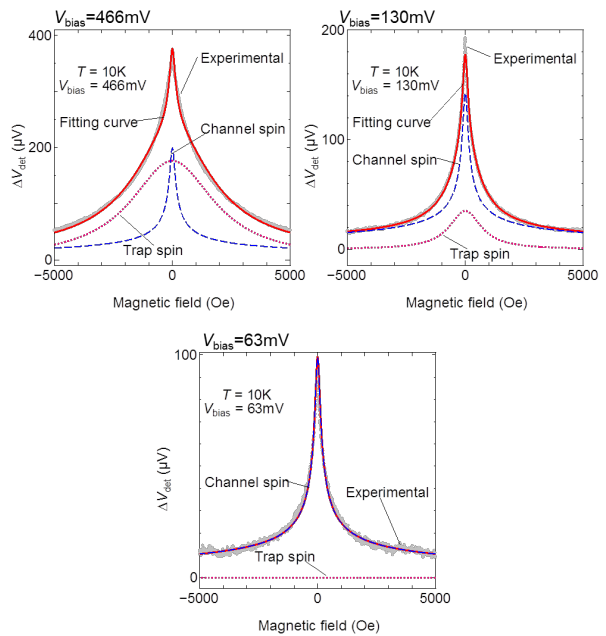


Fig.7

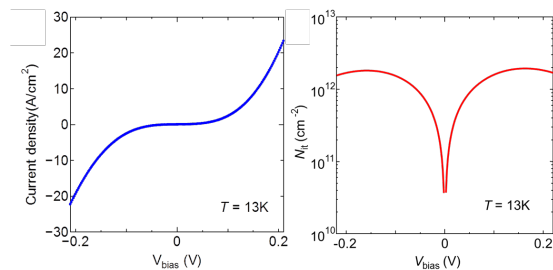


Fig.8

Fig.8 に示すように, トラップ密度はバイアス電圧とともに大きく変化して, バイアスを

下げることによって大きく減少することがわかった。したがって、このトラップ密度のエネルギー依存性によって、低いバイアス下では、チャンネルスピンのみが観測されると結論できる。高効率のスピン注入にはトラップ成分の削減が重要である。

#### ・TiO<sub>2</sub>トンネルバリア

はじめに、室温でSi上に堆積したTiのラジカル酸化によって形成したTiO<sub>2</sub>/Siおよびこの構造にラジカル酸素アニール処理を行った試料をXPSによって評価した。Fig.9(a),(b)にSi2pスペクトルおよびSiサブオキサイドピークの積分値をそれぞれ示す。ラジカル酸化を行うことにより、Siサブオキサイドが形成されるが、これは100でラジカル酸素アニールを行っても変化しなかった(Fig.9(b)の領域I)。ラジカル酸素アニールを200~400で行うと、領域Iと比較してサブオキサイドのピーク強度が増大するが、この温度範囲内ではピーク強度は一定となり、界面構造が安定化することが確認された(Fig.9(b)の領域II)。さらに、アニール温度を増加させると(450以上)、サブオキサイドピークのピーク強度が増大することが分かった(Fig.9(b)の領域III)。

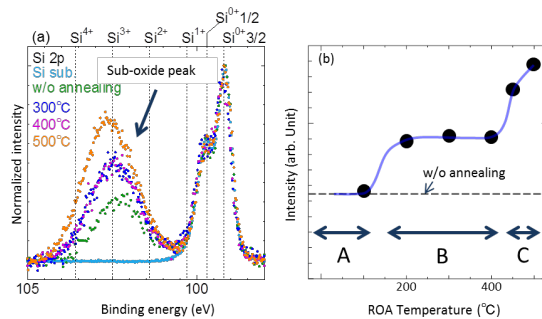


Fig.9

次に、この領域I~IIIの条件で形成したCoFe/TiO<sub>2</sub>/Siトンネルコンタクトをスピン注入源とする3端子スピン蓄積デバイスを作製し、スピン注入の評価を行った。領域I~IIIの条件で作製したデバイスのトンネル電流から、TiO<sub>2</sub>/Siのバリアハイトを見積もったところ、領域IIの条件が最も低いバリアハイトを示し、その値は約0.1eVとなった。これはこの系における報告値と一致する。また、領域I~IIIの条件で作製したすべてのデバイスにおいて、スピン注入およびスピン抽出に関するHanle効果信号の観測もできた。得られた信号はどれも単一のLorentz関数ではフィッティングを行うことができず、トラップスピンを表すLorentz関数とチャンネルスピンを表す非Lorentz型のピーク関数との重ね合わせによって、精度よくフィッティングを行うことができた(Fig.10(a))。また、信号に含まれるトラップスピン成分に対するチャンネルスピン成分の割合は、領域IIの条件で作製したデバイスが最も高くなり(Fig.10(b))、ラジカル酸素アニール温度の最適化によりのスピン注入効率を大幅に改善できることがわかった。

試料のTEM観察から、最もチャンネルスピン成分の大きなサンプルでも、TiO<sub>2</sub>/Si界面に反応層が確認された。この結果はXPSの観測結果とも整合し、スピン注入におけるトラップ成分の存在を示唆するものと考えられる。

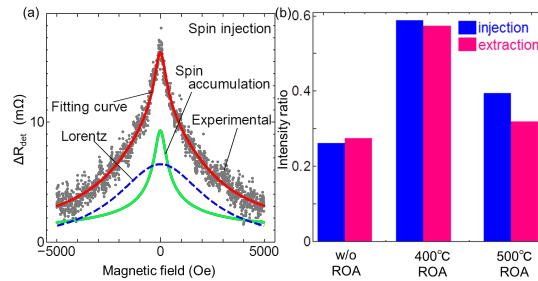


Fig.10

#### ・HfO<sub>2</sub>トンネルバリア

前節の作製方法A,B,Cによって形成したHfO<sub>2</sub>/Si構造をそれぞれ試料A,B,Cとする。試料A,B,CのHf4fに関するXPS観測から、試料AではHfO<sub>2</sub>が、試料BではHfシリケート(Hf-Si-Oの化合物)が、試料CではHfO<sub>2</sub>がそれぞれ形成されていることがわかった。また、試料Aでは界面にシリサイド、試料Cでは界面にSiO<sub>x</sub>が形成されていると結論できた。試料Bについては界面からHfシリケートが形成されている可能性が高いと考えられる。

次に試料A,B,Cの作製方法でトンネル障壁を形成して3端子スピン蓄積デバイスを作製して、評価結果を行った。試料Aの方法で作製したスピン注入源ではスピン蓄積に伴う信号は観測されなかった。試料Bの方法で作製したスピン注入源ではスピン蓄積による信号が観測できたが、解析の結果、これはトラップによるスピン蓄積のみからの信号であった。試料Cの方法で作製したスピン注入源でもスピン蓄積に伴う信号が観測されたが、解析の結果この場合ではトラップによるスピン蓄積とSiチャンネルでのスピン蓄積が重畳して観測されていることがわかった(Fig.11)。

以上から、まずSi表面に薄いサブオキไซด์を形成し、その後HfO<sub>2</sub>が形成することで界面にシリサイドの形成がなく、膜中にHfシリケートを含まないHfO<sub>2</sub>が形成できることがわかった。HfO<sub>2</sub>をゲート酸化膜とするCMOSデバイスの例から、この場合の最終的に形成される界面層は界面準位を減らす効果も期待できる。今後、HfO<sub>2</sub>/Si構造の作製条件を最適化することで、Siチャンネルへのスピン注入効率を増大できる可能性は十分にあると考えられる。

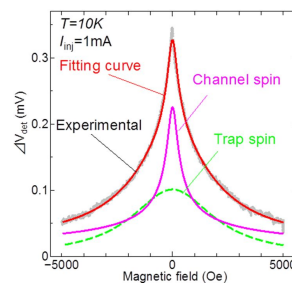


Fig.11

#### 4.2 スピンダイナミクス評価デバイスの設計

Fig.4に示したボトムゲート構造の電界アシスト4端子Hanle効果MOSデバイスについて解析を行い、設計方法を確立した。スピン注入および検出に用いる強磁性電極の幅をそれぞれd<sub>1</sub>, d<sub>2</sub>、この電極の中心間で定義される実効チャネ

ル長を  $L_{\text{eff}}$ , チャネル内の電界強度を  $E_{\text{acc}}$ , Hanle 信号の位相が  $\pi$  となる磁場強度を  $B_{\pi}$  とする。また,  $d_1, d_2$  が十分に狭い設定を LI/LD と呼ぶことにする。

LI/LD の信号強度は  $L_{\text{eff}}$  を増加させると減少するが,  $E_{\text{acc}}$  を大きくすることで増大できるため,  $E_{\text{acc}}$  を調整することで比較的長い  $L_{\text{eff}}$  でも十分な信号強度を得ることができる。  $B_{\pi}$  の有限の電極幅によって生じる LI/LD からの誤差を  $\delta B_{\pi}$  とする。  $\delta B_{\pi}$  はある  $E_{\text{acc}}$  以上のドリフト領域では一定値に抑制される ( $E_{\text{acc}}$  の最小値をここから決定できる)。この  $\delta B_{\pi}$  の大きさは  $L_{\text{eff}}$  に対する  $d_1, d_2$  の占有率で決まる。 Hanle 信号のピーク強度もこの電極幅に依存する (Fig.12)。 Hanle 信号の 1<sup>st</sup> ピーク強度は  $E_{\text{acc}}$  によって増大して,  $d_1$  に対しては単調に増加するが, 2<sup>nd</sup> ピーク強度では,  $d_1$  に対して最適値が存在し, 2<sup>nd</sup> ピークの最大値は  $d_1$  と  $L_{\text{eff}}$  の簡単な関係で決定され,  $d_2$  には強く依存しない。

Fig.13 に  $\delta B_{\pi}$  が 5%, 10%, 15% 以下となる  $d_1, d_2$  の範囲を示す。  $\delta B_{\pi}$  が一定となる範囲は円 ( $d_1, d_2$  の 2 乗和) に近似できるため,  $d_1$  と  $\delta B_{\pi}$  から  $d_2$  を (または  $d_1$  と  $d_2$  から  $\delta B_{\pi}$ ) を決定できる。したがって, 電界アシスト 4 端子 Hanle 効果 MOS デバイスでは, Hanle 信号の 1<sup>st</sup> ピーク強度は  $d_1$  とともに増大し, 2<sup>nd</sup> ピーク強度を最大化する  $d_1$  は,  $L_{\text{eff}}$  で決まる。  $\delta B_{\pi}$  は, コンタクトのチャネルに対する占有率で決まり, 所望の  $\delta B_{\pi}$  を満たす  $d_2$  はここから決定できる。よって,  $L_{\text{eff}}$  を与えれば構造のすべてを決定できる。

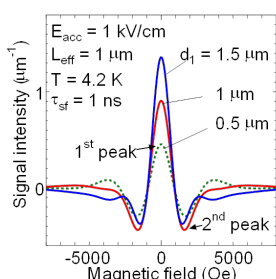


Fig.12

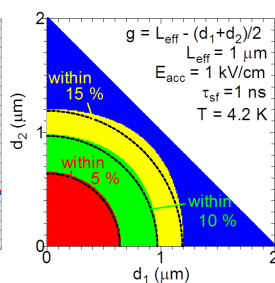


Fig.13

## 5. 主な発表論文等

### (雑誌論文)(計4件)

- (1) Y. Kawame, T. Akushichi, Y. Takamura, Y. Shuto, and S. Sugahara, "Fabrication and characterization of a spin injector using a high-quality B2-ordered-Co<sub>2</sub>FeSi<sub>0.5</sub>Al<sub>0.5</sub>/MgO/Si tunnel contact", J. Appl. Phys., vol. 117, no. 17, 2015, pp. 17D151/1-3, DOI: 10.1063/1.4918567.
- (2) T. Akushichi, Y. Takamura, Y. Shuto, and S. Sugahara, "Spin accumulation in Si channels using CoFe/MgO/Si and CoFe/AlO<sub>x</sub>/Si tunnel contacts with high quality tunnel barriers prepared by radical-oxygen annealing", J. Appl. Phys., vol. 117, no. 17, 2015, pp. 17B531/1-4, DOI: 10.1063/1.4919270.
- (3) Y. Takamura, T. Akushichi, Y. Shuto, and S. Sugahara, "Analysis and design of nonlocal spin devices with bias-induced spin-transport acceleration", J. Appl. Phys., vol. 117, no. 17, 2015, pp. 17D919/1-4, DOI: 10.1063/1.4918635.
- (4) Y. Takamura, T. Akushichi, A. Sadano, T. Okishio, Y. Shuto, and S. Sugahara, "Analysis of Hanle-effect signals observed in Si-channel spin accumulation devices", J. Appl. Phys. vol. 115, no. 17, 2014, pp. 17C307/1-3, DOI: (4) 10.1063/1.4868502.

## (学会発表)(計27件)

- (1) T. Akushichi, D. Kitagata, Y. Shuto, and S. Sugahara, "Analysis of Spin Accumulation in a Si Channel Using CoFe/MgO/Si Spin Injectors", Electron Device Technology and Manufacturing Conference, Toyama, Japan, February 28-March 2, 2017, P-15
- (2) T. Akushichi, D. Kitagata, Y. Takamura, Y. Shuto, and S. Sugahara, "Spin Accumulation in a Si Channel using High-Quality CoFe/MgO/Si Spin Injectors", 2016 IEEE Silicon Nanoelectronics Workshop (SNW 2016), Honolulu, USA, June 12-13, 2016, P1-27.
- (3) D. Kitagata, T. Akushichi, Y. Takamura, Y. Shuto, and S. Sugahara, "Robust Design of Electric-field-assisted Nonlocal Si-MOS Spin-devices", 2016 IEEE Silicon Nanoelectronics Workshop (SNW 2016), Honolulu, USA, June 12-13, 2016, P2-23.
- (4) Y. Ikuse, T. Akushichi, Y. Shuto, Y. Takamura, and S. Sugahara, "Spin injection into silicon using CoFe/TiO<sub>2</sub>/Si tunnel contacts", The 13th Joint MMM-Intermag Conference, San Diego, CA, USA, January 11-15, 2015, paper DT-05.
- (5) D. Kitagata, T. Akushichi, Y. Takamura, Y. Shuto, S. Sugahara, "Design and analysis of electric-field-assisted nonlocal silicon-channel spin devices", 2015 IEEE Silicon Nanoelectronics Workshop (SNW2015), Kyoto, Japan, June 14-15, 2015, paper 5-25.
- (6) T. Kondo, Y. Kawame, Y. Takamura, Y. Shuto, S. Sugahara, "Fabrication of high-quality Co<sub>2</sub>FeSi<sub>0.5</sub>Al<sub>0.5</sub>/CoFe/MgO/Si spin injectors for Si-channel spin devices", 2015 IEEE Silicon Nanoelectronics Workshop (SNW2015), Kyoto, Japan, June 14-15, 2015, paper 6-4.
- (7) Y. Kawame, T. Akushichi, Y. Takamura, Y. Shuto, and S. Sugahara, "Fabrication and characterization of a spin injector using a high-quality B2-ordered-Co<sub>2</sub>FeSi<sub>0.5</sub>Al<sub>0.5</sub>/MgO/Si tunnel contact", 59th Annual Magnetism and Magnetic Materials Conference (MMM2014), Honolulu, HI, USA, November 3-7, 2014, paper AH-09.
- (8) T. Akushichi, Y. Takamura, Y. Shuto, and S. Sugahara, "Spin accumulation in Si channels using CoFe/MgO/Si and CoFe/AlO<sub>x</sub>/Si tunnel contacts with high quality tunnel barriers prepared by radical-oxygen annealing", 59th Annual Magnetism and Magnetic Materials Conference (MMM2014), Honolulu, HI, USA, November 3-7, 2014, paper FW-11.
- (9) Y. Takamura, T. Akushichi, Y. Shuto, and S. Sugahara, "Analysis and design of nonlocal spin devices with bias-induced spin-transport acceleration", 59th Annual Magnetism and Magnetic Materials Conference (MMM2014), Honolulu, HI, USA, November 3-7, 2014, paper GS-07.

他 18 件

### (図書)(計2件)

- (1) S. Sugahara, Y. Shuto, and S. Yamamoto, "Spin-transistor technology for spintronics/CMOS hybrid logic circuits and systems", in Nanomagnetic and Spintronic Devices for Energy-Efficient Memory and Computing, J. Atulasimha and S. Bandyopadhyay Eds., John Wiley & Sons, Ltd, pp.65-90, November 2015.
- (2) S. Sugahara, Y. Takamura, Y. Shuto, and S. Yamamoto, "Field-Effect Spin-Transistors", in Handbook of Spintronics, Y. Xu et al. Eds., Springer Science+Business Media, pp.1243-1279, November 2014

## 6. 研究組織

### (1) 研究代表者

菅原 聡 (Sugahara, Satoshi)

東京工業大学・科学技術創成研究院・准教授

研究者番号：40282842

### (2) 研究分担者：なし

### (3) 連携研究者：なし

### (4) 研究協力者：なし